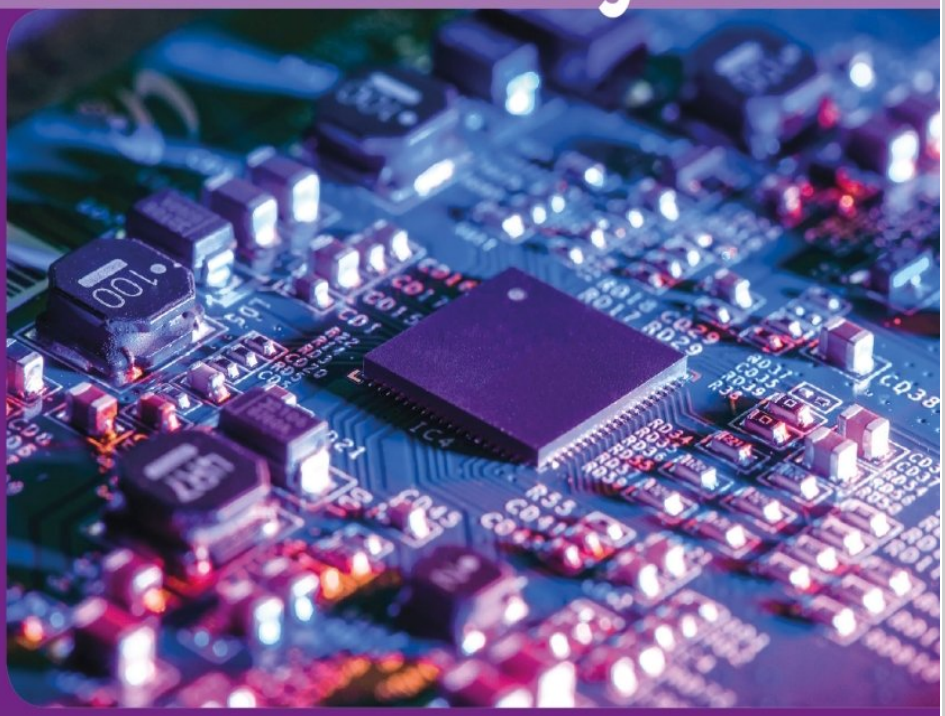
Sous la direction de
Yves Granjon
Bruno Estibals
Serge Weber

ÉLECTRONIQUE

TOUT LE COURS EN FICHES

IUT • Licence • Écoles d'ingénieurs

- **120** Fiches de cours
- **140 QCM** corrigés
- **100** exercices corrigés



RESSOURCES NUMÉRIQUES

DUNOD

Illustration de couverture : Circuit Board © Raimundas – Fotolia.com

Le pictogramme qui figure ci-contre mérite une explication. Son objet est d'alerter le lecteur sur la menace que représente pour l'avenir de l'écrit, particulièrement dans le domaine de l'édition technique et universitaire, le développement massif du photocopillage.
Le Code de la propriété intellectuelle du 1er juillet 1992 interdit en effet expressément la photocopie à usage collectif sans autorisation des ayants droit. Or, cette pratique s'est généralisée dans les établissements d'enseignement supérieur, provoquant une baisse brutale des achats de livres et de revues, au point que la possibilité même pour les auteurs de créer des œuvres nouvelles et de les faire éditer correctement est aujourd'hui menacée.
Nous rappelons donc que toute reproduction, partielle ou totale, de la présente publication est interdite sans autorisation de l'auteur, de son éditeur ou du Centre français d'exploitation du droit de copie (CFC, 20, rue des Grands-Augustins, 75006 Paris).



© Dunod, 2015

5 rue Laromiguière, 75005 Paris
www.dunod.com

ISBN 978-2-10-072796-4

Le Code de la propriété intellectuelle n'autorisant, aux termes de l'article L. 122-5, 2° et 3° a), d'une part, que les « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale ou partielle faite sans le consentement de l'auteur ou de ses ayants droit ou ayants cause est illicite » (art. L. 122-4).
Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles L. 335-2 et suivants du Code de la propriété intellectuelle.

Copyright © 2015 Dunod.

Table des matières

Avant-propos VII

Comment utiliser cet ouvrage ? VIII

Remerciements X

Chapitre 1 Principes généraux de l'électrocinétique 1

Fiche 1 Généralités et conventions 2
Fiche 2 Les différents types de générateurs 4
Fiche 3 Les dipôles passifs linéaires usuels 6
Fiche 4 Les régimes électriques dans les circuits 8
Fiche 5 Les lois de Kirchhoff en régime continu 10
Fiche 6 Le théorème de Millman 12
Fiche 7 Les ponts diviseurs 14
Fiche 8 Le principe de superposition 16
Fiche 9 Les théorèmes de Thévenin et Norton 18
Fiche 10 Les circuits linéaires en régime sinusoïdal 20
Fiche 11 Le modèle complexe en régime sinusoïdal 22
Fiche 12 Le régime sinusoïdal – Méthode 24
Fiche 13 La puissance électrique 26
Fiche 14 La puissance en régime sinusoïdal 28
Fiche 15 La modélisation des quadripôles 1 30
Fiche 16 La modélisation des quadripôles 2 32
Fiche 17 Les schémas équivalents des quadripôles 34
Focus *AC/DC* 36
QCM 37
Exercices 39

Chapitre 2 Signaux et systèmes 43

Fiche 18 La notion de spectre 44
Fiche 19 Le spectre des signaux périodiques 46
Fiche 20 Le spectre des signaux non périodiques 48
Fiche 21 La transformation de Laplace 1 50
Fiche 22 La transformation de Laplace 2 52
Fiche 23 La fonction de transfert d'un système 54
Fiche 24 Les méthodes de résolution des problèmes 56
Focus *Signaux analogiques et signaux numériques* 58
QCM 59
Exercices 61

Chapitre 3 Les diodes 63

Fiche 25 La conduction électrique intrinsèque 64
Fiche 26 La diode à jonction 66
Fiche 27 Le principe de fonctionnement de la diode 68
Fiche 28 Les caractéristiques électriques de la diode 70
Fiche 29 La polarisation de la diode 72
Fiche 30 La puissance dissipée dans une diode 74
Fiche 31 Les applications des diodes 76

Copyright © 2015 Dunod.

© Dunod. Toute reproduction non autorisée est un délit.

Fiche 32 Le redressement double alternance 78
Fiche 33 Les régulateurs de tension 80
Focus *Les ancêtres des semi-conducteurs* 82
QCM 83
Exercices 85

Chapitre 4 Les transistors bipolaires 87

Fiche 34 Le transistor bipolaire 88
Fiche 35 La polarisation d'un transistor 90
Fiche 36 L'approche physique de la polarisation 92
Fiche 37 Le fonctionnement en commutation 94
Fiche 38 Les montages à plusieurs transistors 96
Focus *Toute une gamme de transistors* 98
QCM 99
Exercices 101

Chapitre 5 Les transistors bipolaires en régime dynamique 103

Fiche 39 Les paramètres hybrides du transistor NPN 104
Fiche 40 Le schéma équivalent du transistor 106
Fiche 41 Les amplificateurs 108
Fiche 42 L'amplificateur à émetteur commun 110
Fiche 43 L'amplificateur à collecteur commun 112
Fiche 44 L'amplificateur à base commune 114
Fiche 45 Le montage push-pull 116
Fiche 46 Le montage push-pull à correction de distorsion 118
Fiche 47 L'amplificateur différentiel simple 120
Fiche 48 La réjection du mode commun 122
Fiche 49 Le montage Darlington en régime variable 124
Focus *Les différentes classes d'amplificateurs* 126
QCM 127
Exercices 129

Chapitre 6 Les amplificateurs opérationnels en régime linéaire 131

Fiche 50 Les caractéristiques de l'amplificateur opérationnel 132
Fiche 51 Le fonctionnement linéaire de l'amplificateur opérationnel 134
Fiche 52 Les additionneurs et les soustracteurs 136
Fiche 53 Les montages évolués 138
Fiche 54 De la théorie à la pratique 140
Fiche 55 Les montages dérivateurs et intégrateurs 142
Fiche 56 L'oscillateur à pont de Wien 144
Focus *Quand l'électronique résout les problèmes de physique* 146
QCM 147
Exercices 149

Chapitre 7 Les filtres analogiques linéaires 153

Fiche 57 Les diagrammes de Bode 154
Fiche 58 Les diagrammes de Bode asymptotiques 156
Fiche 59 Les différents types de filtres 158
Fiche 60 Le filtre passif passe-bas du premier ordre 160
Fiche 61 Le filtre actif passe-bande 162

Copyright © 2015 Dunod.

Focus *Musique !* 164
QCM 165
Exercices 167

Chapitre 8 Les amplificateurs opérationnels en régime non linéaire 171

Fiche 62 Le comparateur 172
Fiche 63 Le basculement d'un comparateur 174
Fiche 64 Le trigger de Schmitt inverseur 176
Fiche 65 Le trigger de Schmitt non inverseur 178
Fiche 66 Les montages astables et monostables 180
Focus *Le circuit intégré 555* 182
QCM 183
Exercices 185

Chapitre 9 Les transistors à effet de champ 189

Fiche 67 Les transistors à effet de champ à jonction 190
Fiche 68 La polarisation des transistors JFET 192
Fiche 69 Le schéma équivalent en régime linéaire 194
Fiche 70 Les amplificateurs à JFET 196
Fiche 71 Les transistors JFET en commutation 198
Focus *Le bruit de fond* 200
QCM 201
Exercices 203

Chapitre 10 Les circuits logiques combinatoires 207

Fiche 72 Les fonctions logiques 208
Fiche 73 Les nombres binaires entiers 210
Fiche 74 L'algèbre de Boole 212
Fiche 75 Les circuits logiques combinatoires 214
Fiche 76 Méthode de conception d'un circuit combinatoire 216
Fiche 77 Simplification des fonctions logiques 218
Fiche 78 Multiplexeur, démultiplexeur 220
Fiche 79 Encodeurs et décodeurs 222
Fiche 80 Le comparateur 224
Fiche 81 L'additionneur 226
Fiche 82 Le soustracteur 228
Fiche 83 Les caractéristiques technologiques des circuits combinatoires 230
Focus *Du cristal de silicium à l'ordinateur* 232
QCM 233
Exercices 235

Chapitre 11 Les circuits logiques séquentiels 239

Fiche 84 La logique séquentielle 240
Fiche 85 La fonction séquentielle synchrone 242
Fiche 86 Les registres 244
Fiche 87 Les compteurs 246
Fiche 88 Les machines à nombre fini d'états 248
Fiche 89 L'analyse de machines d'état 250
Fiche 90 La synthèse des machines d'état 252
Fiche 91 Le graphe d'état pour les systèmes non conditionnés 254
Fiche 92 Le graphe d'état pour les systèmes à évolution conditionnelle 256

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Fiche 93 Les caractéristiques temporelles des systèmes séquentiels 258
Focus *Fabrication d'un circuit intégré* 260
QCM 261
Exercices 263

Chapitre 12 Les technologies des circuits numériques 267

Fiche 94 Circuits TTL et CMOS 268
Fiche 95 La classification des circuits numériques 270
Fiche 96 Les circuits PLD 272
Fiche 97 Les circuits FPGA 274
Fiche 98 Mémoires, notions générales 276
Fiche 99 Mémoires RAM et PROM 278
Fiche 100 Les circuits combinatoires à base de RAM 280
Fiche 101 Les machines d'états à base de mémoire et registre 282
Focus *Les nouvelles technologies mémoire* 284
QCM 285
Exercices 287

Chapitre 13 Éléments d'instrumentation et de mesure 289

Fiche 102 La mesure du courant 290
Fiche 103 La mesure d'une tension 292
Fiche 104 L'oscilloscope 294
Fiche 105 Les sondes de courant et différentielle 296
Fiche 106 La chaîne d'instrumentation 298
Fiche 107 Les capteurs : principes généraux 300
Fiche 108 Les capteurs actifs 302
Fiche 109 Les capteurs passifs 304
Fiche 110 Les convertisseurs analogique-numérique 306
Fiche 111 Les convertisseurs numérique-analogique 308
Focus *Les capteurs solaires photovoltaïques* 310
QCM 311
Exercices 313

Chapitre 14 Éléments d'électronique de puissance 317

Fiche 112 Les composants en régime de commutation 318
Fiche 113 Introduction à l'électronique de puissance 320
Fiche 114 Les hacheurs série et parallèle 322
Fiche 115 Le hacheur série en conduction continue 324
Fiche 116 Le hacheur série en conduction discontinue 326
Fiche 117 Le hacheur parallèle en conduction continue 328
Fiche 118 Le hacheur parallèle en conduction discontinue 330
Fiche 119 Les hacheurs à accumulation 332
Fiche 120 Les hacheurs à accumulation inductive en conduction continue 334
Fiche 121 Les onduleurs et la structure de pont en H 336
Focus *Les convertisseurs et le photovoltaïque* 338
QCM 339
Exercices 341

Corrigés des exercices 343
Annexes 429
Index 435

Copyright © 2015 Dunod.

Avant-propos

L'électronique est la discipline qui s'intéresse aux dispositifs électriques construits autour de la technologie des semi-conducteurs. La plupart du temps, les courants et les tensions mis en œuvre restent de faible amplitude, excepté en électronique de puissance.
Le traitement du signal, les automatismes, l'informatique et d'une manière plus générale, une grande partie des appareils que nous utilisons quotidiennement possèdent des systèmes électroniques. Que ce soit pour la commande des processus, le traitement de l'information, le contrôle ou la mesure des phénomènes, l'électronique apporte des solutions simples, fiables et souples à un grand nombre de problèmes techniques.

Cet ouvrage rassemble toutes les notions fondamentales de l'électronique : de la diode à jonction jusqu'aux systèmes logiques, en passant par les montages à transistors et à amplificateurs opérationnels. Il aborde également les bases de l'électronique de puissance qui, traditionnellement, sont plutôt étudiées en électrotechnique mais dont nous avons estimé qu'elles avaient leur place au sein d'un ouvrage consacré à l'électronique.

Il est structuré en cent vingt et une fiches et en quatorze chapitres développant chacun un thème particulier. Chaque fiche aborde un composant, un montage ou un principe. À la fin de chaque chapitre, le lecteur pourra pousser sa réflexion un peu plus loin à l'aide des focus proposés qui mettent en exergue des thématiques particulières. Après un QCM qui lui permettra de tester ses connaissances et de valider ses acquis, il pourra ensuite s'entraîner avec des exercices et des problèmes entièrement corrigés. Les solutions sont présentées dans leurs moindres détails en insistant systématiquement sur les méthodes à assimiler et sur le savoir-faire à acquérir absolument pour être capable de résoudre n'importe quel problème d'électronique. Chaque chapitre propose des exercices de difficultés variées. Il est conseillé de les aborder dans l'ordre, sans chercher à brûler les étapes en négligeant tel ou tel qui paraît trop facile et sans succomber à la tentation de lire trop rapidement la solution. Certains de ces exercices sont de grands classiques ; d'autres sont plus originaux. Ils ont tous vocation à guider l'étudiant vers la maîtrise de l'électronique et des fonctions qu'elle permet de réaliser, et de l'aider à acquérir suffisamment d'aisance pour aborder avec succès des problèmes de plus en plus sophistiqués.

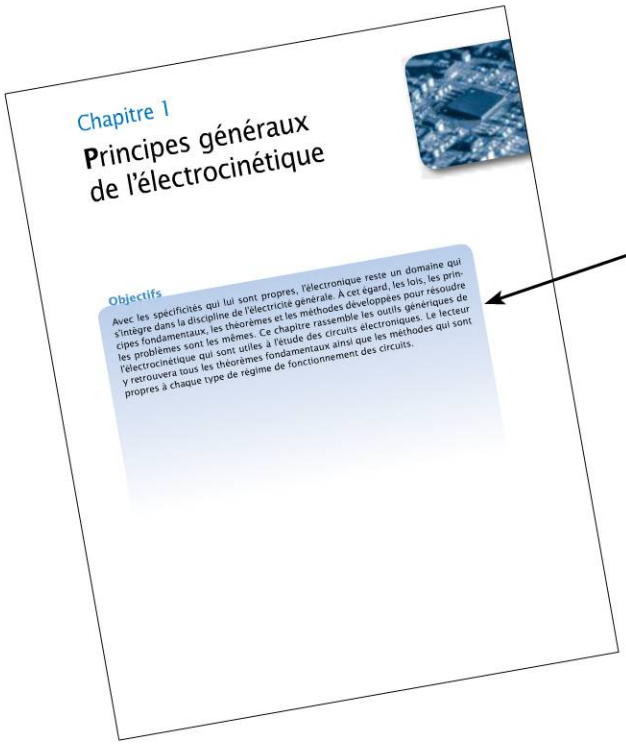
L'électronique n'est pas une discipline extrêmement compliquée pour qui l'aborde avec rigueur et méthode. Elle nécessite toutefois que le lecteur soit familiarisé avec les lois fondamentales de l'électrocinétique, que ce soit en régime continu, sinusoïdal ou transitoire. Ces notions sont rappelées dans le premier chapitre qui rassemble les principaux résultats et théorèmes qu'il est indispensable de connaître.

Les prérequis de mathématiques de l'électronique ne sont pas nombreux : ils concernent l'analyse des fonctions réelles, le calcul différentiel et intégral et les nombres complexes. Le formulaire situé en annexe à la fin de l'ouvrage regroupe toutes les formules de mathématiques utiles à l'électronicien.

Cet ouvrage a été conçu avec le souci constant de rendre l'électronique accessible au plus grand nombre. Nous souhaitons que chaque lecteur puisse y trouver les clés de sa réussite.

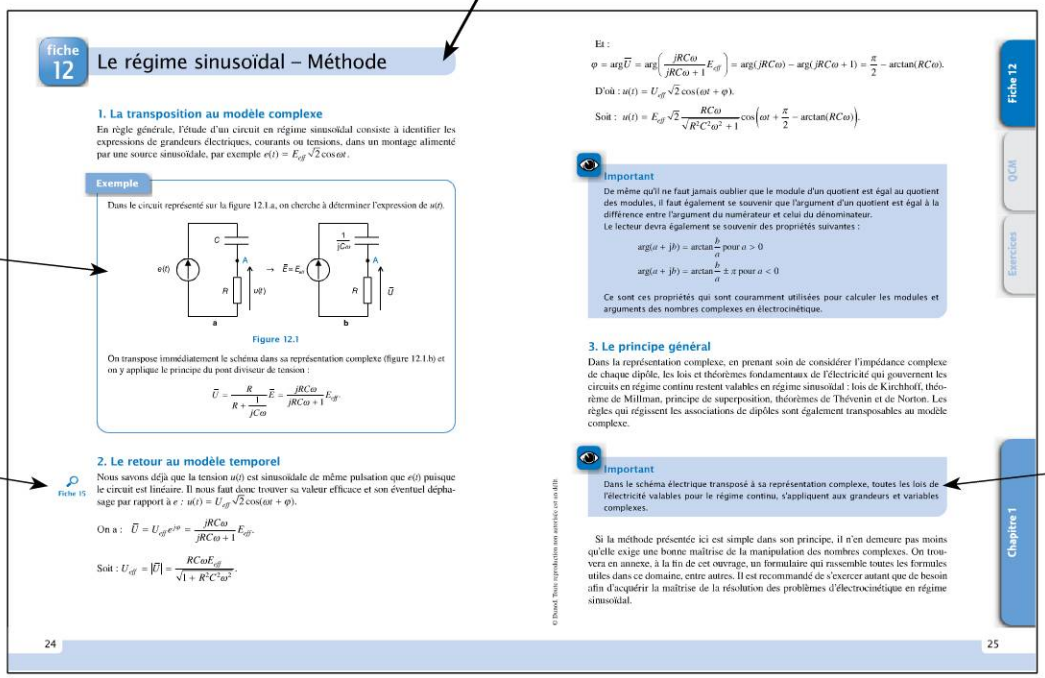
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Comment utiliser



14 chapitres
auquels sont associés des bonus web à retrouver sur dunod.com

120 fiches de cours
Les notions essentielles avec des renvois pour naviguer d'une fiche à l'autre



De très nombreux schémas

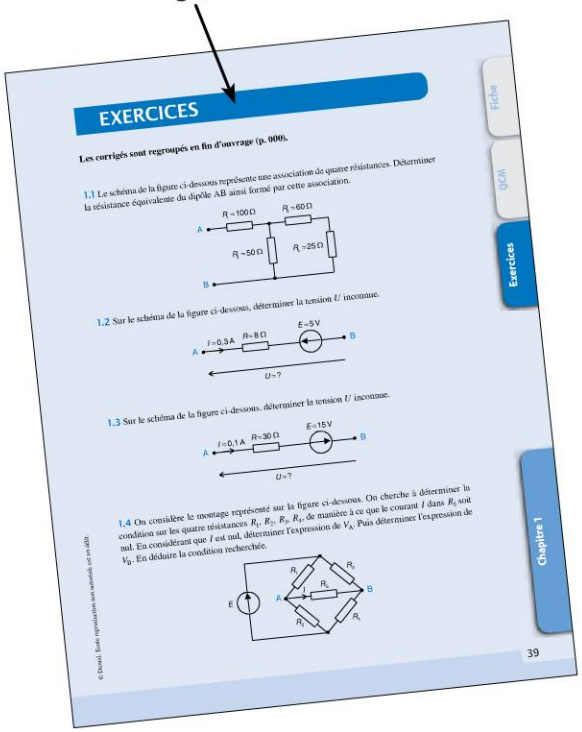
Des renvois entre fiches

Des conseils méthodologiques

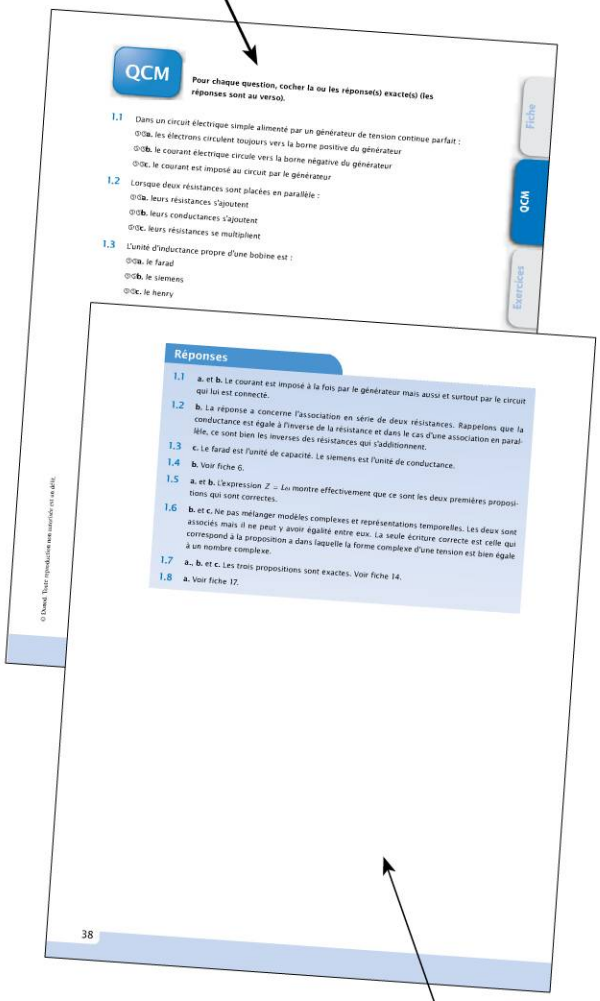
Copyright © 2015 Dunod.

cet ouvrage ?

Des exercices
en fin de chapitre
pour réviser (corrigés
en fin d'ouvrage)



Des QCM
en fin de chapitre
pour s'auto-évaluer



Des focus sur une page
à la fin de chaque **chapitre**



Les réponses
commentées au verso

Copyright © 2015 Dunod.

Remerciements

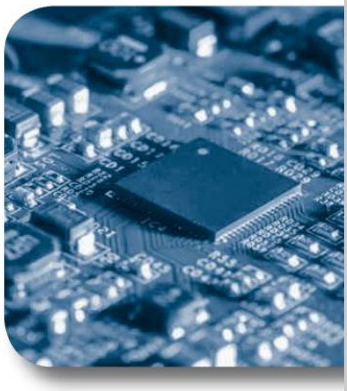
Les auteurs tiennent à remercier très sincèrement les personnes suivantes pour leurs relectures et conseils tout au long de la rédaction de cet ouvrage :

- Sylvie Roux, professeur agrégé de physique appliquée, IUT A Paul Sabatier, département GEII, Toulouse
- Frédéric Morancho, professeur des universités, université Paul Sabatier, Toulouse
- Farid Meibody-Tabar, professeur des universités, École nationale supérieure d'électricité et de mécanique de Nancy
- Guy Schneider, professeur agrégé de physique appliquée, CPP - La Prépa des INP, Nancy
- Yves Berviller, maître de conférences, université de Lorraine, faculté des sciences et technologies
- Slavisa Jovanovic, maître de conférences, université de Lorraine, faculté des sciences et technologies

Copyright © 2015 Dunod.

Chapitre 1

Principes généraux de l'électrocinétique



Objectifs

Avec les spécificités qui lui sont propres, l'électronique reste un domaine qui s'intègre dans la discipline de l'électricité générale. À cet égard, les lois, les principes fondamentaux, les théorèmes et les méthodes développées pour résoudre les problèmes sont les mêmes. Ce chapitre rassemble les outils génériques de l'électrocinétique qui sont utiles à l'étude des circuits électroniques. Le lecteur y retrouvera tous les théorèmes fondamentaux ainsi que les méthodes qui sont propres à chaque type de régime de fonctionnement des circuits.

Copyright © 2015 Dunod.

fiche 1

Généralités et conventions

1. Définitions et principes fondamentaux

D'une manière générale, tout circuit électrique peut se représenter sous la forme d'un générateur d'énergie alimentant un récepteur chargé de transformer l'énergie électrique reçue en une autre forme exploitable, les deux dispositifs étant reliés par des conducteurs. Tout circuit électrique est le siège d'un transfert de charges entre ces deux éléments (figure 1.1). Il est couramment admis de représenter ce transfert par un flux d'électrons que l'on modélise par un courant électrique traversant les conducteurs.

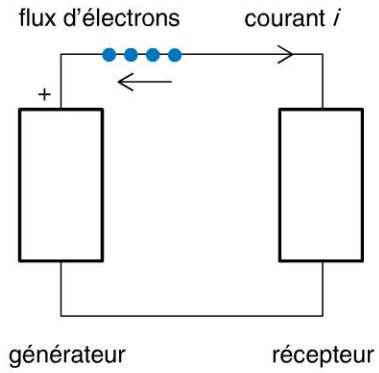


Figure 1.1

Ce courant électrique (exprimé en ampères) représente la quantité de charges q (en coulombs) traversant une section donnée du conducteur par unité de temps. Les électrons possédant une charge négative, la logique veut que le courant i soit représenté en sens contraire du flux d'électrons. Dans un circuit composé d'une seule boucle, le même courant circule à chaque instant dans tout le circuit.

Générateurs et récepteurs simples possèdent en général deux bornes. Ce sont des **dipôles électriques**. Les dipôles générateurs sont dits **actifs**, ceux qui ne font que consommer de l'énergie sont des **dipôles passifs**.

2. Le générateur de tension parfait

Le dipôle actif le plus simple est le générateur de tension continue parfait qui délivre une tension E constante (en volts) et l'impose au dipôle récepteur qui présente donc à ses bornes la même tension E. Le courant qui apparaît alors dans le circuit dépend de E et de la nature du récepteur. Cette tension E est la différence de potentiel $V_A - V_B$. La flèche symbolisant cette différence de potentiel est dirigée vers le potentiel le plus élevé.

Comme les électrons sont attirés par le point A, correspondant au potentiel le plus élevé, le courant sera naturellement orienté, au sortir du générateur, par une flèche dirigée dans l'autre sens.

Pour un circuit alimenté par un générateur de tension, on considère en général que sa borne B constitue la référence de tension pour l'ensemble du circuit et se trouve donc au potentiel 0 V (on dit aussi à la **masse**). Sa borne A se trouve donc au potentiel $V_A = E$.

Copyright © 2015 Dunod.

On assimile donc toute différence de potentiel entre un point X quelconque et cette référence, au potentiel du point X.

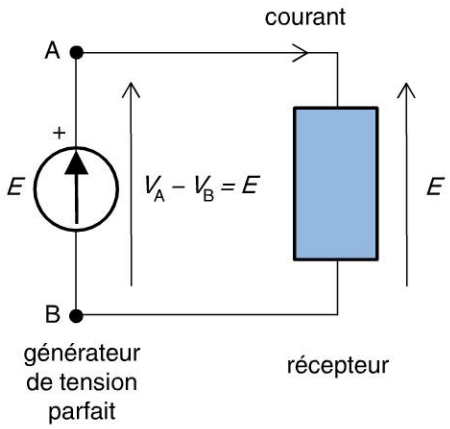


Figure 1.2

3. Conventions

Dans un circuit simple composé d'un générateur de tension et d'un dipôle récepteur, compte tenu du fait que la même tension règne aux bornes des deux éléments, et que le même courant circule dans tout le circuit, on note que du côté du générateur, courant et tension sont représentés par des flèches dirigées dans le même sens, alors que du côté du récepteur, elles sont dirigées en sens contraires (figure 1.3). Par convention, nous dirigerons systématiquement les flèches des courants et des tensions dans le même sens pour le générateur (convention générateur), et en sens contraires pour tout récepteur (convention récepteur).

En règle générale, les circuits simples ne comportent qu'un seul générateur. Toutefois, certains peuvent en contenir plusieurs. Dans ce cas, si un générateur est considéré comme appartenant à la partie réceptrice du circuit, c'est la convention récepteur que nous utiliserons.

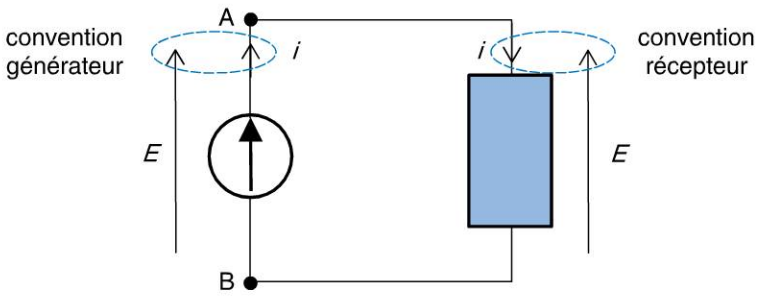


Figure 1.3

Le respect des conventions de signes est absolument essentiel dans la résolution d'un problème d'électricité en général et d'électronique en particulier. La plupart des erreurs proviennent du non respect de ces règles élémentaires.
On retiendra notamment qu'en général, on n'utilise la convention générateur que pour le générateur principal du circuit.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 2

Les différents types de générateurs

1. Le générateur de courant continu parfait

Fiche 1

Outre le générateur de tension parfait, un circuit peut être alimenté par un générateur de courant parfait (figure 2.1).

Ce dernier impose un courant I au dipôle récepteur. La tension qui apparaît alors aux bornes du dipôle récepteur dépend de I et de la nature du récepteur.

Les générateurs de courant sont en général des dispositifs complexes utilisés dans des cas bien particuliers.

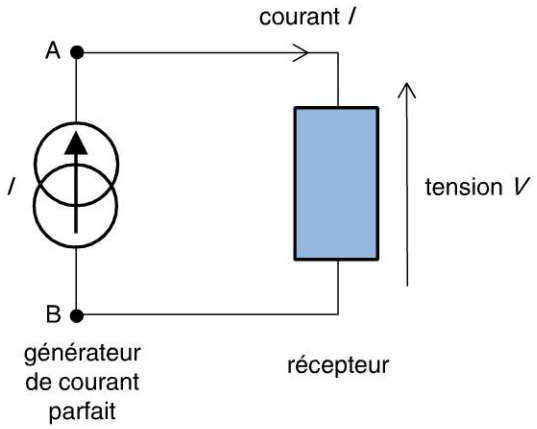


Figure 2.1

Important

Les générateurs sont dits parfaits au sens où la tension délivrée par un générateur de tension parfait ne dépend pas du reste du circuit. De même, un générateur de courant parfait délivre un courant qui ne dépend pas du reste du circuit.

2. Le générateur de tension réel

Dans la réalité, un générateur de tension n'est jamais parfait. La tension qu'il délivre diminue plus ou moins selon l'intensité du courant qu'on lui soutire. Ce phénomène est dû à la superposition de diverses chutes de potentiel internes qui ne peuvent plus être négligées lorsque le générateur est parcouru par un courant intense.

On considère alors qu'un modèle plus proche de la réalité consiste à associer une résistance en série avec un générateur de tension parfait, ou une résistance en parallèle avec un générateur de courant parfait. Ces résistances sont appelées **résistances internes** des générateurs (figure 2.2).

Si I est le courant qui circule dans le circuit, on a : $V_A - V_B = E - rI$.

Copyright © 2015 Dunod.

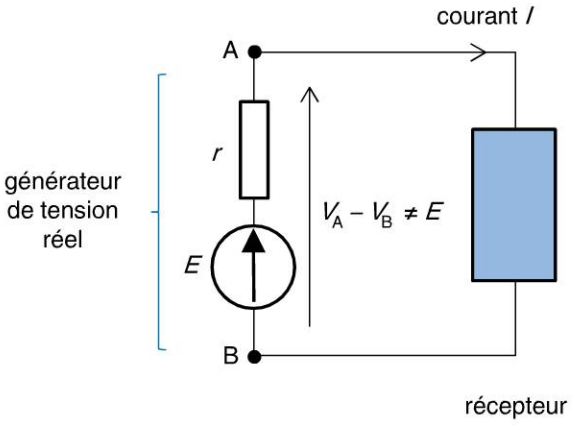


Figure 2.2

3. Le générateur de courant réel

De la même manière, un générateur de courant réel sera modélisé par la mise en parallèle d'un générateur de courant parfait et d'une résistance dite interne (figure 2.3).

Dans ce cas, le courant qui alimente le récepteur est plus faible que le courant délivré par le générateur parfait et dépend de la tension qui s'installe aux bornes du récepteur.

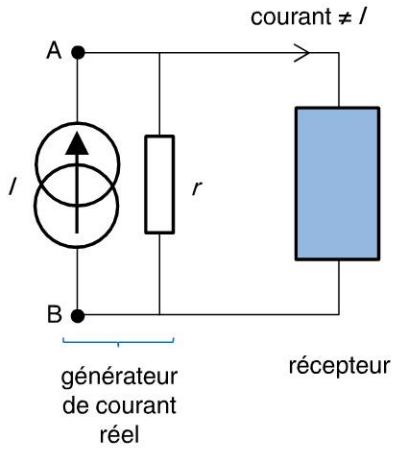


Figure 2.3

4. Les autres générateurs

Outre les générateurs continus qui délivrent des tensions ou des courants constants, il est très fréquent d'utiliser des générateurs de signaux variables dans le temps et de formes variées (signaux sinusoïdaux, par exemple, ou autres signaux périodiques, etc.). D'une manière générale, on réserve les lettres majuscules pour nommer les grandeurs continues (V_A, E, I_0) et les lettres minuscules pour les grandeurs variables (v, e_1, i_n).

Dans tous les cas, lorsqu'il s'agit du générateur principal du circuit, on utilisera la convention générateur pour repérer le sens de la tension à ses bornes et celui du courant qu'il délivre (flèches dirigées dans le même sens).

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 3

Les dipôles passifs linéaires usuels

1. Les lois de fonctionnement élémentaires

Trois dipôles passifs sont couramment utilisés dans les circuits électroniques. Ils ont la particularité de posséder un fonctionnement qui s'exprime sous la forme d'une équation différentielle simple, linéaire, à coefficients constants. L'équation de fonctionnement d'un dipôle lie la tension à ses bornes et le courant qui le traverse. En supposant que, dans le cas le plus général, ces deux grandeurs sont variables dans le temps, les lois de fonctionnement des trois dipôles passifs usuels sont présentées sur la figure 3.1.

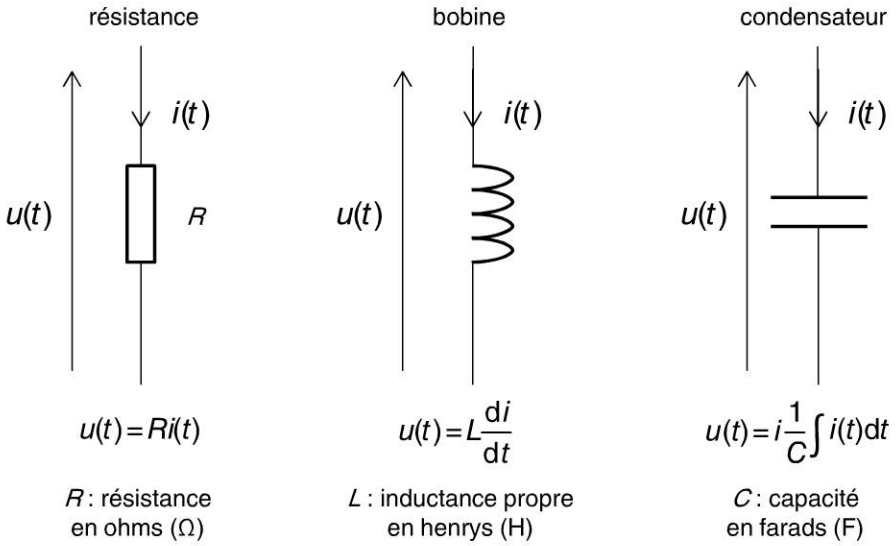


Figure 3.1

2. Associations de dipôles

Deux dipôles quelconques sont dits **associés en série** si une des bornes de l'un est reliée à une des bornes de l'autre, l'ensemble formant un nouveau dipôle. Ils sont dits **associés en parallèle** si les paires de bornes sont connectées deux à deux (figure 3.2).

Dans le cas de l'association en série, les deux dipôles sont parcourus par le même courant. La tension totale aux bornes de l'ensemble est égale à la somme des deux différences de potentiel aux bornes de chacun des deux dipôles.

Dans le cas de l'association en parallèle, la même différence de potentiel règne aux bornes de chacun des deux dipôles.

En tenant compte de ces constats, on peut en déduire les règles d'association des différents dipôles.

Copyright © 2015 Dunod.

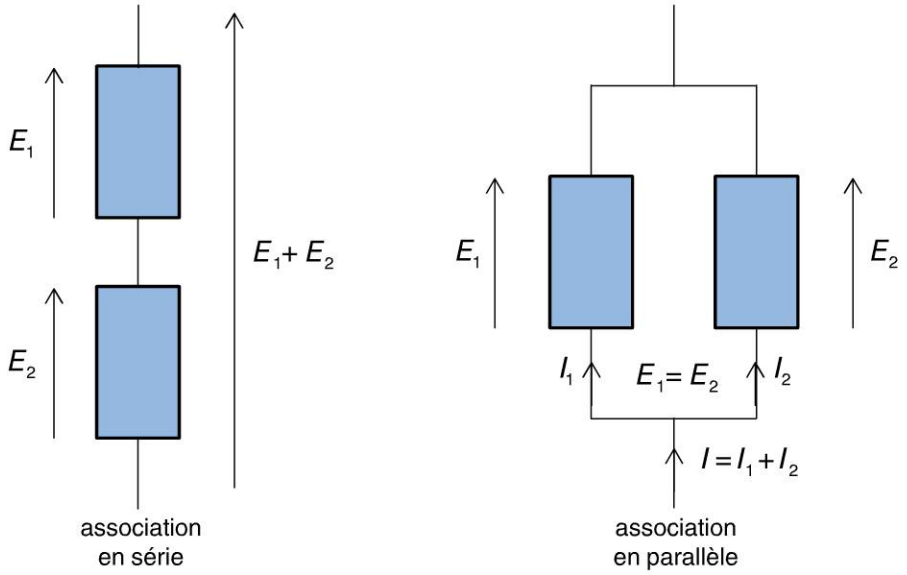


Figure 3.2

En associant des résistances, on forme un dipôle qui se comporte comme une résistance, dont la valeur est appelée **résistance équivalente,** que l'on note en général R_{eq}. Lorsque l'on associe des condensateurs, on forme un condensateur équivalent de capacité C_{eq}.

Lorsque deux résistances R_1 et R_2 sont associées en série, on a $R_{eq} = R_1 + R_2$.

Lorsqu'elles sont associées en parallèle, on a $\frac{1}{R_{eq}} = \frac{1}{R_1} + \frac{1}{R_2}$, soit $R_{eq} = \frac{R_1 R_2}{R_1 + R_2}$.

Lorsque deux condensateurs C_1 et C_2 sont associées en série, on a $\frac{1}{C_{eq}} = \frac{1}{C_1} + \frac{1}{C_2}$.

Lorsqu'ils sont associés en parallèle, on a $C_{eq} = C_1 + C_2$.

Attention

On remarquera que les règles d'associations des résistances et celles d'associations des condensateurs se trouvent inversées.

Les règles qui régissent l'association de bobines sont les mêmes que celles qui concernent les résistances : les inductances s'additionnent lorsque les bobines sont placées en série. Leurs inverses s'ajoutent lorsqu'elles sont placées en parallèle.

L'ensemble des résultats présentés ici se généralisent sans problème à l'association série ou parallèle de n éléments différents.

Il est possible de simplifier les circuits électriques en calculant les valeurs équivalentes d'une combinaison plus ou moins complexe de dipôles. On procède alors de proche en proche en recherchant les associations les plus simples et en réduisant ainsi pas à pas le circuit initial.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 4

Les régimes électriques dans les circuits

Selon la forme de la tension (ou du courant) délivrée par le générateur qui alimente un circuit, on dit que ce circuit fonctionne selon un certain régime.

1. Le régime continu

Lorsqu'un circuit est alimenté par un générateur qui délivre une tension constante, on dit qu'il fonctionne en **régime continu**. Les régimes continus font partie des régimes dits **permanents** ou **établis**. Dans un circuit fonctionnant en régime continu, toutes les tensions et tous les courants dans le circuit sont en général continus.

Rappel

Les grandeurs continues sont notées avec des lettres majuscules (*E* pour une tension, par exemple).

En régime continu, un élément inductif (une bobine) n'a aucun effet. Son équation de fonctionnement montre que, parcourue par un courant constant quelconque, une bobine présente toujours une différence de potentiel nulle à ses bornes :

$$u(t) = L\frac{di}{dt} \Rightarrow u(t) = 0 \text{ si } i = \text{C}^{\text{te}}.$$

Un condensateur, en régime continu, n'est parcouru par aucun courant :

$$u(t) = \frac{1}{C}\int i(t)\,dt \Rightarrow i(t) = 0 \text{ si } u(t) = \text{C}^{\text{te}}.$$

Remarque

Si aucun courant ne peut traverser un condensateur en régime continu, tout condensateur qui se voit imposer une tension U présente bel et bien une charge emmagasinée Q telle que $Q = CU$. Un condensateur parfait possède en outre la propriété de conserver cette charge emmagasinée, une fois l'alimentation U coupée. Ceci, bien évidemment, à condition qu'il soit isolé, c'est-à-dire que ses deux bornes ne soient reliées à aucun autre circuit.

2. Le régime sinusoïdal

Lorsqu'un circuit est alimenté par un générateur qui délivre une tension sinusoïdale $e(t) = E_0 \cos\omega t$, le régime sera dit **sinusoïdal** ou **harmonique**.

Les régimes sinusoïdaux font également partie des régimes dits permanents ou établis. Dans un circuit fonctionnant en régime sinusoïdal, tensions et courants sont tous sinusoïdaux, de même pulsation ω que la source de tension, mais présentant *a priori* des déphasages.

Copyright © 2015 Dunod.

3. Le régime transitoire

Les régimes transitoires correspondent en général au passage d'un régime permanent à un autre régime permanent. Ces changements de régime sont la plupart du temps dus à l'ouverture ou à la fermeture d'un interrupteur dans le circuit ou encore à la présence de composants agissant comme des interrupteurs.

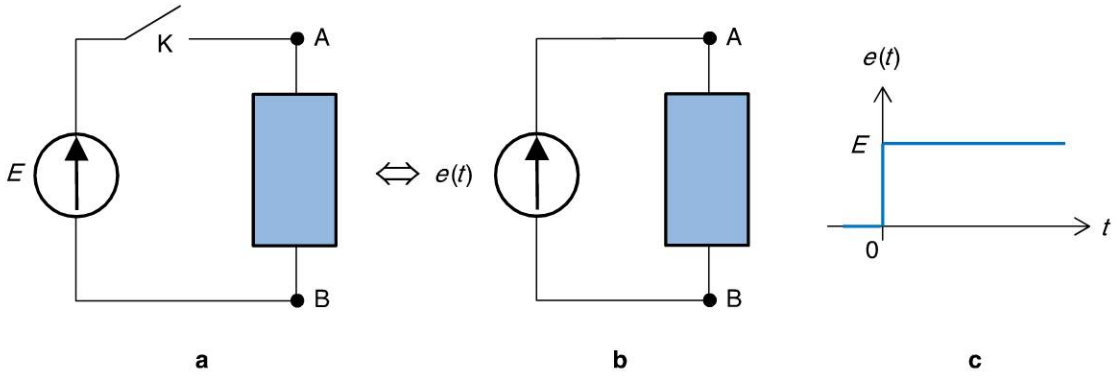


Figure 4.1

Dans le circuit représenté sur la figure 4.1.a, le dipôle AB est alimenté par un générateur parfait de tension constante E par l'intermédiaire d'un interrupteur K. Lorsqu'on ferme l'interrupteur, tout se passe comme si on passait brusquement d'un régime permanent $e(t) = 0$ à un autre régime permanent $e(t) = E$. Le dipôle est en quelque sorte alimenté par la tension $e(t)$ (figure 4.1.b).

Il suffit de considérer que l'instant $t = 0$ correspond à l'instant de fermeture de l'interrupteur. Comme un interrupteur n'est pas un élément linéaire, on préfère utiliser le modèle représenté sur la figure 4.1.b, dans lequel le circuit est linéaire (schéma sans interrupteur), mais dans lequel la forme de la tension d'alimentation n'est pas constante mais se présente sous la forme d'un **échelon** (figure 4.1.c).

Important

Les régimes transitoires peuvent intervenir aussi bien à l'ouverture qu'à la fermeture d'interrupteurs, ou encore au basculement de commutateurs. D'une manière générale, le régime transitoire conduit toujours le système vers un régime permanent.

Les problèmes à résoudre sont en général toujours les mêmes : il s'agit de déterminer tensions et courants dans le circuit. Comme celui-ci n'est pas alimenté par une tension constante ou sinusoïdale, tous les courants et toutes les tensions dans le circuit seront *a priori* variables.

La résolution des problèmes d'électricité en régime transitoire se traduit en général par des équations différentielles. Les plus simples, comme par exemple les équations différentielles linéaires à coefficients constants d'ordre peu élevé se résolvent directement avec une relative facilité. Pour les autres, des outils plus performants seront nécessaires comme la transformée de Laplace, voire des méthodes numériques.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 5

Les lois de Kirchhoff en régime continu

1. Définitions

- **Réseau électrique :** toute association simple ou complexe de dipôles interconnectés, alimentée par un générateur.
- **Branche :** partie dipolaire d'un réseau parcourue par un même courant.
- **Nœud d'un réseau :** tout point du réseau commun à plus de deux branches.
- **Maille d'un réseau :** tout chemin constituant une boucle et formé de plusieurs branches.

Sur le circuit de la figure 5.1, l'association de R_1, R_2, R_3, R_4 et R_5 formant le dipôle AC constitue un réseau électrique alimenté par le générateur de tension E. A, B, C et D sont les nœuds de ce réseau. Le schéma montre trois mailles. Il en existe d'autres, par exemple, en partant du point A, on peut définir une maille qui comprend R_2, R_3 et R_5, qui passe par D, puis C et qui rejoint A en incluant R_1.

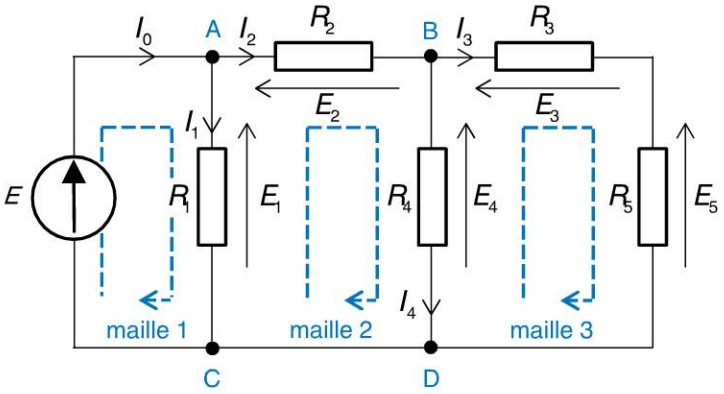


Figure 5.1

2. La loi des nœuds

La somme des courants se dirigeant vers un nœud est égale à la somme des courants qui sortent de ce nœud.

Ou encore : la somme algébrique des courants dirigés vers un nœud d'un circuit est nulle (en comptant positivement les courants dirigés vers le nœud et en comptant négativement ceux qui en sortent).

Cette loi exprime le fait qu'il ne peut pas y avoir accumulation de charges en un point quelconque d'un conducteur du réseau. Dans l'exemple de la figure 5.1, on pourra écrire entre autres équations : $I_0 = I_1 + I_2$ et $I_2 = I_3 + I_4$.

Copyright © 2015 Dunod.

3. La loi des mailles

La somme algébrique des différences de potentiel le long d'une maille, obtenue en parcourant la maille dans un sens donné, est nulle. Les différences de potentiel orientées dans le même sens que le sens de parcours de la maille sont comptées positivement. Les différences de potentiel orientées dans le sens opposé au sens de parcours de la maille sont comptées négativement.

Ainsi, dans l'exemple de la figure 5.1 :

Maille 1 : $E - E_1 = 0$

Maille 2 : $E_1 - E_2 - E_4 = 0$

Maille 3 : $E_4 - E_3 - E_5 = 0$

Note

Les lois de Kirchhoff sont présentées ici en régime continu (lettres majuscules pour les tensions et les courants). En réalité, elles restent valables quel que soit le régime.

4. La loi des nœuds généralisée

Dans un dispositif électrique quelconque, la somme algébrique des courants entrant (ou sortant négativement) dans une surface fermée est nulle : $\sum_{i=1}^{n} I_i = 0$ (figure 5.2).

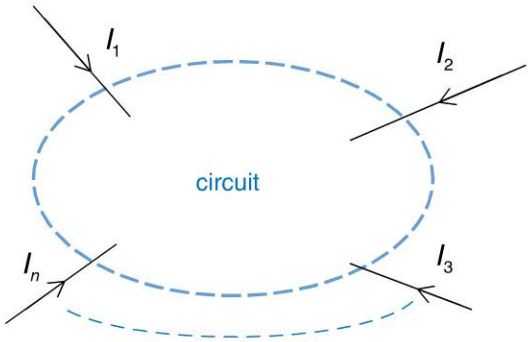


Figure 5.2

D'un point de vue pratique, cela signifie que dans un circuit complexe, on peut définir arbitrairement un contour fermé et appliquer la loi des nœuds aux bornes de ce contour.

Remarque

Il est assez rare d'utiliser les lois de Kirchhoff pour résoudre entièrement un problème d'électricité. En effet, elles génèrent beaucoup d'équations et beaucoup d'inconnues et on leur préfère des théorèmes plus puissants.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 6

Le théorème de Millman

Le théorème de Millman permet d'exprimer le potentiel en un nœud quelconque d'un réseau en fonction des potentiels aux nœuds voisins. Il est une conséquence de la loi des nœuds et peut donc être utilisé à sa place. L'avantage réside dans le fait qu'on exprime des relations sans courant, uniquement à l'aide de tensions. En utilisant à la fois le théorème de Millman et la loi des mailles, on dispose de deux outils qui permettent de résoudre pratiquement n'importe quel problème d'électrocinétique.

Considérons un nœud quelconque d'un circuit (figure 6.1). Ce nœud est relié à n points du circuit par l'intermédiaire de n branches possédant chacune une résistance R_i. Soient V_i les tensions aux n points voisins du nœud X.

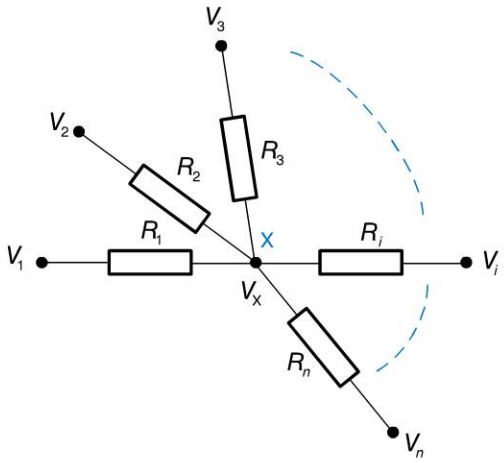


Figure 6.1

Le potentiel V_X s'exprime en fonction des potentiels aux nœuds voisins de la manière suivante :

$$V_X = \frac{\dfrac{V_1}{R_1} + \dfrac{V_2}{R_2} + \cdots + \dfrac{V_n}{R_n}}{\dfrac{1}{R_1} + \dfrac{1}{R_2} + \cdots + \dfrac{1}{R_n}} = \frac{\displaystyle\sum_{i=1}^{n} \frac{V_i}{R_i}}{\displaystyle\sum_{i=1}^{n} \frac{1}{R_i}}$$

On peut définir également la **conductance** d'un dipôle résistif par l'inverse de sa résistance. Soit :

$$G_i = \frac{1}{R_i} \text{ unité : siemens (S).}$$

Ainsi, le théorème de Millman peut aussi s'écrire :

$$V_X = \frac{\displaystyle\sum_{i=1}^{n} G_i V_i}{\displaystyle\sum_{i=1}^{n} G_i}.$$

Copyright © 2015 Dunod.

Ce qui revient à dire que le potentiel en un nœud quelconque d'un circuit est la moyenne des potentiels aux nœuds voisins, pondérée par les conductances des différentes branches.

Exemple

On considère le circuit de la figure 6.2 dans lequel on cherche à calculer le potentiel au point A. L'application du théorème de Millman en ce point est immédiate.
Attention : même si la résistance R_3 est reliée à la masse et qu'elle ne correspond à aucun terme au numérateur, elle est néanmoins présente au dénominateur.

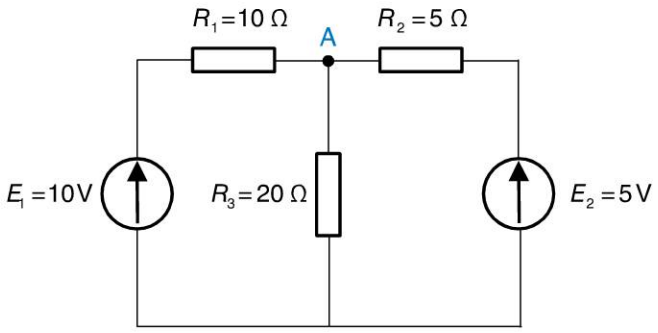


Figure 6.2

$$V_A = \frac{\frac{E_1}{R_1} + \frac{0}{R_3} + \frac{E_2}{R_2}}{\frac{1}{R_1} + \frac{1}{R_3} + \frac{1}{R_2}} = \frac{\frac{10}{10} + \frac{5}{5}}{\frac{1}{10} + \frac{1}{20} + \frac{1}{5}} = 5{,}7\ \text{V}$$

Le théorème de Millman est un outil extrêmement intéressant, surtout si on le compare aux lois de Kirchhoff :

- Comme il découle de la loi des nœuds mais ne met en équation que des tensions, il permet de limiter le nombre de variables introduites dans les équations.
- Il permet de cibler le calcul d'un potentiel particulier ou d'une différence de potentiels donnée en n'écrivant qu'une seule ligne de calcul. Ne pas oublier que bien souvent, on cherche la valeur d'une tension particulière et que la connaissance de toutes les grandeurs électriques, courants ou tensions, en tout point du circuit, ne sert pas à grand chose.
- Il s'applique tout aussi bien en régime continu qu'en régime variable.
- Dans le cas de circuits plus complexes que celui qui est présenté dans l'exemple précédent, il suffit souvent d'appliquer plusieurs fois le théorème de Millman pour obtenir les grandeurs recherchées. Peu d'équations seront générées avec, par conséquent, moins de risque d'erreur de calculs.
- Si c'est un courant qui est recherché, par exemple dans une résistance, penser à utiliser le théorème de Millman pour trouver d'abord la tension aux bornes de cette résistance.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 7

Les ponts diviseurs

1. Le pont diviseur de tension

Le circuit de la figure 7.1 représente un pont de deux résistances placées en série et alimentées par un générateur de tension parfait. Les deux résistances sont ainsi parcourues par le même courant.

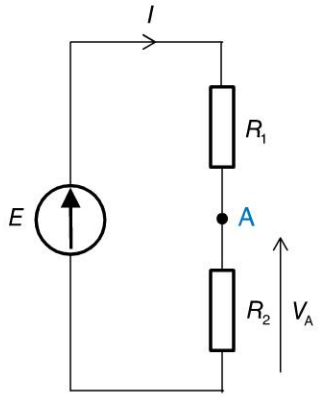


Figure 7.1

On s'intéresse au potentiel V_A au point A, point commun aux deux résistances R_1 et R_2, autrement dit, à la tension aux bornes de R_2.

Par simple application de la loi d'Ohm, on peut écrire : $I = \dfrac{E}{R_1 + R_2}$.

D'où : $V_A = \dfrac{R_2}{R_1 + R_2} E$.

Le principe du pont diviseur de tension

Le potentiel au point commun de deux résistances est égal à la tension qui règne aux bornes de l'ensemble multiplié par la résistance connectée au potentiel le plus bas et divisé par la somme des deux résistances.

Le potentiel au point A est donc égal à une fraction de la tension E, d'où la dénomination de pont diviseur de tension.

Important

Le principe du pont diviseur de tension ne peut s'appliquer que si les deux résistances sont parcourues par le même courant.

Copyright © 2015 Dunod.

2. Le pont diviseur de courant

Le circuit de la figure 7.2 représente un pont de deux résistances placées en parallèle et alimentées par un générateur de courant parfait. Les trois dipôles sont ainsi soumis à la même différence de potentiel U.

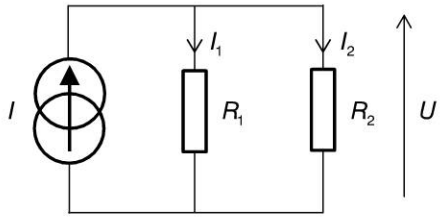


Figure 7.2

On s'intéresse aux valeurs des deux courants I_1 et I_2 qui parcourent respectivement les deux résistances R_1 et R_2.

Si on considère que la source de courant alimente l'association en parallèle des deux résistances, on obtient, par une simple application de la loi d'Ohm :

$$U = \frac{R_1 R_2}{R_1 + R_2} I.$$

Par conséquent :

$$\begin{cases} I_1 = \dfrac{U}{R_1} = \dfrac{R_2}{R_1 + R_2} I \\ I_2 = \dfrac{U}{R_2} = \dfrac{R_1}{R_1 + R_2} I \end{cases}$$

Le principe du pont diviseur de courant

Lorsqu'une source de courant I alimente deux résistances associées en parallèle, chacune des résistances est parcourue par le courant I multiplié par la valeur de l'autre résistance et divisé par la somme des deux.

Les principes du pont diviseur de tension ou de courant sont *a priori* très simples mais restent d'une utilité capitale dans bon nombre d'applications. Ils permettent en effet d'avoir un accès immédiat à une grandeur électrique donnée en faisant le minimum de calculs.

Il convient toutefois de bien retenir les conditions dans lesquelles s'appliquent ces principes, en particulier le fait que le diviseur de tension est caractérisé par la circulation du même courant dans les deux résistances.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 8

Le principe de superposition

Dans un circuit linéaire possédant plusieurs générateurs de tension, et à condition que ces sources soient indépendantes, tout potentiel en un point quelconque (ou tout courant dans une branche du circuit) est égal à la somme des potentiels (ou des courants) créés séparément par chaque générateur, les autres générateurs étant éteints, c'est-à-dire court-circuités. Si le circuit contient des générateurs de courant, le principe reste valable si les sources sont indépendantes : on effectue les calculs avec chaque source prise séparément en remplaçant les générateurs de courant par des circuits ouverts.

Le principe de superposition étant une conséquence directe de la linéarité des composants du circuit, il est généralisable à tout régime de fonctionnement et à tout circuit contenant uniquement des composants linéaires. Dès lors qu'un circuit contient des éléments non linéaires, par exemple des diodes, ce principe ne peut plus s'appliquer. Il ne s'applique pas non plus au calcul des puissances.

Exemple

Dans le circuit de la figure 8.1, on cherche à calculer le courant I dans la résistance R_3.

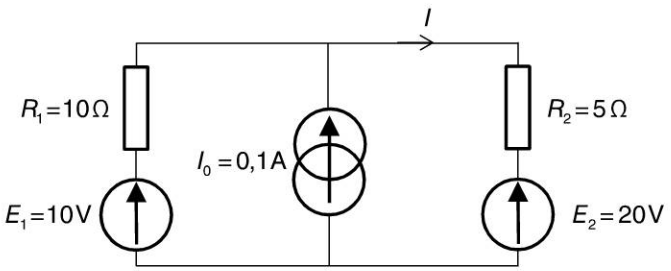


Figure 8.1

D'après le principe de superposition, ce courant est la somme de trois courants I_1, I_2 et I_3 correspondant respectivement aux contributions de chaque générateur E_1, E_2 et I_0. On calcule alors successivement chaque courant en ne laissant subsister, à chaque fois, qu'un seul des trois générateurs. Avec E_1 seul, (figure 8.2), on a :

$$I_1 = \frac{E_1}{R_1 + R_2} = \frac{10}{15} = 0{,}66 \text{ A}.$$

Pour calculer I_2, il suffit de court-circuiter E_1, de laisser I_0 éteinte (en circuit ouvert) et de « rallumer » E_2 pour obtenir :

$$I_2 = -\frac{E_2}{R_1 + R_2} = -\frac{20}{15} = -1{,}33 \text{ A}.$$

Copyright © 2015 Dunod.

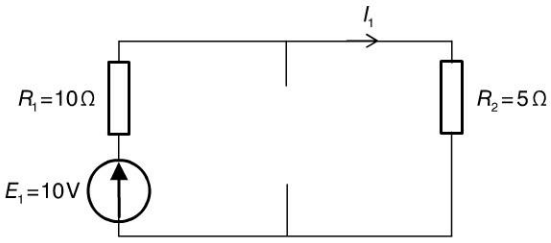


Figure 8.2

Pour le calcul de I_3 (figure 8.3), le circuit est un simple pont diviseur de courant :

$$I_3 = \frac{R_1}{R_1 + R_2} I_0 = 0{,}066 \text{ A}.$$

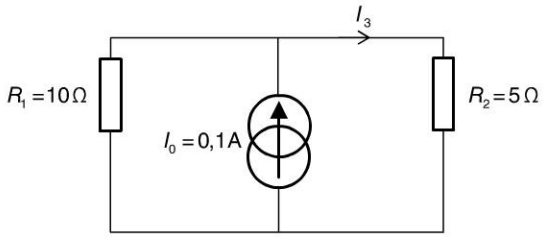


Figure 8.3

Au final, on fait la somme algébrique des trois courants calculés indépendamment : $I = I_1 + I_2 + I_3 = 0{,}66 - 1{,}33 + 0{,}066 = -0{,}6$ A.

Rappel

Lorsqu'on annule un générateur de tension, on le court-circuite, et lorsqu'on annule un générateur de courant, on le remplace par un circuit ouvert.

Le principe de superposition ne s'applique pas aux puissances électriques. Cela signifie que la puissance consommée par un dipôle n'est pas égale à la somme des puissances qu'il consomme en provenance de chacun des générateurs. En effet, la puissance étant le produit de la tension et du courant, ce n'est pas une forme linéaire. Or, le principe de superposition est une conséquence directe de la linéarité des circuits.

Fiche 13, 14

On pourra utiliser le principe de superposition pour déterminer courants et tensions dans les dipôles qui nous intéressent mais on ne fera le calcul des puissances qu'à la fin, une fois reconstituées les grandeurs électriques totales.

D'une manière générale, le principe de superposition ne s'applique pas non plus en présence de dipôles non linéaires (diode par exemple).

Chapitre 3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 9

Les théorèmes de Thévenin et Norton

Les théorèmes de Thévenin et de Norton sont sans doute les théorèmes les plus puissants et les plus importants de l'électrocinétique. Leur maîtrise permet bien souvent de résoudre des problèmes complexes en un minimum de temps et en manipulant très peu d'équation.

3. Le théorème de Thévenin

En régime continu, tout réseau linéaire dipolaire est équivalent à un générateur de tension dit **de Thévenin**, de force électromotrice E_0 et de résistance interne r (figure 9.1).

La résistance r est égale à la résistance équivalente du réseau lorsque tous ses générateurs sont éteints.

La tension E_0 est égale à la tension à vide du réseau (lorsque $I = 0$ dans le circuit de la figure 9.1).

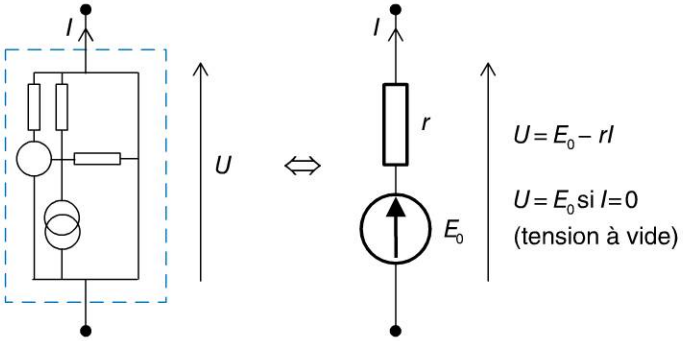


Figure 9.1

Remarque

Puisqu'il s'agit de déterminer un générateur de tension équivalent à un dipôle, nous employons bien évidemment la convention générateur.

4. Le théorème de Norton

Le théorème de Norton propose un autre dipôle simple équivalent à tout réseau dipolaire.

En régime continu, tout réseau linéaire dipolaire est équivalent à un générateur de courant dit **de Norton**, de courant I et de résistance interne r (figure 9.2) égale à la résistance interne du générateur de Thévenin.

La résistance r est égale à la résistance équivalente du réseau lorsque tous ses générateurs sont éteints.

On utilise volontiers le terme de **conductance interne** g pour qualifier $1 / r$.

Copyright © 2015 Dunod.

Le courant I est égal au courant de court-circuit du dipôle (courant circulant dans le dipôle lorsque l'on court-circuite ses deux bornes).

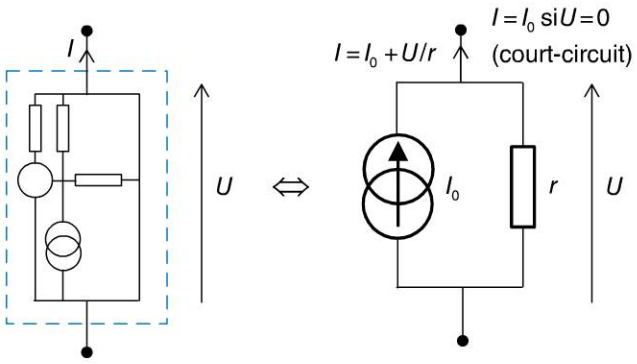


Figure 9.2

5. L'équivalence Thévenin – Norton

Un générateur de tension de Thévenin, de force électromotrice E et de résistance interne r est équivalent à un générateur de Norton, de courant $I_0 = \dfrac{E}{R}$ et de même résistance interne r (figure 9.3).

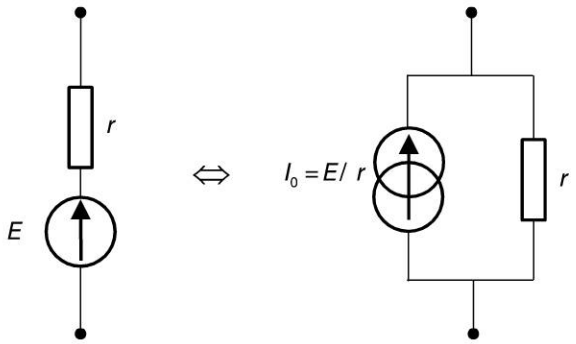


Figure 9.3

Les théorèmes de Thévenin et de Norton sont utiles lorsque l'on recherche une grandeur électrique particulière, par exemple le courant dans une résistance placée dans un circuit complexe. On considère alors que cette résistance est alimentée par le reste du circuit que l'on isole ainsi et dont on cherche l'équivalent de Thévenin ou de Norton.

Pour ce faire, on peut invoquer directement l'un des deux théorèmes ou encore effectuer des transformations Thévenin – Norton et Norton – Thévenin successives jusqu'à réduire le circuit à sa plus simple expression.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 10 Les circuits linéaires en régime sinusoïdal

Le régime sinusoïdal constitue, après le régime continu, le régime électrique le plus couramment utilisé. Les électriciens ont introduit des modèles théoriques très intéressants qui permettent d'utiliser en régime sinusoïdal les mêmes lois et théorèmes qu'en régime continu. Ce chapitre est consacré à une première approche simple grâce à laquelle nous allons introduire la notion d'impédance réelle et celle de valeur efficace, deux concepts essentiels en électronique.

1. Définitions et principes fondamentaux

L'étude des circuits linéaires en régime sinusoïdal correspond à l'étude des réseaux électriques composés uniquement d'éléments linéaires (résistances, condensateurs et auto-inductances, notamment), alimentés par des sources de tension ou de courant sinusoïdales. Pour une source de tension, on considérera en général :

$$e(t) = E_0 \cos \omega t$$

Très souvent, on parle également de signal sinusoïdal.

La tension E_0 représente l'**amplitude** de la tension sinusoïdale (en volts), ω est sa **pulsation** en radians par seconde. On définit à partir de ces grandeurs, les paramètres suivants :

$$f = \frac{\omega}{2\pi} \text{ : fréquence du signal en hertz (Hz)}$$

$$T = \frac{1}{f} = \frac{2\pi}{\omega} \text{ : période en secondes.}$$

Fiche 4

Le régime sinusoïdal fait partie (avec le régime continu) des **régimes permanents** (par opposition aux régimes variables ou transitoires).

Pour diverses raisons, l'énergie électrique est fournie sous la forme d'un signal sinusoïdal. Ceci confère à l'étude des circuits en régime sinusoïdal un intérêt primordial.

Propriété fondamentale

Dans un circuit linéaire fonctionnant en régime sinusoïdal, tous les courants et toutes les tensions dans le circuit sont sinusoïdaux, de même pulsation que la source d'alimentation du circuit.

Ces grandeurs électriques possèdent des amplitudes qui dépendent bien évidemment des éléments du circuit, mais aussi de la pulsation ω de la source. De plus, toutes ces grandeurs présentent la plupart du temps des déphasages par rapport à la source principale.

Copyright © 2015 Dunod.

Par conséquent, si on considère un courant $i(t)$ ou une tension $v(t)$ quelconque dans le circuit, on peut écrire :

$$i(t) = I_1 \cos(\omega t + \varphi_1) \text{ et } v(t) = V_2 \cos(\omega t + \varphi_2).$$

Les paramètres φ_1 et φ_2 sont respectivement les **déphasages** de $i(t)$ et de $v(t)$ par rapport à la source $e(t)$. Pour être plus précis, il faut les appeler « **avances algébriques de phase** » puisqu'ils sont comptés positivement. Lorsqu'un déphasage est négatif, il traduit donc un **retard de phase**. Lorsque deux signaux présentent un déphasage de $\pi/2$, ils sont dits en **quadrature de phase**. S'ils sont déphasés de π, ils sont dits **en opposition de phase**. I_1 est l'amplitude du courant sinusoïdal $i(t)$. V_2 est l'amplitude de la tension sinusoïdale $v(t)$. φ_1, φ_2, I_1 et V_2 dépendent de E_0 et des valeurs des différents éléments du circuit, mais également de la pulsation ω.

Pour des raisons qui seront explicitées plus loin, on introduit, pour les grandeurs sinusoïdales, la notion de **valeur efficace**. On pose $e(t) = E_0 \cos \omega t = E_{eff} \sqrt{2} \cos \omega t$. De même, on a : $i(t) = I_{eff} \sqrt{2} \cos(\omega t + \varphi_1)$ et $v(t) = V_{eff} \sqrt{2} \cos(\omega t + \varphi_2)$. Les paramètres E_{eff}, I_{eff} et V_{eff} sont appelées valeurs efficaces, respectivement de $e(t)$, $i(t)$ et $v(t)$.

2. La notion d'impédance

Lorsqu'un dipôle passif est alimenté par une source de tension sinusoïdale $e(t)$, il est parcouru par un courant $i(t)$ sinusoïdal dont l'amplitude I_0 peut être déterminée par l'équation :

$$E_0 = Z \cdot I_0 \text{ ou encore } E_{eff} = Z \cdot I_{eff}$$

où Z représente l'**impédance** (exprimée en Ω) du dipôle. Cette équation traduit le fait que la loi d'Ohm s'applique en régime sinusoïdal à condition de considérer les amplitudes des grandeurs électriques. Pour les dipôles usuels, les valeurs des impédances sont résumées sur la figure 10.1. On remarquera que ces impédances dépendent de la pulsation de la source $e(t)$, ce qui corrobore bien le fait que les amplitudes des courants et tensions dans un circuit en régime sinusoïdal dépendent de la pulsation de la source d'alimentation.

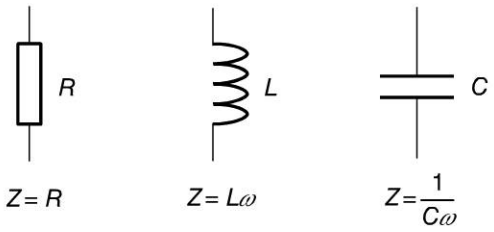


Figure 10.1

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 11 Le modèle complexe en régime sinusoïdal

Fiche 10

Dès lors que les circuits étudiés comportent plusieurs dipôles, la notion simple d'impédance ne suffit plus. On a alors recours à une méthode plus puissante qui fait appel à la transposition pure et simple du circuit réel en un modèle théorique basé sur les nombres complexes.

1. Les notations

En considérant une grandeur électrique sinusoïdale $u(t)$, on peut écrire :

$$u(t) = U_{eff}\sqrt{2}\cos(\omega t + \varphi)$$
$$u(t) = \Re\left[U_{eff}\sqrt{2}\cos(\omega t + \varphi) + jU_{eff}\sqrt{2}\sin(\omega t + \varphi)\right] = \Re\left[U_{eff}\sqrt{2}e^{j(\omega t+\varphi)}\right]$$

On transpose alors la plupart du temps le schéma réel du circuit sous la forme d'un modèle dit **complexe**, dans lequel les grandeurs sont remplacées par leurs formes complexes notées $\overline{U}$. Cette forme complexe est issue de l'association, à la grandeur électrique réelle $u(t)$, de la fonction complexe $U_{eff}\sqrt{2}e^{j\omega t}$.

Comme, dans un circuit, toutes les grandeurs sont sinusoïdales de même pulsation que la source et que chacune de ces grandeurs possède une valeur efficace, on retiendra l'association suivante :

$$u(t) \rightarrow \overline{U} = U_{eff}e^{j\varphi}.$$

Dans ce modèle (qui n'est rien d'autre qu'une représentation théorique du circuit), tout dipôle linéaire possède une impédance dite **complexe** $\overline{Z} = R + jX$ où R représente sa **résistance** et X sa **réactance**. Le module de $\overline{Z}$, noté Z correspond à l'impédance réelle telle qu'elle est décrite dans le paragraphe précédent.

On a : $$Z = |\overline{Z}| \Leftrightarrow \overline{Z} = Ze^{j\arg(\overline{Z})}$$

La figure 11.1 présente les valeurs des impédances complexes des trois dipôles passifs usuels.

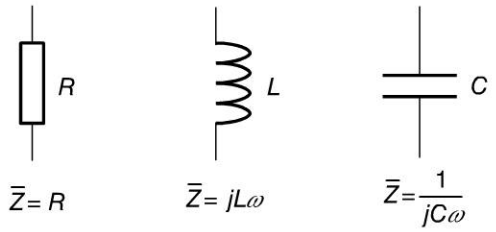


Figure 11.1

Copyright © 2015 Dunod.

2. La représentation de Fresnel

En représentant le nombre complexe $\overline{Z} = R + jX$ dans le plan complexe, on obtient le diagramme dit **de Fresnel** (figure 11.2) qui permet d'obtenir un certain nombre de relations très utiles.

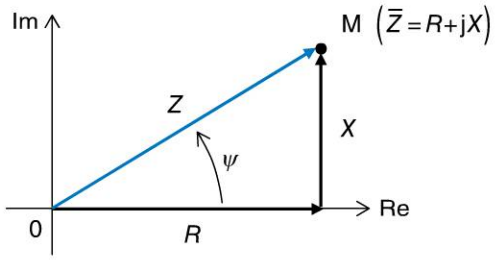


Figure 11.2

Soit : $\psi = \arg \overline{Z}$

On a : $\tan\psi = \dfrac{X}{R}$ et $Z = \sqrt{R^2 + X^2}$

$$\cos\psi = \frac{R}{Z} = \frac{R}{\sqrt{R^2 + X^2}} \text{ et } \sin\psi = \frac{X}{Z} = \frac{X}{\sqrt{R^2 + X^2}}.$$

Dans le modèle complexe, tout courant $i(t)$ ou tension $u(t)$ dans le circuit possède une représentation complexe $\overline{I}$ ou $\overline{U}$ qui peut s'écrire sous la forme :

$\overline{I} = I_{eff} e^{j\varphi_1}$ avec $I_{eff} = |\overline{I}|$: valeur efficace de $i(t)$

et : $\varphi_1 = \arg(\overline{I})$: déphasage de $i(t)$ par rapport à $e(t)$.

ou encore :

$\overline{U} = U_{eff} e^{j\varphi_2}$ avec $U_{eff} = |\overline{U}|$: valeur efficace de $u(t)$

et : $\varphi_2 = \arg(\overline{U})$: déphasage de $u(t)$ par rapport à $e(t)$.

Autrement dit, chaque grandeur électrique du circuit (courant ou tension), possède une représentation complexe définie par :

$$i(t) = I_{eff}\sqrt{2}\cos(\omega t + \varphi_1) \rightarrow \overline{I} = I_{eff} e^{j\varphi_1}$$
$$u(t) = U_{eff}\sqrt{2}\cos(\omega t + \varphi_2) \rightarrow \overline{U} = U_{eff} e^{j\varphi_2}.$$

Il suffit par conséquent de rechercher les modules et arguments des grandeurs complexes associées aux grandeurs électriques pour caractériser entièrement ces dernières. C'est là tout l'intérêt de cette représentation complexe qui nous permet d'entrevoir une méthode générale pour résoudre n'importe quel problème en régime sinusoïdal.

Fiche 12

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 12

Le régime sinusoïdal – Méthode

1. La transposition au modèle complexe

En règle générale, l'étude d'un circuit en régime sinusoïdal consiste à identifier les expressions de grandeurs électriques, courants ou tensions, dans un montage alimenté par une source sinusoïdale, par exemple $e(t) = E_{eff}\sqrt{2}\cos\omega t$.

Exemple

Dans le circuit représenté sur la figure 12.1.a, on cherche à déterminer l'expression de $u(t)$.

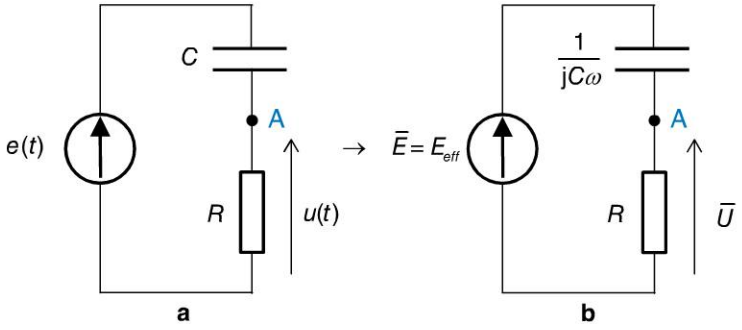


Figure 12.1

On transpose immédiatement le schéma dans sa représentation complexe (figure 12.1.b) et on y applique le principe du pont diviseur de tension :

$$\bar{U} = \frac{R}{R + \dfrac{1}{jC\omega}}\bar{E} = \frac{jRC\omega}{jRC\omega + 1}E_{eff}.$$

2. Le retour au modèle temporel

Nous savons déjà que la tension $u(t)$ est sinusoïdale de même pulsation que $e(t)$ puisque le circuit est linéaire. Il nous faut donc trouver sa valeur efficace et son éventuel déphasage par rapport à e : $u(t) = U_{eff}\sqrt{2}\cos(\omega t + \varphi)$.

On a : $\bar{U} = U_{eff}e^{j\varphi} = \dfrac{jRC\omega}{jRC\omega + 1}E_{eff}.$

Soit : $U_{eff} = |\bar{U}| = \dfrac{RC\omega E_{eff}}{\sqrt{1 + R^2C^2\omega^2}}.$

Copyright © 2015 Dunod.

Et :

$$\varphi = \arg\overline{U} = \arg\left(\frac{jRC\omega}{jRC\omega + 1} E_{eff}\right) = \arg(jRC\omega) - \arg(jRC\omega + 1) = \frac{\pi}{2} - \arctan(RC\omega).$$

D'où : $u(t) = U_{eff}\sqrt{2}\cos(\omega t + \varphi)$.

Soit : $u(t) = E_{eff}\sqrt{2}\dfrac{RC\omega}{\sqrt{R^2C^2\omega^2 + 1}}\cos\left(\omega t + \dfrac{\pi}{2} - \arctan(RC\omega)\right)$.



Important

De même qu'il ne faut jamais oublier que le module d'un quotient est égal au quotient des modules, il faut également se souvenir que l'argument d'un quotient est égal à la différence entre l'argument du numérateur et celui du dénominateur.
Le lecteur devra également se souvenir des propriétés suivantes :

$$\arg(a + jb) = \arctan\frac{b}{a} \text{ pour } a > 0$$

$$\arg(a + jb) = \arctan\frac{b}{a} \pm \pi \text{ pour } a < 0$$

Ce sont ces propriétés qui sont couramment utilisées pour calculer les modules et arguments des nombres complexes en électrocinétique.

3. Le principe général

Dans la représentation complexe, en prenant soin de considérer l'impédance complexe de chaque dipôle, les lois et théorèmes fondamentaux de l'électricité qui gouvernent les circuits en régime continu restent valables en régime sinusoïdal : lois de Kirchhoff, théorème de Millman, principe de superposition, théorèmes de Thévenin et de Norton. Les règles qui régissent les associations de dipôles sont également transposables au modèle complexe.



Important

Dans le schéma électrique transposé à sa représentation complexe, toutes les lois de l'électricité valables pour le régime continu, s'appliquent aux grandeurs et variables complexes.

Si la méthode présentée ici est simple dans son principe, il n'en demeure pas moins qu'elle exige une bonne maîtrise de la manipulation des nombres complexes. On trouvera en annexe, à la fin de cet ouvrage, un formulaire qui rassemble toutes les formules utiles dans ce domaine, entre autres. Il est recommandé de s'exercer autant que de besoin afin d'acquérir la maîtrise de la résolution des problèmes d'électrocinétique en régime sinusoïdal.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 13

La puissance électrique

Au-delà des courants et tensions, la grandeur électrique qui revêt un caractère fondamental est la puissance électrique, directement liée au concept d'énergie. Bien souvent, les systèmes électriques ont pour objet de transformer de l'énergie électrique en une autre forme d'énergie (mécanique ou thermique par exemple). Les systèmes électroniques, pour remplir leur fonction, consomment de l'énergie ou encore la dissipent sous forme de chaleur. Le dimensionnement des générateurs qui vont alimenter les circuits dépend essentiellement de la connaissance que nous avons de ces phénomènes.

1. La puissance instantanée

La puissance instantanée consommée par un dipôle électrique récepteur ou fournie par un dipôle générateur (figure 13.1), quel que soit le régime de fonctionnement, est définie par $p(t) = e(t)i(t)$. Elle s'exprime en watts (W).

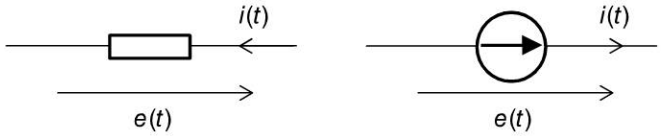


Figure 13.1

2. L'énergie dans un dipôle

La notion d'énergie ne correspond pas à une grandeur instantanée. Elle représente, en quelque sorte, sur un intervalle de temps $[t_1;t_2]$ donné, la sommation de toutes les puissances instantanées. Ainsi, l'énergie, en joules (J) consommée par un dipôle récepteur (ou délivrée par un générateur) sur un intervalle de temps $[t_1;t_2]$ est définie par :

$$E = \int_{t_1}^{t_2} p(t)\,dt = \int_{t_1}^{t_2} e(t)i(t)\,dt.$$

3. La puissance moyenne

La puissance moyenne consommée sur un intervalle de temps $[t_1;t_2]$ par un dipôle récepteur ou délivrée par un dipôle générateur est définie par :

$$\langle P\rangle = \frac{1}{t_2 - t_1}\int_{t_1}^{t_2} p(t)\,dt = \frac{E}{t_2 - t_1}.$$

Cette puissance moyenne s'exprime, comme la puissance instantanée, en watts. La puissance moyenne consommée sur une durée infinie (de $-\infty$ à $+\infty$) se calcule ainsi :

$$\langle P\rangle = \lim_{T\to\infty}\frac{1}{2T}\int_{-T}^{T} e(t)i(t)\,dt.$$

Copyright © 2015 Dunod.

Pour le calcul de la puissance moyenne consommée entre les instants 0 et $+\infty$, on utilisera l'expression :

$$\langle P \rangle = \lim_{T \to \infty} \frac{1}{T} \int_0^T e(t) i(t)\, dt.$$

4. Le principe de la conservation de l'énergie

Dans un circuit électrique formé de n dipôles récepteurs et de p dipôles générateurs, quel que soit le régime de fonctionnement, la somme des puissances fournies par l'ensemble des générateurs est égale à la somme des puissances consommées par l'ensemble des dipôles récepteurs.

5. La puissance en régime continu

Un circuit linéaire en régime continu ne comporte en général que des générateurs de tension ou de courant et des résistances. Dans ce régime de fonctionnement, les tensions et courants dans tout le circuit sont constants.

Ainsi, la puissance instantanée consommée par une résistance en régime continu (figure 13.2) est constante et égale à sa valeur moyenne :

$$p(t) = UI = \text{C}^{\text{te}} = \langle P \rangle.$$

Comme $I = \dfrac{U}{R}$, on a : $p(t) = \langle P \rangle = \dfrac{U^2}{R} = RI^2$.

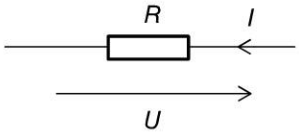


Figure 13.2



Attention

Dans un circuit alimenté par plusieurs générateurs, le principe de superposition ne s'applique pas au calcul des puissances ou des énergies mises en jeu. Ainsi, il n'est pas possible de considérer que la puissance consommée par un dipôle est la somme des puissances qu'il consommerait si le circuit était alimenté par chaque générateur pris indépendamment. On utilise le principe de superposition pour calculer les courants et les tensions et on calcule ensuite les puissances à partir de ces grandeurs.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 14

La puissance en régime sinusoïdal

En régime sinusoïdal, la notion de puissance est quelque peu particulière. En effet, les différents dipôles linéaires que nous avons côtoyés jusqu'à présent ne se comportent pas de la même manière : si les résistances consomment effectivement de l'énergie et la dissipent sous forme de chaleur, les condensateurs et le bobines ne font qu'emmagasiner temporairement de l'énergie électrique pour la restituer ensuite sous la même forme. Cela va nous conduire à un modèle de puissance compatible avec la représentation complexe.

1. La valeur efficace d'un signal sinusoïdal

Une tension sinusoïdale d'expression $e(t) = E_0 \cos \omega t$, débitant dans une résistance R (figure 14.1), délivre une puissance instantanée :

$$p(t) = \frac{(E_0 \cos \omega t)^2}{R}, \text{ soit la puissance moyenne : } \langle P \rangle = \frac{1}{T}\int_0^T \frac{(E_0 \cos \omega t)^2}{R}\, dt = \frac{E_0^2}{2R}.$$

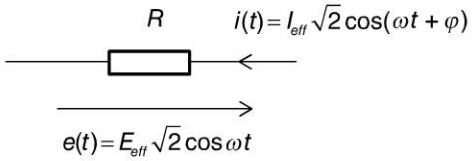


Figure 14.1

La source de tension continue qui délivrerait la même puissance moyenne aurait pour valeur $\frac{E_0}{\sqrt{2}}$. On décide d'appeler **valeur efficace** d'une tension sinusoïdale, et on note $E_{\text{eff}} = \frac{E_0}{\sqrt{2}}$, la valeur de la tension continue correspondant à la même puissance moyenne délivrée. Il en est de même pour un courant sinusoïdal. Ainsi, on peut écrire :

$$e(t) = E_0 \cos \omega t = E_{\text{eff}} \sqrt{2} \cos \omega t$$
$$i(t) = I_0 \cos(\omega t + \varphi) = I_{\text{eff}} \sqrt{2} \cos(\omega t + \varphi).$$

2. La puissance consommée par un dipôle

Pour un dipôle électrique récepteur fonctionnant en régime sinusoïdal, présentant à ses bornes une tension $e(t) = E_{\text{eff}} \sqrt{2} \cos \omega t$ et parcouru par un courant $i(t) = I_{\text{eff}} \sqrt{2} (\cos \omega t + \varphi)$, la puissance instantanée consommée par le dipôle a pour expression : $p(t) = E_{\text{eff}} I_{\text{eff}} \cos \varphi + E_{\text{eff}} I_{\text{eff}} \cos(2\omega t + \varphi)$.

Sur une période $T = \frac{2\pi}{\omega}$, la puissance moyenne est : $\langle P \rangle = \frac{1}{T}\int_0^T p(t)\, dt = E_{\text{eff}} I_{\text{eff}} \cos \varphi$.

Copyright © 2015 Dunod.

La quantité $E_{\text{eff}} I_{\text{eff}}$ s'appelle la **puissance apparente** consommée par le dipôle. L'expression $\cos\varphi$ s'appelle le **facteur de puissance**. Comme le déphasage entre le courant et la tension, dépend à la fois de la pulsation ω et du dipôle, on remarquera que la valeur de la puissance moyenne consommée peut être fortement influencée par le type de dipôle alimenté, ainsi que par le choix de la pulsation d'alimentation.



Rappel

On se souviendra que ce déphasage φ n'est rien d'autre que l'opposé de l'argument de l'impédance complexe du dipôle.

Ainsi, pour une résistance R : $\varphi = 0$. On a alors : $\langle P \rangle = E_{\text{eff}} I_{\text{eff}} = R I_{\text{eff}}^2 . \overline{P} = \overline{E} \cdot \overline{I}^*$

Pour une inductance pure ou pour un condensateur, on a $\varphi = \pm \dfrac{\pi}{2}$.

D'où : $\langle P \rangle = 0$.

3. La puissance complexe

Afin de disposer d'un modèle de puissance en relation avec les modèles complexes des circuits, on définit une notion de puissance complexe : , avec :

$$\overline{E} = E_{eff} \text{ et } \overline{I}^* = I_{eff} e^{-j\varphi}, \text{conjugué de } \overline{I} = I_{eff} e^{j\varphi}.$$

On montre facilement que :

$$\overline{P} = E_{eff} I_{eff} e^{-j\varphi} = E_{\text{eff}} I_{\text{eff}} \cos\varphi - j E_{\text{eff}} I_{\text{eff}} \sin\varphi = P_{\text{a}} - j P_{\text{r}}.$$

où P_{a}, dite **puissance active**, correspond à la puissance moyenne consommée dans le dipôle : $P_{\text{a}} = \langle P \rangle$ et où P_{r}, dite **puissance réactive**, correspond à la puissance échangée entre la source et les éléments non résistifs du dipôle, sans qu'il y ait, en moyenne, de consommation de puissance.



Résultat fondamental

Lorsqu'un circuit composé d'éléments résistifs, capacitifs et inductifs, est alimenté par une source de tension sinusoïdale, la puissance active fournie par le générateur (ou consommée par l'ensemble du circuit) correspond à la somme des puissances dissipées par les éléments résistifs du circuit.

On ne peut toutefois pas considérer que le dimensionnement d'un générateur sinusoïdal puisse être calculé en se basant uniquement sur la puissance consommée par les dipôles résistifs. En effet, même si l'énergie captée par les condensateurs et les bobines finit toujours par être restituée, le générateur doit fournir, même temporairement, cette énergie.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 15

La modélisation des quadripôles 1

Bon nombre de systèmes électroniques sont chargés de transformer des signaux. Autrement dit, ils peuvent être considérés comme des systèmes possédant une entrée (le signal original) et une sortie (le signal transformé).

La modélisation des systèmes sous forme de quadripôles est alors essentielle pour disposer d'outils adaptés à cette représentation. Elle est associée à un certain nombre de méthodes que nous allons étudier dans les fiches 15 à 17.

1. Définition

Un **quadripôle** est un circuit électrique possédant quatre bornes dont deux seront définies comme bornes d'entrée, les deux autres étant les bornes de sortie (figure 15.1).



Figure 15.1

Quatre grandeurs sont définies : tension d'entrée v_e, courant d'entrée i_e, tension de sortie v_s et courant de sortie i_s. v_e et v_s sont mesurées par rapport à des bornes de référence : une à l'entrée et une à la sortie. Souvent, ces deux bornes n'en forment qu'une seule et constituent la masse du circuit (potentiel 0 V). L'orientation des courants découle du choix de la convention récepteur pour l'entrée du quadripôle et de la convention générateur pour la sortie. Ce choix est pertinent car les quadripôles interviennent dans des circuits comme celui de la figure 15.2, l'entrée du quadripôle étant alimentée par un circuit amont, tandis que sa sortie alimente un **circuit de charge**. Ce circuit de charge est parfois une simple résistance. Il peut s'agir également d'un deuxième quadripôle.

Remarque importante

On ne peut parler de quadripôle qu'à la condition expresse que le port d'entrée d'une part et le port de sortie d'autre part, puissent être considérés comme des dipôles. Autrement dit, le courant sortant de la borne inférieure gauche doit être égal à i_e et le courant entrant par la borne inférieure droite doit être égal à i_s (figure 15.2).

Copyright © 2015 Dunod.

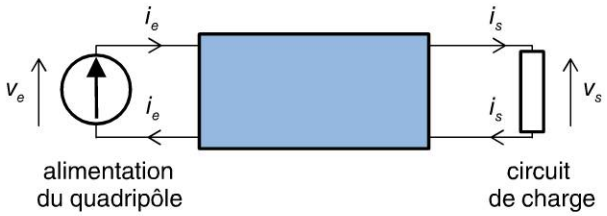


Figure 15.2

2. Les modèles de fonctionnement en régime sinusoïdal

Nous nous limiterons à l'étude des quadripôles en régime sinusoïdal, composés uniquement d'éléments passifs linéaires (résistances, condensateurs et auto-inductances). D'une manière générale, on supposera que les quadripôles étudiés sont alimentés, à leur entrée, par une source de tension sinusoïdale ; par exemple : $v_e(t) = V_{e,eff}\sqrt{2}\cos\omega t$. Ainsi, comme cela est la règle en régime sinusoïdal, tous les courants et tensions dans le circuit, en particulier les courants i_e et i_s, ainsi que la tension v_s, seront sinusoïdaux, de même la pulsation ω et le modèle complexe, par conséquent, s'impose : les grandeurs v_e, v_s, i_e et i_s seront associées à leur forme complexe (figure 15.3). Les problèmes liés aux quadripôles nécessitant la connaissance de relations entre $\overline{V}_e, \overline{I}_e, \overline{V}_s$ et $\overline{I}_s$, nous devrons, en général, à partir de deux de ces grandeurs, déterminer les deux autres.



Figure 15.3

3. La matrice de transfert

On peut ainsi chercher à exprimer les deux grandeurs de sortie en fonction des deux grandeurs d'entrée. Si le circuit est linéaire, cette linéarité se retrouve dans les équations qui expriment $\overline{V}_s$ et $\overline{I}_s$ en fonction de $\overline{V}_e$ et $\overline{I}_e$:

$$\overline{V}_s = \overline{T}_{11}\overline{V}_e + \overline{T}_{12}\overline{I}_e$$
$$\overline{I}_s = \overline{T}_{21}\overline{V}_e + \overline{T}_{22}\overline{I}_e$$

Ces deux équations peuvent aussi s'écrire sous forme matricielle et on définit ainsi la **matrice de transfert** $(\overline{T})$ du quadripôle :

$$\begin{pmatrix}\overline{V}_s\\ \overline{I}_s\end{pmatrix} = \begin{pmatrix}\overline{T}_{11} & \overline{T}_{12}\\ \overline{T}_{21} & \overline{T}_{22}\end{pmatrix}\begin{pmatrix}\overline{V}_e\\ \overline{I}_e\end{pmatrix} = (\overline{T})\begin{pmatrix}\overline{V}_e\\ \overline{I}_e\end{pmatrix}$$

Les coefficients $\overline{T}_{ij}$ sont évidemment complexes, dans le cas le plus général. Par ailleurs, ils ne correspondent pas tous à la même grandeur. Ainsi, $\overline{T}_{11}$ est sans dimension, puisque reliant $\overline{V}_s$ à $\overline{V}_e$, tandis que $\overline{T}_{12}$ est homogène à une impédance complexe.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 16

La modélisation des quadripôles 2

Fiche 15

Au-delà de la matrice de transfert introduite dans la fiche précédente, il est possible de caractériser le fonctionnement d'un quadripôle en régime sinusoïdal de multiples manières. Plusieurs autres matrices caractéristiques peuvent être définies : matrice impédance, matrice admittance et les deux matrices hybrides. D'autres existent mais nous nous limiterons ici uniquement à ces quatre modèles.

Par ailleurs, à côté de ces matrices qui traduisent les équations de fonctionnement du quadripôle, deux grandeurs absolument fondamentales seront définies : son impédance d'entrée et son impédance de sortie qui sont d'un intérêt capital pour placer le quadripôle dans son environnement externe.

1. La matrice impédance

En exprimant les tensions $\overline{V}_e$ et $\overline{V}_s$ en fonction des courants $\overline{I}_e$ et $\overline{I}_s$, on obtient les relations suivantes dans lesquelles les $\overline{Z}_{ij}$ sont homogènes à des impédances :

$$\overline{V}_e = \overline{Z}_{11}\overline{I}_e - \overline{Z}_{12}\overline{I}_s$$
$$\overline{V}_s = \overline{Z}_{21}\overline{I}_e - \overline{Z}_{22}\overline{I}_s$$

On définit alors la matrice impédance $(\overline{Z})$ du quadripôle :

$$\begin{pmatrix}\overline{V}_e\\ \overline{V}_s\end{pmatrix} = \begin{pmatrix}\overline{Z}_{11} & \overline{Z}_{12}\\ \overline{Z}_{21} & \overline{Z}_{22}\end{pmatrix}\begin{pmatrix}\overline{I}_e\\ -\overline{I}_s\end{pmatrix} = (\overline{Z})\begin{pmatrix}\overline{I}_e\\ -\overline{I}_s\end{pmatrix}$$

Remarque

Le signe moins devant $\overline{I}_s$ est introduit de manière à pouvoir rendre compte d'une éventuelle symétrie dans le quadripôle. Ce signe négatif permettra alors de retrouver cette symétrie dans la matrice.

2. La matrice admittance

La matrice admittance est définie comme la matrice inverse de la matrice impédance :

$$\begin{cases}\overline{I}_e = \overline{Y}_{11}\overline{V}_e + \overline{Y}_{12}\overline{V}_s\\ -\overline{I}_s = \overline{Y}_{21}\overline{V}_e + \overline{Y}_{22}\overline{V}_s\end{cases} \Leftrightarrow \begin{pmatrix}\overline{I}_e\\ -\overline{I}_s\end{pmatrix} = \begin{pmatrix}\overline{Y}_{11} & \overline{Y}_{12}\\ \overline{Y}_{21} & \overline{Y}_{22}\end{pmatrix}\begin{pmatrix}\overline{V}_e\\ \overline{V}_s\end{pmatrix} = (\overline{Y})\begin{pmatrix}\overline{V}_e\\ \overline{V}_s\end{pmatrix}$$

Copyright © 2015 Dunod.

3. Les matrices hybrides

Les matrices hybrides $(\bar{G})$ et $(\bar{H})$ sont définies par :

$$\begin{cases} \bar{I}_e = \bar{G}_{11}\bar{V}_e - \bar{G}_{12}\bar{I}_s \\ \bar{V}_s = \bar{G}_{21}\bar{V}_e - \bar{G}_{22}\bar{I}_s \end{cases} \Leftrightarrow \begin{pmatrix} \bar{I}_e \\ \bar{V}_s \end{pmatrix} = \begin{pmatrix} \bar{G}_{11} & \bar{G}_{12} \\ \bar{G}_{21} & \bar{G}_{22} \end{pmatrix} \begin{pmatrix} \bar{V}_e \\ -\bar{I}_s \end{pmatrix} = (\bar{G}) \begin{pmatrix} \bar{V}_e \\ -\bar{I}_s \end{pmatrix}$$

$$\begin{cases} \bar{V}_e = \bar{H}_{11}\bar{I}_e + \bar{H}_{12}\bar{V}_s \\ -\bar{I}_s = \bar{H}_{21}\bar{I}_e + \bar{H}_{22}\bar{V}_s \end{cases} \Leftrightarrow \begin{pmatrix} \bar{V}_e \\ -\bar{I}_s \end{pmatrix} = \begin{pmatrix} \bar{H}_{11} & \bar{H}_{12} \\ \bar{H}_{21} & \bar{H}_{22} \end{pmatrix} \begin{pmatrix} \bar{I}_e \\ \bar{V}_s \end{pmatrix} = (\bar{H}) \begin{pmatrix} \bar{I}_e \\ \bar{V}_s \end{pmatrix}$$

On a évidemment : $(\bar{H}) = (\bar{G})^{-1}$

4. L'impédance d'entrée

Depuis sa porte d'entrée, le quadripôle apparaît toujours comme une impédance équivalente au circuit composé du quadripôle lui-même et de la charge $\bar{Z}_c$ qu'il alimente. Cette impédance équivalente $\bar{Z}_e$ est appelée **impédance d'entrée**.

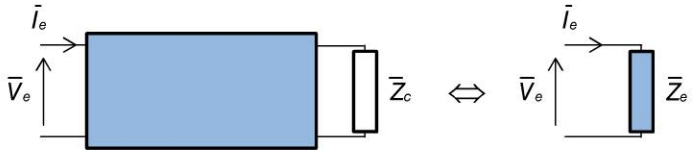


Figure 16.1

Cette définition implique évidemment la relation : $\dfrac{\bar{V}_e}{\bar{I}_e} = \bar{Z}_e$

Attention

Contrairement à une idée reçue, l'impédance d'entrée n'est pas une caractéristique intrinsèque du quadripôle : elle dépend toujours de l'impédance de la charge connectée à la sortie du quadripôle. En revanche, les matrices caractéristiques définies plus haut ne dépendent que du quadripôle et non de la charge qui lui est connectée.

5. L'impédance de sortie

Si un quadripôle est alimenté à son entrée, l'ensemble du circuit, au niveau de la porte de sortie, peut être modélisé par un générateur de Thévenin (figure 16.2).

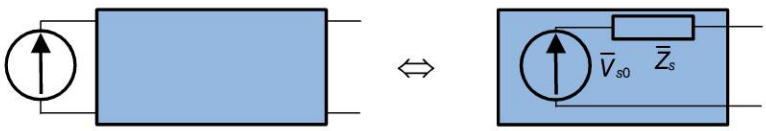


Figure 16.2

Ce générateur est constitué d'un générateur de tension parfait $\bar{V}_{s0}$ placé en série avec une impédance $\bar{Z}_s$. $\bar{V}_{s0}$ est appelée **tension de sortie à vide** du quadripôle puisqu'on a $\bar{V}_s = \bar{V}_{s0}$ lorsque $\bar{I}_s = 0$ (figure 6.7). $\bar{Z}_s$ est appelée **impédance de sortie** du quadripôle.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 17 Les schémas équivalents des quadripôles

Les différents modèles du quadripôle (matrices impédance, admittance, etc., impédances d'entrée et de sortie) permettent de construire plusieurs types de schémas équivalents.

Nous nous limiterons ici à deux schémas équivalents possibles : celui obtenu à partir de la matrice impédance et celui obtenu en considérant les deux paramètres que sont les impédances d'entrée et de sortie. Il s'agit, pour chaque schéma équivalent, de reproduire les équations de fonctionnement déterminées par le type de modèle utilisé. En bref, il s'agit de « dessiner » les équations.

La deuxième partie de cette fiche sera consacrée à l'association de plusieurs quadripôles selon les modes série, parallèle et cascade.

Les différents modèles du quadripôle (matrices impédance, admittance, etc., impédances d'entrée et de sortie) permettent de construire plusieurs schémas équivalents.

Fondamental

Un schéma équivalent ne représente pas la réalité du circuit. Il correspond à un schéma théorique simple qui possède les mêmes équations de fonctionnement.

1. Le schéma équivalent à partir de la matrice impédance

Les équations : $\begin{cases} \overline{V}_e = \overline{Z}_{11}\overline{I}_e - \overline{Z}_{12}\overline{I}_s \\ \overline{V}_s = \overline{Z}_{21}\overline{I}_e - \overline{Z}_{22}\overline{I}_s \end{cases}$ se traduisent par le schéma de la figure 17.1.

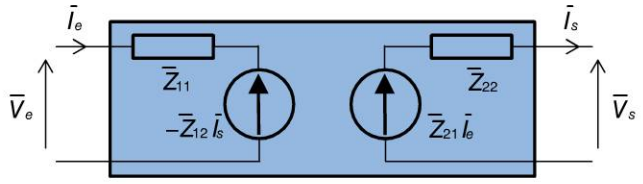


Figure 17.1

2. Le schéma équivalent à partir des impédances

Bien que les impédances d'entrée et de sortie dépendent de la charge connectée à la sortie et du générateur connecté à l'entrée, il est possible de proposer un schéma équivalent faisant intervenir ces deux paramètres (figure 17.2).

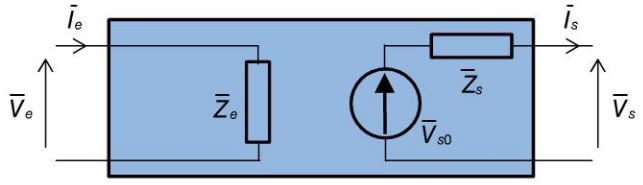


Figure 17.2

Copyright © 2015 Dunod.

3. L'association de quadripôles

L'association en parallèle consiste à relier les bornes des deux quadripôles deux à deux, afin de constituer un nouveau quadripôle (figure 17.3). Dans ces conditions, les matrices admittances s'ajoutent et le nouveau quadripôle est tel que $(Y) = (Y') + (Y'')$.

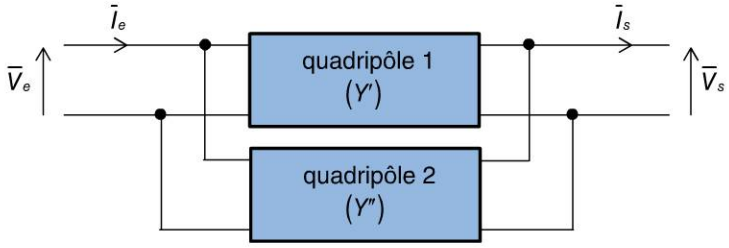


Figure 17.3

Dans l'association série (figure 17.4), les matrices impédances s'ajoutent : $(Z) = (Z') + (Z'')$.

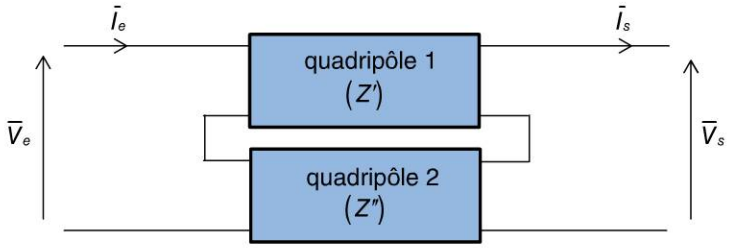


Figure 17.4

Lorsque deux quadripôles sont associés en cascade (figure 17.5), la matrice de transfert équivalente (T) est égale au produit de la matrice de transfert du second, soit (T''), par celle du premier, soit (T') : $(T) = (T'') \cdot (T')$.

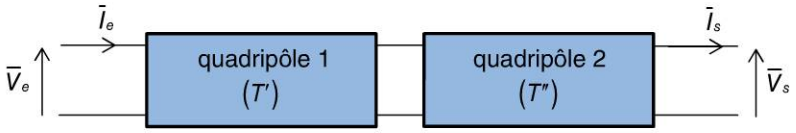


Figure 17.5

Important

La multiplication matricielle n'est pas commutative et le quadripôle résultant de la mise en cascade de deux quadripôles dépend de l'ordre dans lequel ils sont placés.
Par ailleurs, les règles d'association ne sont valables que si le système résultant reste modélisable en tant que quadripôle.

Fiche 15

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS AC/DC

Non, il ne s'agit pas de parler ici du groupe de rock mondialement connu mais de courant alternatif (AC : *Alternating Current*) et de courant continu (DC : *Direct Current*).

La plupart des systèmes électroniques fonctionnent en étant alimentés par des tensions continues mais la production d'électricité, son transport et sa distribution jusqu'aux prises de courant se fait majoritairement sous forme sinusoïdale. Les centrales convertissent une énergie thermique, mécanique, hydraulique, etc. en énergie électrique en agissant sur des machines tournantes appelées alternateurs. La rotation de ces machines, qui sont en quelque sorte des moteurs électriques fonctionnant à l'envers, fabrique naturellement, par effet électromagnétique, des signaux cycliques, autrement dit alternatifs.

Les premiers réseaux électriques qui sont apparus en France et aux États-Unis dans la seconde moitié du XIX^{e} siècle acheminaient des tensions continues produites par des dynamos, machines à courant continu créées en 1869 par Zenobe Gramme, inventeur belge. Toutefois, l'utilisation de l'électricité n'est possible que dans un rayon de quelques kilomètres autour du dispositif de production et les puissances délivrées ne permettent pas un usage industriel.

Lorsque Nikola Tesla, qui travaillait pour Georges Westinghouse, invente l'alternateur triphasé en 1891, il donne le coup de grâce aux défenseurs du courant continu, parmi lesquels figure Thomas Edison. La ville de Buffalo choisit en 1896 la solution proposée par Tesla et Westinghouse pour alimenter l'industrie locale à partir d'une centrale hydraulique installée sur les chutes du Niagara. Le courant alternatif s'impose alors durablement comme le meilleur moyen de produire et transporter l'électricité sur de longues distances.

Aujourd'hui, les réseaux de distribution d'électricité qui acheminent l'énergie depuis les centrales de production jusque dans chaque foyer ou chaque usine sont des systèmes extrêmement complexes au sein desquels s'interconnectent des éléments tels que lignes haute tension, transformateurs, réseaux secondaires, etc. L'adaptation en temps réel de la capacité de production à la consommation de l'ensemble des usagers est en soi un véritable défi technologique permanent.

Certains appareils domestiques fonctionnent directement à partir de la tension alternative délivrée par les prises de courant en 230 V, comme par exemple ceux qui sont équipés de moteurs ou de résistances chauffantes. En revanche, un grand nombre de dispositifs nécessitent une tension continue : ordinateurs, amplificateurs audio, chargeurs de téléphone, téléviseurs, etc. Il est alors nécessaire de convertir la tension sinusoïdale délivrée par le secteur en une tension constante de valeur appropriée. C'est le rôle des alimentations intégrées à ces appareils qui, d'une manière générale, sont composées d'un transformateur (pour obtenir une tension sinusoïdale d'amplitude moins élevée que celle fournie par le réseau), d'un redresseur (pour convertir le signal variable en un signal possédant une composante continue), d'un filtre (pour isoler cette composante continue) et d'un régulateur de tension (pour assurer une totale stabilité à la tension continue ainsi produite).

Chapitre 3

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

1.1 Dans un circuit électrique simple alimenté par un générateur de tension continue parfait :

- ☐ **a.** les électrons circulent toujours vers la borne positive du générateur
- ☐ **b.** le courant électrique circule vers la borne négative du générateur
- ☐ **c.** le courant est imposé au circuit par le générateur

1.2 Lorsque deux résistances sont placées en parallèle :

- ☐ **a.** leurs résistances s'ajoutent
- ☐ **b.** leurs conductances s'ajoutent
- ☐ **c.** leurs résistances se multiplient

1.3 L'unité d'inductance propre d'une bobine est :

- ☐ **a.** le farad
- ☐ **b.** le siemens
- ☐ **c.** le henry

1.4 Le théorème de Millman est une conséquence directe :

- ☐ **a.** de la loi des mailles
- ☐ **b.** de la loi des nœuds
- ☐ **c.** du théorème de Thévenin

1.5 L'impédance d'une bobine :

- ☐ **a.** est proportionnelle à son inductance propre
- ☐ **b.** dépend de la pulsation du signal qui la traverse
- ☐ **c.** dépend de l'amplitude du courant qui la traverse

1.6 Laquelle ou lesquelles de ces trois équations est (sont) par nature fausse(s) :

- ☐ **a.** $\bar{U} = U_{eff} e^{j\varphi}$
- ☐ **b.** $u(t) = \dfrac{jRC\omega}{jRC\omega + 1} E_{eff}$
- ☐ **c.** $U_{eff} e^{j\varphi} = U_{eff} \cos(\omega t + \varphi)$

1.7 Un dipôle est alimenté par une source de tension sinusoïdale. La puissance active :

- ☐ **a.** est celle qui est dissipée dans les éléments résistifs du dipôle
- ☐ **b.** est la puissance moyenne consommée par le dipôle
- ☐ **c.** est la puissance moyenne fournie par le générateur

1.8 Lorsque deux quadripôles sont associés en cascade :

- ☐ **a.** leurs matrices impédance s'ajoutent
- ☐ **b.** leurs matrices de transfert se multiplient
- ☐ **c.** leurs matrices admittances se multiplient

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

1.1 **a.** et **b.** Le courant est imposé à la fois par le générateur mais aussi et surtout par le circuit qui lui est connecté.

1.2 **b.** La réponse a concerne l'association en série de deux résistances. Rappelons que la conductance est égale à l'inverse de la résistance et dans le cas d'une association en parallèle, ce sont bien les inverses des résistances qui s'additionnent.

1.3 **c.** Le farad est l'unité de capacité. Le siemens est l'unité de conductance.

1.4 **b.** Voir fiche 6.

1.5 **a.** et **b.** L'expression $Z = L\omega$ montre effectivement que ce sont les deux premières propositions qui sont correctes.

1.6 **b.** et **c.** Ne pas mélanger modèles complexes et représentations temporelles. Les deux sont associés mais il ne peut y avoir égalité entre eux. La seule écriture correcte est celle qui correspond à la proposition a dans laquelle la forme complexe d'une tension est bien égale à un nombre complexe.

1.7 **a.**, **b.** et **c.** Les trois propositions sont exactes. Voir fiche 14.

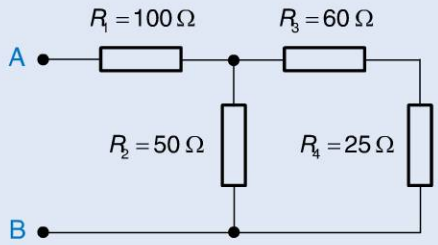
1.8 **a.** Voir fiche 17.

Copyright © 2015 Dunod.

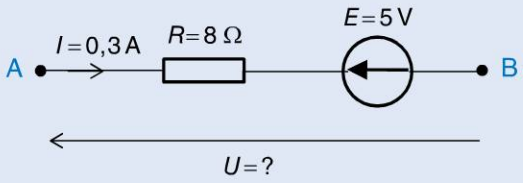
EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 344).

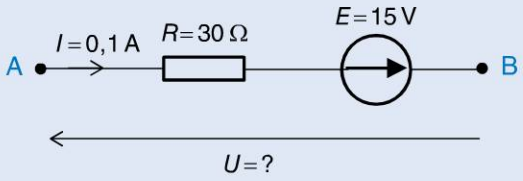
1.1 Le schéma de la figure ci-dessous représente une association de quatre résistances. Déterminer la résistance équivalente du dipôle AB ainsi formé par cette association.



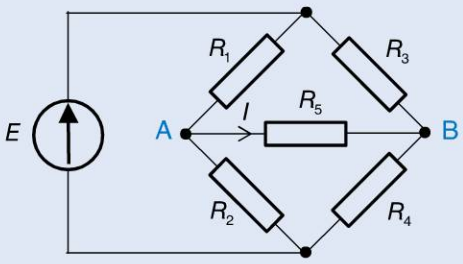
1.2 Sur le schéma de la figure ci-dessous, déterminer la tension U inconnue.



1.3 Sur le schéma de la figure ci-dessous, déterminer la tension U inconnue.

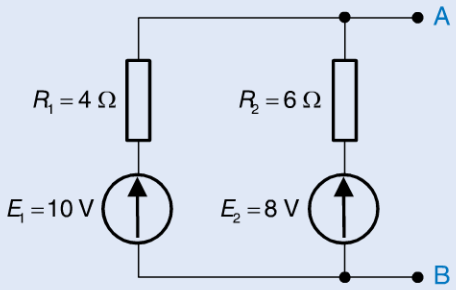


1.4 On considère le montage représenté sur la figure ci-dessous. On cherche à déterminer la condition sur les quatre résistances R_1, R_2, R_3, R_4, de manière à ce que le courant I dans R_5 soit nul. En considérant que I est nul, déterminer l'expression de V_A. Puis déterminer l'expression de V_B. En déduire la condition recherchée.

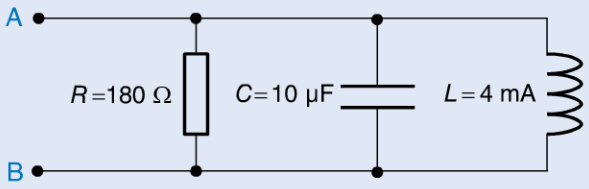


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

1.5 Déterminer le générateur équivalent de Thévenin (E_0 et R_{eq}) du dipôle AB représenté sur la figure ci-dessous.

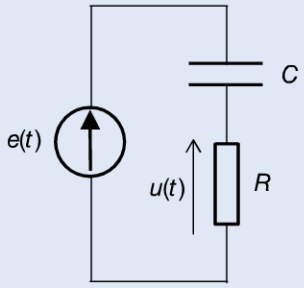


1.6 Calculer l'impédance complexe puis réelle du dipôle de la figure ci-dessous, supposé alimenté par une source de tension sinusoïdale de pulsation égale à $\omega = 500\ \text{rad} \cdot \text{s}^{-1}$.



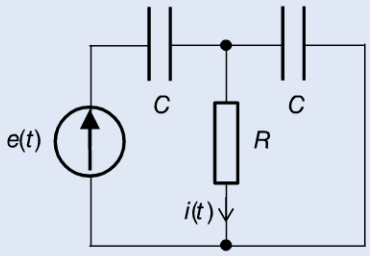
1.7 Dans le circuit de la figure ci-dessous, déterminer l'expression de $u(t)$.

On donne : $e(t) = E_{eff}\sqrt{2}\cos\omega t$.



1.8 Déterminer l'expression du courant $i(t)$ circulant dans la résistance R dans le circuit représenté sur la figure ci-dessous. On utilisera le théorème de Millman afin de déterminer, dans un premier temps, la différence de potentiels aux bornes de cette résistance.

On donne : $e(t) = E_{eff}\sqrt{2}\cos\omega t$.



Copyright © 2015 Dunod.

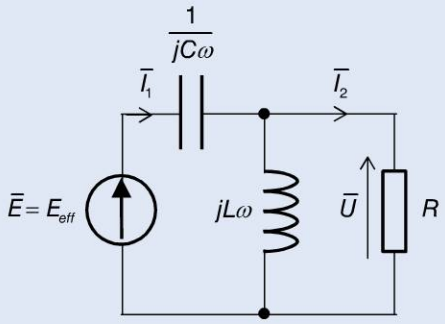
1.9 La figure ci-dessous représente un montage de Boucherot possédant, lorsqu'il est alimenté par une source de pulsation appropriée, une propriété très intéressante.

Calculer la pulsation de résonance ω pour laquelle la valeur efficace du courant dans la résistance R est maximale.

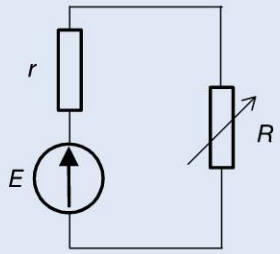
Calculer l'expression du rapport $Q = \dfrac{|\bar{U}|}{E_{eff}}$ pour cette pulsation.

Calculer la valeur efficace du courant circulant dans la résistance R pour cette même pulsation.

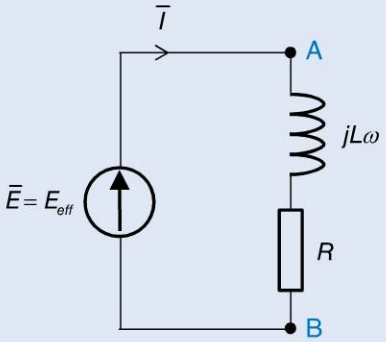
On donne : $E_{eff} = 10$ V, $C = 8{,}2$ µF, $L = 7$ mH, $R = 1500\ \Omega$.



1.10 Le montage de la figure ci-dessous représente un générateur réel de tension continue (force électromotrice E et résistance interne r) qui alimente une résistance variable R. Calculer la puissance P dissipée dans la résistance R. Pour quelle valeur de R cette puissance est-elle maximale ?

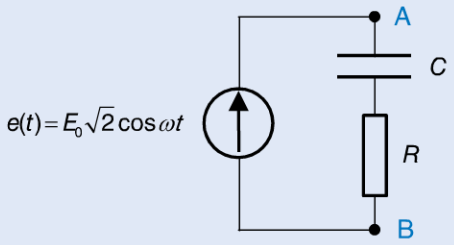


1.11 Dans le schéma de la figure ci-dessous, un dipôle AB est alimenté par un générateur parfait de tension sinusoïdale. Calculer la puissance active et la puissance réactive consommées dans le dipôle. Dans un second temps, on place un condensateur en parallèle avec le dipôle AB. Calculer la valeur de C qui permet d'annuler la puissance réactive consommée par ce nouveau dipôle AB.



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

1.12 Dans le schéma de la figure ci-dessous, déterminer la puissance moyenne $< P >$ dissipée dans la résistance R. Calculer la puissance complexe et montrer que la puissance active dissipée dans le dipôle AB correspond bien à la puissance moyenne $< P >$.



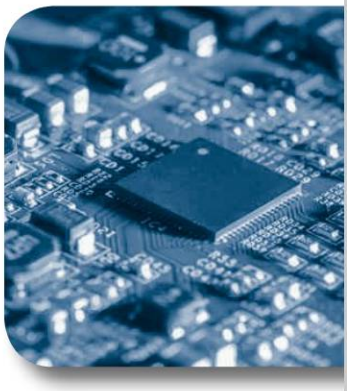
1.13 Un quadripôle quelconque possédant une impédance de sortie purement résistive $\bar{Z}_s = R_s$ est alimenté par une source de tension sinusoïdale. On effectue une mesure de la valeur efficace de la tension de sortie à vide : soit $V_{s0_{eff}}$. On relie ensuite les bornes de sortie de ce quadripôle à une résistance de charge R_c variable. On ajuste R_c de manière à mesurer une valeur efficace de la tension de sortie égale à $\frac{V_{s0_{eff}}}{2}$. Montrer que cette valeur de R_c est égale à l'impédance de sortie R_s du quadripôle.



Copyright © 2015 Dunod.

Chapitre 2

Signaux et systèmes



Objectifs

Les systèmes électroniques ont la plupart du temps vocation à traiter des signaux, autrement dit à capter, transformer, transmettre des informations qui se présentent comme des fonctions du temps, en général des tensions ou des courants. Le traitement des signaux fait appel bien souvent à des méthodes de modélisation particulières. Ainsi l'approche fréquentielle de la description des signaux revêt un aspect fondamental. Il en est de même pour des modèles de type transformée de Laplace qui séduira sans aucun doute le lecteur quant à sa facilité de mise en œuvre.
Sans rentrer dans de longs développements théoriques, ce chapitre présente les outils de modélisation les plus couramment utilisés pour aborder le fonctionnement de la plupart des systèmes électroniques.

Copyright © 2015 Dunod.

fiche 18

La notion de spectre

Bon nombre de systèmes électroniques ont pour vocation de traiter des signaux qui sont porteurs d'informations. La représentation temporelle de ces signaux n'est pas, pour ce faire, la caractérisation optimale et on lui préfère en général une représentation fréquentielle grâce à laquelle on décrit ces signaux selon leur spectre.

1. La représentation fréquentielle d'une sinusoïde

On peut décrire naturellement un signal sinusoïdal, notamment une tension, par son équation temporelle, par exemple $e(t) = A\sin\omega t$. On peut tout aussi bien évoquer les mêmes informations en disant simplement qu'il s'agit d'une sinusoïde d'amplitude A et de fréquence $\omega / 2\pi$. Dans ces conditions, on peut, au lieu de représenter l'évolution temporelle du signal, représenter un unique point de coordonnées $[A,\omega / 2\pi]$. La figure 18.1 représente, à gauche, le graphe temporel du signal et à droite, son graphe fréquentiel qui se résume en un unique point. En fait, on trace une **raie** pour mieux matérialiser l'information.

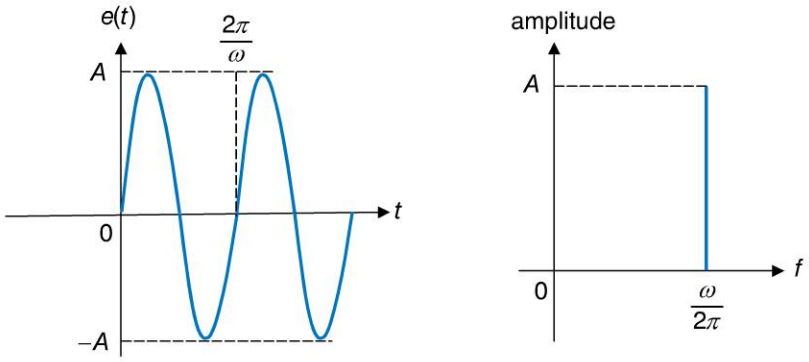


Figure 18.1

2. La représentation fréquentielle d'un signal composé

Le signal $s(t) = A_1\sin\omega_1 t + A_2\sin\omega_2 t$ composé de la somme de deux sinusoïdes peut être représenté en portant uniquement, dans le graphe amplitude - fréquence, les deux points (ou plutôt les deux raies) de chacune des deux sinusoïdes (figure 18.2).

Remarque

Nous perdons l'information de déphasage à l'origine entre les deux sinusoïdes. Toutefois, les applications pour lesquelles nous avons besoin d'introduire cette représentation fréquentielle ne nécessiteront pas obligatoirement cette information. Par conséquent, sa perte ne doit pas susciter d'inquiétude.

Copyright © 2015 Dunod.

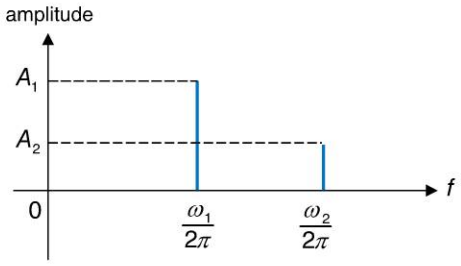


Figure 18.2

3. Le spectre d'un signal quelconque

Par analogie avec les spectres lumineux composés de raies de lumière, la représentation fréquentielle est appelée **spectre du signal**. Le spectre d'un signal est la description de la manière dont il se décompose en signaux élémentaires (ci-dessus des sinusoïdes). En règle générale, on utilise plutôt une décomposition du signal selon une base de fonctions élémentaires $e^{j\omega t} = e^{j2\pi ft}$.

Ainsi, le spectre d'un signal sinusoïdal $s(t) = A\cos\omega t$ correspond au graphe de la figure 18.3, puisque $s(t) = A\cos\omega t = A\dfrac{e^{j\omega t} + e^{-j\omega t}}{2}$.

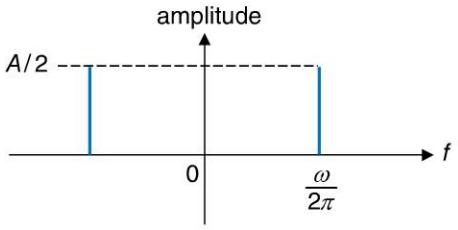


Figure 18.3

Remarque

Pourquoi avoir choisi une telle base de décomposition ? Pour une raison très simple : le mathématicien français Joseph Fourier a démontré que presque tous les signaux pouvaient se décomposer en une somme de signaux de ce type. À partir de maintenant, nous n'envisagerons plus aucun spectre sans qu'il ne corresponde à une décomposition selon une base de fonctions élémentaires $e^{j\omega t} = e^{j2\pi ft}$.

La notion de spectre d'un signal est indissociablement liée au fait que l'on décrit souvent le fonctionnement des systèmes électroniques selon leur comportement fréquentiel. Pour bien comprendre l'intérêt d'une telle représentation, imaginons simplement un système capable de filtrer les signaux qu'on lui injecte à son entrée en laissant par exemple passer les signaux de basse fréquence tandis qu'il élimine les signaux de haute fréquence. La connaissance combinée du spectre du signal d'entrée et du comportement fréquentiel du système permet de déterminer immédiatement ce qu'il restera de ses composantes fréquentielles une fois traité par le filtre.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 19

Le spectre des signaux périodiques

1. La décomposition en série de Fourier

Joseph Fourier a démontré que tout signal périodique de période T, donc de fréquence $f_0 = \frac{1}{T}$, ou encore de pulsation $\omega_0 = 2\pi f_0 = \frac{2\pi}{T}$, possédait une décomposition en une somme finie ou infinie de sinusoïdes dont les fréquences sont des multiples de la fréquence f_0 (dite fondamentale) du signal.

On démontre en effet que si $s(t)$ est périodique, on a :

$$s(t) = C_0 + \sum_{n=1}^{+\infty} C_n \cos n\omega_0 t + \sum_{n=1}^{+\infty} S_n \sin n\omega_0 t.$$

Cet énoncé de la décomposition en série de Fourier se traduit également dans la base de fonctions élémentaires $e^{j\omega t} = e^{j2\pi ft}$:

$$s(t) = \sum_{n=-\infty}^{+\infty} A_n e^{jn\omega_0 t}, \text{ avec } A_n = \frac{1}{T}\int_0^T s(t) e^{-jn\omega_0 t}\, dt.$$

On trace alors le spectre d'un signal périodique quelconque en reportant, dans le graphe amplitude - fréquence, les modules des coefficients A_n qui sont, en général, complexes, en fonction des fréquences nf_0 (figure 19.1). Les deux raies correspondant à $n = 1$ ou $n = -1$ sont appelées composantes ou raies **fondamentales** du signal. Les autres sont ses **harmoniques**.

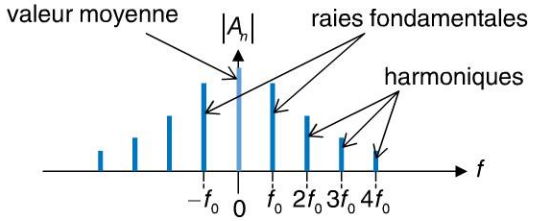


Figure 19.1

D'une manière générale, on a $|A_n| = |A_{-n}|$ ce qui se traduit par la symétrie du spectre par rapport à l'axe des ordonnées. Si le signal périodique possède une composante continue, autrement dit une valeur moyenne non nulle, il s'agit évidemment de $A_0 = \frac{1}{T}\int_0^T s(t)\, dt$, que l'on trace, sur le spectre, à la fréquence nulle (voir figure 19.1).

Copyright © 2015 Dunod.

2. Le signal en dents de scie

Soit un signal en dents de scie, de période T (figure 19.2).

Soit $\omega_0 = 2\pi f_0 = \dfrac{2\pi}{T}$. Pour tracer son spectre, il faut calculer sa décomposition en série de Fourier, c'est-à-dire la suite des coefficients A_n, puis tracer les $|A_n|$ en fonction de la fréquence.

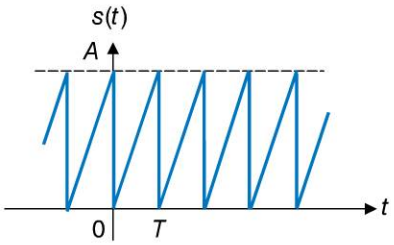


Figure 19.2

On a : $s(t) = \sum_{n=-\infty}^{+\infty} A_n e^{jn\omega_0 t}$ avec $A_n = \dfrac{1}{T}\int_0^T s(t)e^{-jn\omega_0 t}\,dt$.

Soit : $A_n = \dfrac{1}{T}\int_0^T \dfrac{At}{T} e^{-jn\omega_0 t}\,dt = j\dfrac{A}{2\pi n}$ pour $n \neq 0$.

La valeur moyenne se calcule ou se remarque de manière évidente sur le graphe de la figure 19.2 : $A_0 = \dfrac{A}{2}$ et il suffit de porter l'ensemble des informations sur le graphe de la figure 19.3 pour disposer du spectre recherché.

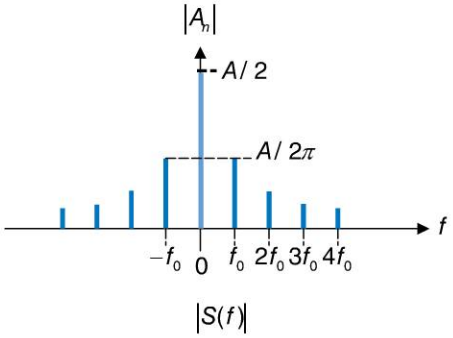


Figure 19.3

La décomposition en série de Fourier qui est présentée ici ne concerne que les signaux périodiques dont on retiendra qu'ils sont caractérisés par un spectre discret, c'est-à-dire composé de raies spectrales positionnées à des fréquences parfaitement déterminées et qui dépendent de la fréquence du signal considéré.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 20 Le spectre des signaux non périodiques

1. Les signaux à énergie finie

Un signal non périodique à énergie finie est un signal non périodique quelconque tel que l'intégrale généralisée $\int_{-\infty}^{+\infty} s^2(t)\,dt$ converge vers une valeur finie. Les résultats qui suivent ne s'appliquent qu'à ce type de signaux. Dans la pratique, il s'agit de signaux transitoires, possédant un début et une fin, ou tout du moins décroissant suffisamment rapidement pour faire converger cette intégrale.

2. La transformée de Fourier d'un signal à énergie finie

On définit la transformée de Fourier d'un signal non périodique à énergie finie par :

$$S(f) = \int_{-\infty}^{+\infty} s(t)e^{-j2\pi ft}\,dt.$$

Il s'agit d'une fonction complexe de la variable réelle *f*. Pour des raisons de rapidité d'écriture, on note parfois :

$$S(f) = \int_{-\infty}^{+\infty} s(t)e^{-j\omega t}\,dt \text{ avec } \omega = 2\pi f.$$

La transformée inverse de Fourier a pour expression :

$$s(t) = \int_{-\infty}^{+\infty} S(f)e^{j\omega t}\,dt.$$

Cette transformée de Fourier correspond à la représentation fréquentielle d'un signal quelconque, non périodique, du moment qu'il est à énergie finie. Le spectre d'un tel signal est donné par la fonction $|S(f)|$ et est continu, ce qui revient à dire qu'un signal quelconque à énergie finie se décompose en une somme de sinusoïdes de toutes fréquences. L'une des propriétés essentielles de la transformée de Fourier est :

$$S(-f) = S^*(f)\ (S^* \text{ correspondant au conjugué de } S).$$

Il en découle que $|S(f)| = |S(-f)|$ et que le spectre d'un signal quelconque est symétrique par rapport à l'axe des ordonnées.

Copyright © 2015 Dunod.

3. Le calcul d'un spectre

Soit $s(t)$ un signal nul pour $t < 0$ et défini par $s(t) = e^{-t}$ pour $t \geq 0$ (figure 20.1).

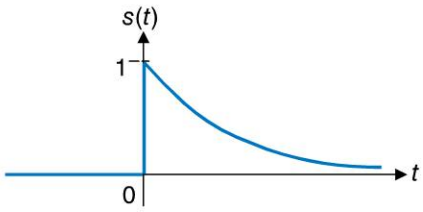


Figure 20.1

Nous pouvons sans peine vérifier que le signal est à énergie finie :

$$\int_{-\infty}^{+\infty} s^2(t)\,dt = \int_{0}^{+\infty} e^{-2t}\,dt = \left[\frac{e^{-2t}}{-2}\right]_0^{+\infty} = \frac{1}{2}.$$

La définition de la transformée de Fourier s'applique donc :

$$S(f) = \int_{-\infty}^{+\infty} s(t)e^{-j\omega t}\,dt = \int_{0}^{+\infty} e^{-t}e^{-j\omega t}\,dt = \int_{0}^{+\infty} e^{-(j\omega+1)t}\,dt$$

$$S(f) = \left[\frac{e^{-(j\omega+1)t}}{-(j\omega+1)}\right]_0^{+\infty} = \frac{1}{1+j\omega} = \frac{1}{1+j2\pi f} \Rightarrow |S(f)| = \left|\frac{1}{1+j2\pi f}\right| = \frac{1}{\sqrt{1+4\pi^2 f^2}}.$$

La figure 20.2 présente ce spectre.

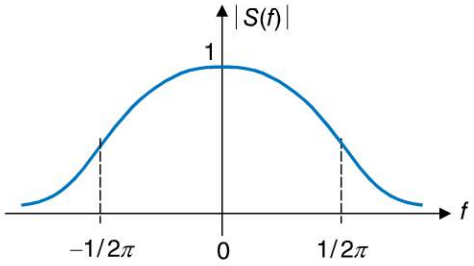


Figure 20.2

On retiendra qu'à la différence des signaux périodiques, les signaux non périodiques à énergie finie possèdent un spectre continu, c'est-à-dire qui n'est pas composé de raies discrètes. Tout se passe comme si ces signaux étaient composés d'une infinité de raies positionnées à toutes les fréquences possibles.

Pour les signaux non périodiques qui ne seraient pas à énergie finie, les modèles présentés ici ne sont pas valables et il est nécessaire, pour décrire leur spectre, d'utiliser d'autres outils mathématiques comme la théorie des distributions que nous n'aborderons pas dans le cadre de cet ouvrage.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 21

La transformation de Laplace 1

Considérant une fonction réelle d'une variable réelle $s(t)$ telle que $s(t) = 0$ pour $t < 0$, on définit sa **transformée de Laplace** $S(p)$ comme la fonction S de la variable complexe p telle que :

$$S(p) = \int_0^{+\infty} s(t)e^{-pt}\, dt.$$

La fonction $S(p)$ est une fonction complexe d'une variable complexe p, avec $p = \tau + j\omega$. La transformée de Laplace d'une fonction $s(t)$ n'existe que si cette intégrale converge. Cette convergence est vérifiée si la partie réelle τ de la variable p est supérieure à une valeur donnée α, appelée seuil de convergence.

D'une manière plus générale, la transformation de Laplace est une application de l'espace des fonctions du temps (nulles pour $t < 0$) vers l'espace des fonctions complexes d'une variable complexe. $s(t)$ s'appelle l'original de $S(p)$, ou sa transformée inverse.



Remarque

La connaissance d'une dizaine de transformées de Laplace usuelles et de quelques propriétés permet de déduire pratiquement n'importe quelle transformée de Laplace.

1. La linéarité

La linéarité de la transformation de Laplace résulte naturellement de la linéarité de l'intégration. Il s'agit là, malgré des apparences de simplicité, d'une des propriétés les plus importantes : $L[\alpha f + \beta g] = \alpha L[f] + \beta L[g]$. En particulier :

$$L[f + g] = L[f] + L[g] \text{ et : } L[kf] = kL[f].$$

2. La transformée de Laplace d'une dérivée

Soit $f(t)$ une fonction du temps. Soit $F(p)$ sa transformée de Laplace. La transformée de Laplace de sa dérivée première se calcule simplement en fonction de $F(p)$:

$$\frac{df}{dt} \rightarrow pF(p) - f(0).$$

De même, la transformée de Laplace de sa dérivée *n-ième* est :

$$\frac{d^n f}{dt^n} \rightarrow p^n F(p) - \sum_{k=n+1}^{2n} \left(p^{2n-k} \frac{d^{k-n-1} f}{dt^{k-n-1}}(0) \right).$$

Par exemple : $\dfrac{d^2 f}{dt^2} \rightarrow p^2 F(p) - pf(0) - f'(0).$

Copyright © 2015 Dunod.

Une première constatation s'impose en observant ces expressions : la transformation de Laplace transforme l'opérateur dérivation en un opérateur arithmétique. Il faut noter que l'on retrouve dans ces expressions les conditions initiales c'est-à-dire les valeurs en $t = 0$ des dérivées successives d'ordres inférieurs à l'ordre de dérivation considéré.

Dans le cas où ces conditions initiales sont nulles, ce qui est *a priori* très souvent le cas, on peut retenir simplement les relations suivantes :

$$\frac{df}{dt} \to pF(p) \qquad \frac{d^n f}{dt^n} \to p^n F(p).$$

3. La transformée de Laplace d'une primitive

Soit $P(t)$ une primitive d'une fonction $f(t)$ et $F(p)$ la transformée de Laplace de cette fonction. On a :

$$P(t) = \int f(t)\,dt \to \frac{F(p)}{p} + \frac{P(0)}{p}.$$

Là encore, l'opérateur intégration se trouve changé en un opérateur arithmétique dans l'espace des transformées de Laplace.

Dans le cas où la condition initiale $P(0)$ est nulle, ce qui est *a priori* très souvent le cas, on peut retenir simplement la relation suivante :

$$P(t) = \int f(t)\,dt \to \frac{F(p)}{p}.$$

4. Les propriétés de changement d'échelle

$$f(kt) \to \frac{1}{k} F\left(\frac{p}{k}\right) \qquad f\left(\frac{t}{k}\right) \to kF(p)$$

Remarque

On veillera à ne pas confondre ces deux propriétés avec la linéarité de la transformation de Laplace.

Les différentes propriétés de la transformation de Laplace vues ici présentent un caractère absolument fondamental car elles sont à l'origine de l'intérêt que présente cet outil dans la résolution simple et rapide de bon nombre de problèmes.

Fiches 22, 23, 24

Nous verrons que la transformée de Laplace permet de résoudre facilement des équations différentielles d'ordre élevé, de mettre en équation le fonctionnement de dispositifs complexes et ce avec un minimum de calculs.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 22

La transformation de Laplace 2

Cette fiche présente d'autres propriétés fondamentales de la transformation de Laplace, quelques transformées usuelles ainsi que la méthode générale permettant de calculer n'importe quelle transformée de Laplace.

1. Le théorème du retard

Si $F(p)$ est la transformée de Laplace de la fonction $f(t)$, alors la transformée de Laplace de la fonction $f(t-\tau)$, autrement dit cette même fonction $f(t)$ retardée d'un temps τ (figure 22.1), a pour expression $F(p)e^{-p\tau}$.

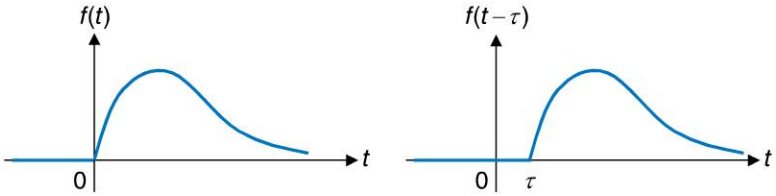


Figure 22.1

2. Les théorèmes de la valeur initiale et de la valeur finale

Le **théorème de la valeur initiale** permet d'obtenir la valeur de f au voisinage de 0 par valeur supérieure en fonction de sa transformée de Laplace :

$$f(0^+) = \lim_{p \to +\infty} [pF(p)].$$

Encore plus utile, le **théorème de la valeur finale** permet de calculer la limite quand $t \to \infty$ d'une fonction temporelle $f(t)$ en connaissant sa transformée de Laplace :

$$\lim_{t \to +\infty} [f(t)] = \lim_{p \to 0^+} [pF(p)].$$

3. Propriétés diverses

Sans être fondamentales, les trois propriétés suivantes peuvent s'avérer utiles lors du calcul de certaines transformées de Laplace :

$$e^{-at} f(t) \quad \to \quad F(p+a)$$

$$f(t) \quad \to \quad -\frac{dF}{dp}$$

$$\frac{f(t)}{t} \quad \to \quad \int_0^{+\infty} F(p)\, dp$$

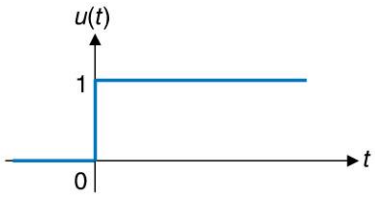
Copyright © 2015 Dunod.

4. La transformée de Laplace de quelques signaux usuels

Échelon unitaire

$$u(t)=\begin{cases}0 \text{ pour } t<0\\ 1 \text{ pour } t\geq 0\end{cases}$$

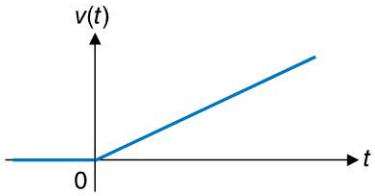
$$U(P)=\frac{1}{p}$$



Rampe ou échelon de vitesse

$$v(t)=\begin{cases}0 \text{ pour } t<0\\ t \text{ pour } t\geq 0\end{cases}$$

$$V(P)=\frac{1}{p^2}$$



Impulsion de Dirac

$$\delta(t)=\begin{cases}0 \text{ pour } t<0 \text{ et pour } t>\theta\\ 1/\theta \text{ pour } 0\leq t\leq\theta\end{cases}$$

avec $\theta\to 0$

$$\Delta(P)=1$$

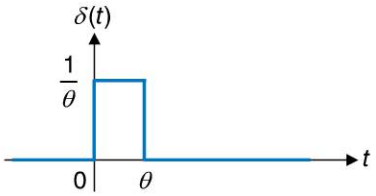


Figure 22.2



Remarque

La rampe est une primitive de l'échelon unitaire tandis que l'impulsion de Dirac est sa dérivée.

5. Le calcul d'une transformée de Laplace quelconque

Face à un signal quelconque, on peut certes entreprendre le calcul direct de la transformée de Laplace. Ce calcul peut parfois être relativement délicat. On peut aussi se référer à une table de transformées de Laplace telle que celle fournie en annexe.

Les tables ne contiennent peut-être pas directement la fonction qui nous intéresse, mais les propriétés fondamentales et la linéarité de la transformation permettent la plupart du temps de se ramener à des compositions simples.

Ceci est notamment très utile lorsque l'on cherche l'original d'une fonction $F(p)$ et que celle-ci se présente sous la forme d'une fraction rationnelle. Il faudra alors penser à la décomposer en éléments simples qui seront facilement identifiables dans la table.

In fine, il est rarissime de devoir calculer une transformée de Laplace ou une transformée inverse à partir de l'expression directe de leur définition. À l'aide des tables et des propriétés fondamentales présentées ici, on arrive en général à résoudre tous les problèmes, des plus simples aux plus compliqués.

Fiche 24

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 23

La fonction de transfert d'un système

La notion de fonction de transfert permet de caractériser le fonctionnement d'un système autrement que par son équation différentielle. Elle donne tout son sens et toute son utilité à la transformation de Laplace.

1. Les systèmes linéaires mono-entrée mono-sortie

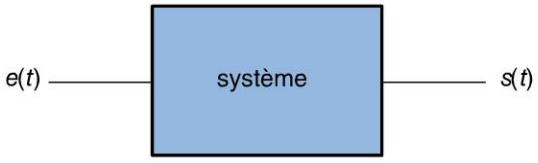


Figure 23.1

Un système linéaire mono-entrée mono-sortie (figure 23.1) est un système qui, sollicité par un signal d'entrée $e(t)$, répond par un signal de sortie $s(t)$, ces deux signaux étant liés par l'équation de fonctionnement du système qui, en l'occurrence, est une équation différentielle linéaire à coefficients constants :

$$a_n \frac{d^n s}{dt^n} + \quad \ldots \quad + a_1 \frac{ds}{dt} + a_0 s(t) = b_m \frac{d^m e}{dt^m} + \quad \ldots \quad + b_1 \frac{de}{dt} + b_0 e(t).$$

2. Définition

Si nous appliquons la transformation de Laplace aux deux membres de cette équation, tout en supposant nulles les différentes conditions initiales, il vient :

$$a_n p^n S(p) + \quad \ldots \quad + a_1 p S(p) + a_0 S(p) = b_m p^m E(p) + \quad \ldots \quad + b_1 p E(p) + b_0 E(p).$$

Soit : $$[a_n p^n + \quad \ldots \quad + a_1 p + a_0] S(p) = [b_m p^m + \quad \ldots \quad + b_1 p + b_0] E(p)$$

d'où : $$\frac{b_m p^m + \quad \ldots \quad + b_1 p + b_0}{a_n p^n + \quad \ldots \quad + a_1 p + a_0} = \frac{S(p)}{E(p)}.$$

Cette fraction rationnelle de deux polynômes de la variable complexe p est appelée **fonction de transfert** du système et communément notée :

$$G(p) = \frac{S(p)}{E(p)}$$

Comme cette fonction est une fraction rationnelle de deux polynômes en p, il est possible de factoriser ces deux polynômes dans le corps des complexes. On obtient :

$$G(p) = \frac{b_m (p - z_m)(p - z_{m-1}) \quad \cdots \quad (p - z_1)}{a_n (p - p_n)(p - p_{n-1}) \quad \cdots \quad (p - p_1)}$$

Copyright © 2015 Dunod.

Les racines z_i qui annulent le numérateur sont appelées les **zéros** de la fonction de transfert. Les racines p_i qui annulent son dénominateur sont les **pôles** de la fonction de transfert. Ces paramètres peuvent être complexes ou réels. Nous verrons plus loin que l'étude, le signe ou l'appartenance à l'ensemble des réels de ces pôles ou zéros, jouent des rôles très importants dans l'étude des systèmes.

3. La mise en cascade de systèmes

Sur le schéma de la figure 23.2, nous avons placé deux systèmes en cascade, respectivement de fonction de transfert $G_1(p)$ et $G_2(p)$.

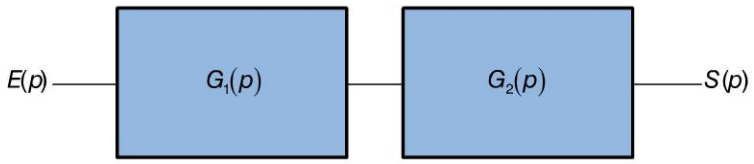


Figure 23.2

À la condition expresse que la mise en cascade ne perturbe pas le fonctionnement du système situé en amont, la fonction de transfert globale du système composé des deux éléments a pour expression : $G(p) = G_1(p)G_2(p)$.

Il convient donc d'être particulièrement vigilant avant d'utiliser cette propriété, notamment pour les systèmes électriques qui, en règle générale, sont affectés par la présence d'une charge à leur sortie.

4. L'original d'une fonction de transfert

Bien qu'une fonction de transfert $G(p)$ ne soit pas, à proprement parler, la transformée de Laplace d'un signal, on peut calculer sa transformée inverse $g(t)$ que l'on appelle l'original de la fonction de transfert. Le principal intérêt de ce concept réside dans le fait que, si on injecte une impulsion de Dirac dans un système de fonction de transfert $G(p)$, le signal de sortie $s(t)$ sera égal à $g(t)$.

En effet, si $E(p) = 1$, on a : $S(p) = G(p)$.

La réponse impulsionnelle d'un système est donc l'original de sa fonction de transfert. Cette propriété (bien que dans la réalité il soit impossible de construire une impulsion de Dirac parfaite), joue un rôle important dans l'identification des systèmes.

5. Dans la pratique

Nous aurons l'occasion de découvrir à maintes reprises au cours de cet ouvrage tout l'intérêt que revêt la notion de fonction de transfert dans la modélisation des systèmes électroniques, en particulier en ce qui concerne l'étude des filtres au chapitre 7. Nous y verrons en particulier le lien qui existe entre la fonction de transfert d'un système linéaire et son comportement fréquentiel. Nous verrons également qu'il est possible d'introduire une notion d'impédance généralisée qui permet, directement à partir des lois de l'électrocinétique, de mettre en équation la fonction de transfert d'un montage sans passer par des équations différentielles.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 24 Les méthodes de résolution des problèmes

1. Principe

La première utilisation intéressante du modèle Laplacien réside dans la résolution systématique de problèmes physiques dans lesquels on possède un système linéaire quelconque régi par une équation différentielle clairement identifiée. On injecte à l'entrée de ce système un signal donné et on souhaite déterminer quel est le signal de sortie.

La connaissance de la fonction de transfert du système (qui s'écrit immédiatement à partir de l'équation différentielle) fournit évidemment la relation entre $S(p)$ et $E(p)$ c'est-à-dire entre les transformées de Laplace respectives de la sortie et de l'entrée du système :

$$S(p) = G(p)E(p).$$

Il suffit donc de calculer ou de déterminer à partir des tables, la transformée de Laplace de $e(t)$, puis d'effectuer le calcul de $S(p)$ puis, enfin, toujours à partir des tables, de déterminer l'original de $S(p)$, c'est-à-dire $s(t)$.



Important

Un rapide coup d'œil sur la table de transformées de Laplace fournie en annexe nous montre que la plupart des transformées des signaux usuels se présentent sous la forme d'une fraction rationnelle simple de polynômes de la variable p. La fonction de transfert se présentant toujours sous la forme d'une fraction rationnelle, il est clair qu'il en sera de même pour la transformée de Laplace du signal de sortie, qui ne sera rien d'autre que le produit de deux fractions rationnelles. En décomposant la fraction rationnelle $S(p)$ en éléments simples que l'on retrouvera facilement dans la table et en utilisant la propriété de linéarité de la transformation, on calculera aisément l'expression de la sortie $s(t)$.

2. Exemple

Considérons le circuit RC représenté sur la figure 24.1. Le signal d'entrée injecté est $e(t) = 3t$ et la sortie correspond à $s(t)$ dont on cherche l'expression. On suppose qu'aucun courant ne sort par la borne de sortie. C'est donc le même courant $i(t)$ qui circule à la fois dans la résistance R et dans le condensateur C.

Les équations électriques du système sont : $\begin{cases} e(t) - s(t) = Ri(t) \\ i(t) = C\dfrac{ds}{dt} \end{cases}$

Copyright © 2015 Dunod.

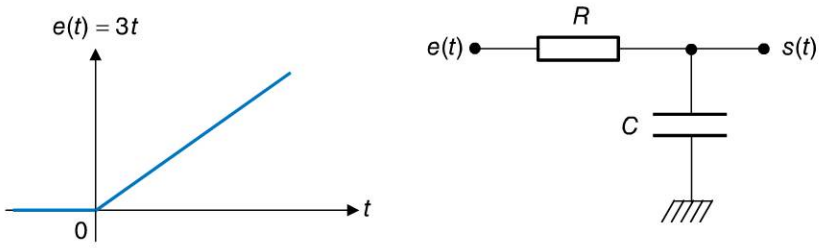


Figure 24.1

En combinant ces deux équations, on obtient : $RC\dfrac{ds}{dt} + s(t) = e(t)$.

Nous sommes donc en présence d'un système du premier ordre dont la fonction de transfert s'obtient immédiatement :

$$G(p) = \frac{1}{RCp + 1}$$

Par ailleurs, $e(t) = 3t \Rightarrow E(p) = \dfrac{3}{p^2}$

D'où : $S(p) = \dfrac{3}{p^2(RCp + 1)}$ et d'après la table de transformées de Laplace, on a :

$$S(p) = \frac{1}{p^2(1 + \tau p)} \Rightarrow s(t) = \tau\left(e^{-\frac{t}{\tau}} + \frac{t}{\tau} - 1\right)u(t)$$

D'où on tire immédiatement :

$$S(p) = \frac{3}{p^2(1 + RCp)} \Rightarrow s(t) = 3RC\left(e^{-\frac{t}{RC}} + \frac{t}{RC} - 1\right)u(t)$$

Les expressions temporelles fournies par les tables ne sont valables que pour $t > 0$; ces fonctions sont nulles pour $t < 0$. La présence de $u(t)$ dans ces expressions suffit à nous le rappeler. Parfois, par abus d'écriture, on peut omettre $u(t)$ à condition de ne pas perdre de vue que l'expression n'est valable que pour $t > 0$ et que toutes les fonctions que nous utilisons sont nulles pour $t < 0$.

On mesure au travers de cet exemple la simplicité de la méthode que l'on peut généraliser à n'importe quel circuit. Il convient de rappeler ici que la plupart des circuits électroniques sont composés d'éléments linéaires et que bien souvent, la mise en équation de ces dispositifs conduit à des équations différentielles linéaires à coefficients constants dont la résolution, grâce à la transformation de Laplace, devient un véritable jeu d'enfant. Avec un peu d'expérience, le lecteur deviendra, nous en sommes sûr, un inconditionnel de cet outil.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Signaux analogiques et signaux numériques

Dans ce chapitre, nous avons évoqué essentiellement des signaux variant continûment en fonction du temps ainsi que des systèmes continus dont la principale fonction consiste à traiter continûment, en temps réel, ces signaux représentés par des fonctions continues du temps. On parle alors de signaux et de systèmes à temps continu. Dans la réalité industrielle, la complexité des systèmes, ainsi que celle des traitements à réaliser, nécessite souvent le recours à des outils numériques de traitement : ordinateurs, calculateurs, systèmes numériques en tout genre.

De tels outils ne peuvent en aucun cas s'accommoder de signaux continus ; ceux-ci doivent être transformés en suites de nombres pour pouvoir être traités. De même, ces systèmes délivrent, à leur sortie, des suites de valeurs numériques, autrement dit, des signaux numériques. On parle aussi de systèmes et de signaux à temps discret par opposition à la notion de temps continu.

De l'analogique au numérique

Pour transformer un signal continu en une suite de nombres compatible avec un système de traitement numérique, on a recours à deux opérations successives : l'échantillonnage qui consiste à prélever, à intervalles de temps réguliers, des valeurs discrètes du signal, puis, la conversion analogique numérique qui transforme ces échantillons en nombres, généralement codés sous forme binaire.

L'échantillonnage réalise donc une discrétisation dans le temps, tandis que la conversion analogique numérique réalise une discrétisation en amplitude. En effet, si on considère qu'un convertisseur analogique numérique dispose de n bits en sortie pour coder la valeur numérique du signal, celui-ci ne pourra prendre que 2^n valeurs. Cette double discrétisation est bien évidemment susceptible d'engendrer des erreurs étant donné que l'on ne connaîtra le signal qu'à des instants donnés et que, de surcroît, les valeurs numériques correspondantes seront arrondies en fonction du nombre de valeurs disponibles en sortie.

Préserver l'information

Le théorème de Shannon est l'un des résultats les plus fondamentaux de l'étude des signaux échantillonnés. Un des objectifs essentiels de l'échantillonnage consiste à ne pas perdre d'information lors de la discrétisation dans le temps, ce qui peut se traduire par la possibilité de reconstituer simplement le spectre du signal original à partir de celui du signal échantillonné.

Le principe le plus fondamental en matière d'échantillonnage est énoncé au travers du théorème de Shannon : si B est la largeur spectrale du signal $s(t)$, autrement dit sa limite fréquentielle supérieure, et si la fréquence d'échantillonnage, autrement dit la fréquence avec laquelle on discrétise le signal dans le temps, est appelée f_e, alors on doit avoir $f_e > 2B$.

Le respect de cette condition est nécessaire pour préserver, lors de son échantillonnage, l'information contenue dans un signal.

Sans entrer dans les détails, le lecteur doit savoir qu'il existe des outils spécifiques pour modéliser les signaux et les systèmes fonctionnant à temps discret. Le plus utilisé d'entre eux est la transformée en z.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

2.1 Tous les signaux continus du temps :

- ☐ **a.** possèdent une décomposition en série de Fourier
- ☐ **b.** possèdent une transformée de Fourier
- ☐ **c.** possèdent un spectre fréquentiel

2.2 La valeur moyenne d'un signal périodique :

- ☐ **a.** est toujours nulle
- ☐ **b.** est nulle si le signal possède une partie négative
- ☐ **c.** est nulle si le terme d'indice 0 de sa décomposition en série de Fourier l'est

2.3 Lequel ou lesquels de ces signaux sont des signaux à énergie finie :

- ☐ **a.** l'impulsion de Dirac
- ☐ **b.** l'échelon unité
- ☐ **c.** un signal en dents de scie nul pour $t < 0$ et nul pour $t > T$

2.4 Les pôles d'une fonction de transfert :

- ☐ **a.** sont les racines de son numérateur
- ☐ **b.** sont les racines de son dénominateur
- ☐ **c.** sont les coefficients de l'équation différentielle correspondante

2.5 Pour déterminer la valeur d'un signal lorsque $t \to \infty$ à partir de sa transformée de Laplace, on utilise :

- ☐ **a.** le théorème de la valeur initiale
- ☐ **b.** le théorème du retard
- ☐ **c.** le théorème de la valeur finale

2.6 Si on peut facilement déterminer la transformée de Laplace de n'importe quel signal à partir de la connaissance d'à peine une dizaine de transformées de fonctions usuelles, c'est grâce :

- ☐ **a.** à la linéarité de la transformation de Laplace
- ☐ **b.** au fait que les fonctions de transfert sont des fractions rationnelles de polynômes
- ☐ **c.** au théorème de la valeur initiale

2.7 La transformée de Laplace du signal défini par $s(t) = 0$ si $t < 0$ et par $s(t) = -A$ si $t > 0$ est égale à

- ☐ **a.** $S(p) = \dfrac{A}{p}$
- ☐ **b.** $S(p) = -\dfrac{A}{p}$
- ☐ **c.** $S(p) = \dfrac{1 - A}{p}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

2.1 **c.** La décomposition en série de Fourier ne concerne que les signaux périodiques. La transformée de Fourier, au sens où nous l'avons définie dans ce chapitre, ne concerne que les signaux à énergie finie. En revanche, il est possible de déterminer, quel que soit le signal, son spectre fréquentiel, à l'aide d'outils mathématiques plus ou moins complexes selon les cas.

2.2 **c.** La valeur moyenne d'un signal périodique correspond au terme d'indice 0 de sa décomposition en série de Fourier.

2.3 **a.** et **c.** Tous les signaux qui, peu ou prou, possèdent un début et une fin sont des signaux à énergie finie.

2.4 **b.** Par définition, les pôles sont les racines du dénominateur de la fonction de transfert.

2.5 **c.** Il s'agit bien du théorème de la valeur finale.

2.6 **a.** et **b.** Le théorème de la valeur initiale n'a rien à voir avec cela.

2.7 **b.** Il s'agit d'une conséquence directe de la linéarité de la transformation de Laplace. Le signal est un échelon unité multiplié par le coefficient $(-A)$. Sa transformée de Laplace est donc celle de l'échelon unité multipliée par le même coefficient.

Copyright © 2015 Dunod.

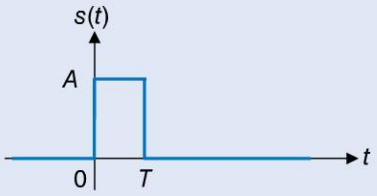
EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 353).

2.1 On considère la fonction $s(t)$ définie par $s(t) = 0$ pour $t < 0$ et $s(t) = \sin \omega t$ pour $t \geq 0$.

Déterminer l'expression de $S(p)$ en utilisant la définition de la transformation de Laplace.

2.2 On considère une impulsion $s(t)$ de largeur T et de hauteur A (figure ci-dessous).



Calculer l'expression $S(p)$ de la transformée de Laplace de ce signal.

2.3 Calculer la transformée de Laplace inverse de l'expression $F(p) = \dfrac{3}{p^3 + 5p^2 + 6p}$.

2.4 On considère un système régi par l'équation différentielle :

$$\frac{d^3s}{dt^3} + 3\frac{d^2s}{dt^2} + 3\frac{ds}{dt} + s(t) = 2\frac{de}{dt} + e(t).$$

Calculer la fonction de transfert de ce système et calculer ses pôles et ses zéros.

2.5 On considère un système régi par l'équation différentielle :

$$T\frac{ds}{dt} + s(t) = Ke(t).$$

a) Calculer la fonction de transfert de ce système. En déduire $S(p)$ si le signal d'entrée est un échelon unité.

b) Déterminer la valeur finale de $s(t)$en utilisant le théorème de la valeur finale.

c) Calculer l'expression de $s(t)$ et retrouver le résultat précédent.

d) Pour quelle valeur t_0 de t, $s(t)$ atteint-il 95 % de sa valeur finale ?

2.6 On considère un système régi par l'équation différentielle :

$$\frac{d^2s}{dt^2} + 3\frac{ds}{dt} + 2s(t) = e(t)$$

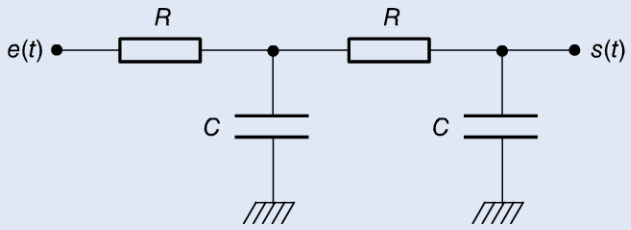
Calculer la réponse de ce système à une entrée en rampe $e(t) = t$.

2.7 On considère le montage électrique représenté sur la figure ci-dessous. On injecte dans ce système un signal d'entrée $e(t)$ correspondant à un échelon de tension de 0 à 5 V.

a) Déterminer l'équation différentielle qui lie $e(t)$ à la tension de sortie $s(t)$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

b) En déduire la fonction de transfert du système.



2.8 Soit un signal périodique $s(t)$ (période T) et sa décomposition en série de Fourier :

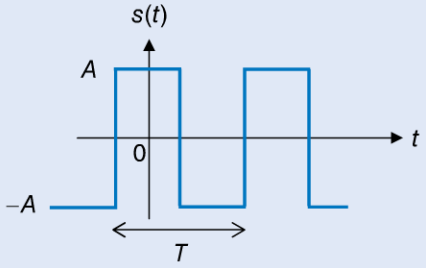
$$s(t) = \sum_{n=-\infty}^{+\infty} A_n e^{jn\omega t} \text{ avec } \omega = \frac{2\pi}{T}.$$

a) Montrer que si $s(t)$ est pair, on a : $A_n = \frac{2}{T}\int_0^{T/2} s(t)\cos n\omega t\, dt$.

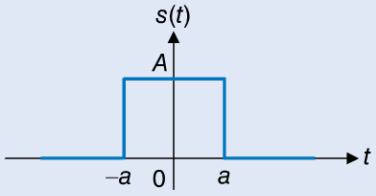
b) Montrer que si, de surcroît, $s(t)$ possède un centre de symétrie pour $t = \frac{T}{4} + k\frac{T}{2}$,

on a alors : $A_n = 0$ pour n pair et $A_n = \frac{4}{T}\int_0^{T/4} s(t)\cos n\omega t\, dt$ pour n impair.

c) En appliquant ces résultats, calculer la décomposition d'un signal carré d'amplitude A et de période T (figure ci-dessous) et tracer son spectre.

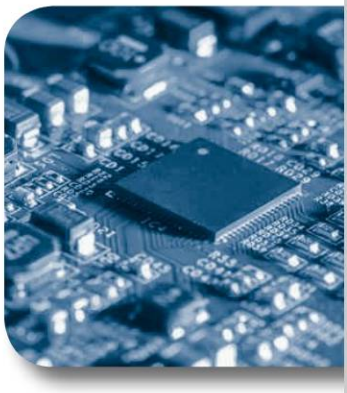


2.9 On considère le signal non périodique $s(t)$ défini par $s(t) = A$ pour $-a < t < a$ et nul partout ailleurs. Calculer et tracer son spectre.



Copyright © 2015 Dunod.

Chapitre 3
Les diodes



Objectifs

La jonction PN, autrement dit la diode, constitue la brique de base de l'électronique moderne. Il s'agit là du composant à semi-conducteurs le plus simple. À partir d'une simple diode et de quelques composants électriques passifs, il est déjà possible de réaliser bon nombre de montages fort utiles : redresseurs, écrêteurs, régulateurs, etc. Après avoir présenté en détail les principes fondamentaux du fonctionnement de ce composant, à la fois du point de vue microscopique et du point de vue « système électrique », ce chapitre présente quelques applications simples mais emblématiques de ces systèmes à diodes.

Copyright © 2015 Dunod.

fiche 25

La conduction électrique intrinsèque

1. Les principes

Dans un matériau à structure cristalline, les atomes sont liés entre eux par des liaisons dites **covalentes** qui consistent en des combinaisons d'électrons entre atomes voisins. Ces liaisons peuvent être plus ou moins fortes. Dans le cas d'une liaison très forte, les électrons participant à cette liaison seront difficilement mobilisables. En revanche, si cette liaison est plus faible, un apport d'énergie extérieur, par exemple un champ électrique, peut être suffisant pour mobiliser ces électrons : ces électrons sont dits **libres**, libres de se déplacer dans la structure cristalline : c'est le phénomène de la conduction électrique intrinsèque. En quittant sa position initiale, un électron devenu libre laisse derrière lui un « **trou** » correspondant à une vacance d'électron. L'atome étant initialement neutre, un trou est donc chargé positivement. Ce trou peut bien sûr être comblé par un autre électron libre venu d'un atome voisin. Dans ce cas, le trou se déplace en sens contraire du déplacement de l'électron. La conduction électrique peut tout aussi bien être interprétée comme un déplacement de trous que comme un déplacement d'électrons.

Les électrons libres sont appelés **porteurs de charge négatifs**. Les trous sont les **porteurs de charge positifs**.

2. La mobilité des électrons

On modélise la faculté des électrons à se mobiliser pour participer à un phénomène de conduction par des bandes d'énergies (figure 25.1) :

- **bande de valence** : tant qu'un électron se trouve dans cette bande, il participe à une liaison covalente au sein du cristal ;
- **bande de conduction** : un électron ayant acquis suffisamment d'énergie peut se trouver dans cette bande ; il est alors mobile et peut participer à un phénomène de conduction ;
- **bande interdite** : la mécanique quantique a montré que les électrons ne peuvent pas prendre des niveaux d'énergie quelconques, mais que ceux-ci sont quantifiés ; entre la bande de valence et la bande de conduction peut donc exister une bande interdite. Pour rendre un électron mobile, il faut donc impérativement apporter de l'énergie en quantité suffisante pour franchir ce véritable fossé (*gap* en anglais).



Remarque

L'énergie d'un électron se mesure en électronvolts (eV) : $1\ \text{eV} = 1{,}6 \times 10^{-19}\ \text{J}$.

Copyright © 2015 Dunod.

3. La classification des matériaux

En fonction de la disposition de ces bandes, et surtout de la largeur de la bande interdite, les matériaux peuvent être isolants, conducteurs ou semi-conducteurs.

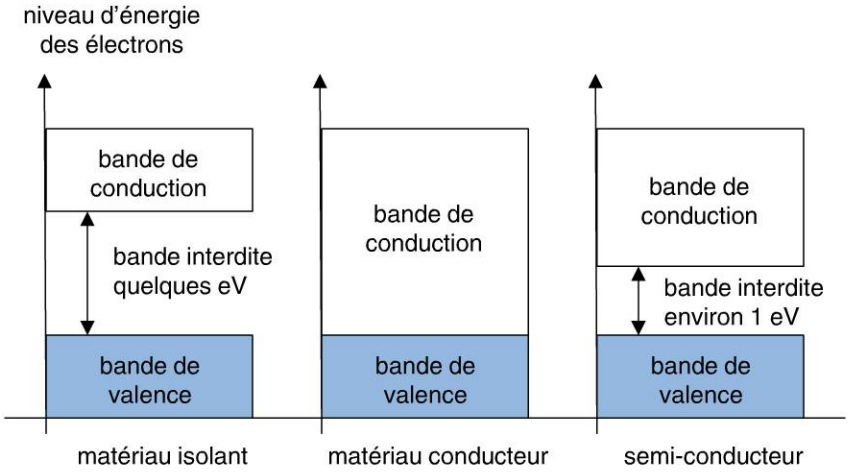


Figure 25.1

La principale différence entre un conducteur et un semi-conducteur réside dans le fait que dans le premier, il n'y a pas ou peu de bande interdite, voire même chevauchement des bandes de valence et de conduction. Les électrons sont donc *a priori* mobiles et l'application d'un faible champ électrique génère une circulation de nombreux électrons. Dans un semi-conducteur, il y a beaucoup moins d'électrons mobiles. Le matériau est donc moins conducteur.

Quel que soit le cas, la conduction est dite **intrinsèque** lorsqu'il existe autant d'électrons libres que de trous par unité de volume : soit n et p les nombres respectifs de porteurs négatifs (électrons) et de porteurs positifs (trous) par unité de volume (concentrations) ; on montre que :

$$n^2 = p^2 = n_i^2 = AT^3 e^{-\frac{\Delta B_i}{kT}}$$

avec :

A : constante dépendant du matériau,

T : température absolue en kelvins,

ΔB_i : largeur de la bande interdite en eV,

$k = 1{,}38 \times 10^{-23}$ JK^{-1} : constante de Boltzmann.

Ces concentrations n et p (notée parfois n_i ou p_i) sont appelées concentrations en porteurs intrinsèques. Pour le silicium qui est le semi-conducteur le plus utilisé on a :

$$\Delta B_i = 1{,}2 \text{ eV}$$

$$n_i = 1{,}5 \times 10^{16} \text{ m}^{-3} \text{ à } T = 300 \text{ K}.$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 26

La diode à jonction

1. Les semi-conducteurs dopés

Si on remplace dans un cristal de silicium très pur, certains atomes par des atomes d'un autre corps simple, on dit que l'on dope le cristal avec des impuretés. Le silicium étant tétravalent, on peut choisir d'effectuer ce dopage avec des atomes trivalents (bore, aluminium ou gallium) ou pentavalents (phosphore, arsenic ou antimoine). Dans le premier cas on créera un déficit en électrons ou plutôt un apport de trous. On dit que le semi-conducteur est dopé P et que les impuretés introduites sont accepteuses d'électrons. Dans le second cas, on crée au contraire un apport d'électrons mobiles. Le semi-conducteur est dopé N et les impuretés sont dites donneuses d'électrons.

La concentration en impureté dopante reste toujours très faible quel que soit le cas : de l'ordre de 1 atome d'impureté pour 10^7 atomes de silicium.

Si le semi-conducteur est dopé N, il y a beaucoup plus d'électrons libres que de trous. On dit que les électrons sont les porteurs de charge majoritaires. Dans le cas d'un dopage P, ce sont les trous qui sont les porteurs majoritaires. Dans les deux cas on a : $n \neq p$. En revanche, on a toujours : $np = n_i^2$.



Important

Pour un semi-conducteur dopé N, soit n_D la concentration en impuretés donneuses d'électrons (nombre d'atomes d'impuretés par unité de volume).
On a alors : $n \approx n_D$ et $p \approx 0$.
Pour un semi-conducteur dopé P, soit n_A la concentration en impuretés accepteuses d'électrons (nombre d'atomes d'impureté par unité de volume).
On a alors : $p \approx n_A$ et $n \approx 0$.

Quel que soit le cas, les phénomènes de conduction s'en trouvent très largement modifiés. La conduction est alors dite extrinsèque car ne dépendant plus uniquement du cristal de départ.

2. La jonction PN

En dopant respectivement N et P deux parties d'un même cristal semi-conducteur, on forme un dipôle appelé diode à jonction (figure 26.1). La jonction est la surface de contact située entre les deux parties du cristal dopées différemment.

Bien qu'au départ chacune des deux zones soit électriquement neutre, la mise en contact des deux parties induit un phénomène de migration de porteurs majoritaires de part et d'autre de la jonction : certains trous de la zone P se déplacent vers la zone N qui contient des donneurs d'électrons, tandis que certains électrons de la zone N migrent vers la zone P qui contient des accepteurs d'électrons.

Copyright © 2015 Dunod.

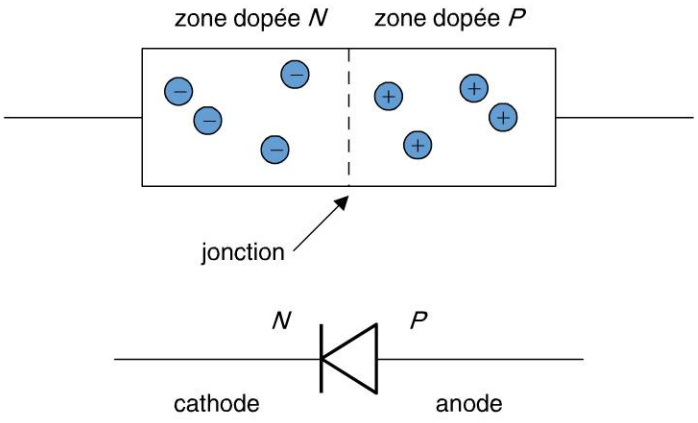


Figure 26.1

Un équilibre s'instaure autour de la jonction, créant ainsi un champ électrique interne $\vec{E}_i$. La zone située autour de la jonction correspondant à ce champ électrique est appelée **zone de déplétion** (figure 26.2). La présence de ce champ électrique se traduit également par la présence d'une différence de potentiel de part et d'autre de la zone de déplétion. Cette différence de potentiel est appelée **barrière de potentiel**. La zone de déplétion se comporte *a priori* comme un isolant et il devient très difficile pour un électron libre, de franchir cette zone.

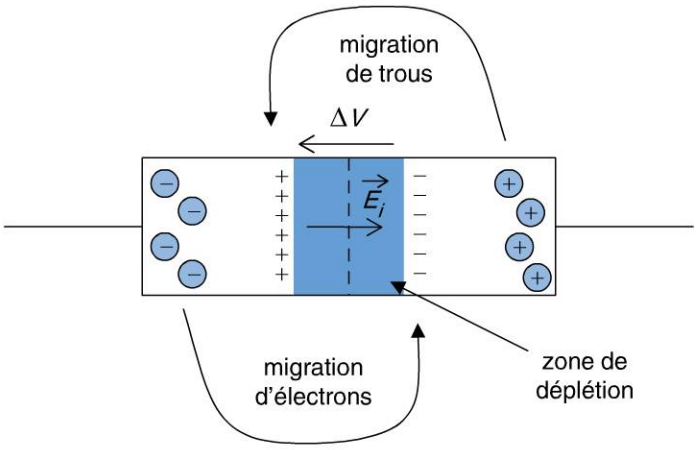


Figure 26.2

C'est cette structure interne très particulière qui fait de la diode à jonction un des composants de base essentiels de l'électronique. Nous allons étudier dans les fiches qui suivent le fonctionnement électrique de cette diode placée dans un circuit et voir que celle-ci se comporte tantôt comme un circuit ouvert, tantôt comme un circuit fermé, ou encore, comme on le dit souvent, que la diode laisse passer le courant dans un sens mais pas dans l'autre. C'est la présence de cette barrière de potentiel interne au niveau de la zone de déplétion qui gouverne ce comportement et permet de construire avec une ou quelques diodes, des montages extrêmement intéressants.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 27 Le principe de fonctionnement de la diode

1. La diode passante et la diode bloquée

Dans une jonction PN, l'application d'une tension V dirigée comme indiqué sur la figure 27.1 crée un champ électrique qui s'ajoute au champ électrique interne (dans le même sens) poussant ainsi les électrons de la zone N à s'éloigner de la jonction, tandis que les trous de la zone P subissent le même phénomène : la zone de déplétion s'élargit ; la jonction devient pratiquement isolante. On dit que la diode est bloquée.

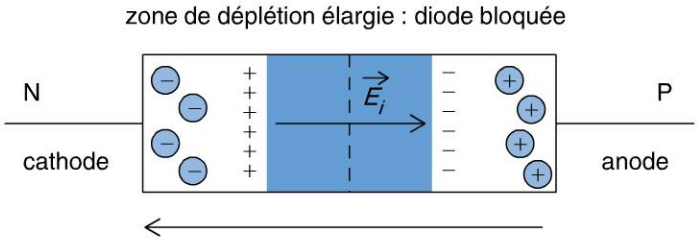


Figure 27.1

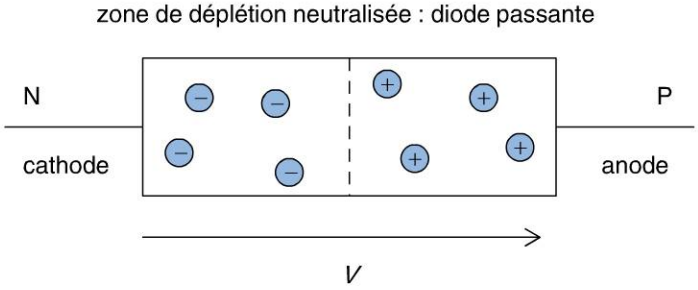


Figure 27.2

Si au contraire on applique une tension V orientée comme indiqué sur la figure 27.2, le champ électrique externe ainsi créé s'oppose au champ interne. La barrière de potentiel est ainsi diminuée : des électrons peuvent franchir la zone de déplétion (de la zone N vers la zone P compte tenu de l'orientation de V) qui devient donc conductrice ; la diode est dite passante. La propriété essentielle de cette diode réside donc dans le fait que la circulation des électrons au travers de la jonction ne peut s'effectuer que dans un sens : de la zone N vers la zone P (de la cathode vers l'anode). Soit V la tension aux bornes de la diode et I le courant qui la traverse. Comme le courant circule de l'anode vers la cathode (sens inverse des électrons), on représentera tension et courant comme cela est indiqué sur la figure 27.3 (convention récepteur).

Copyright © 2015 Dunod.

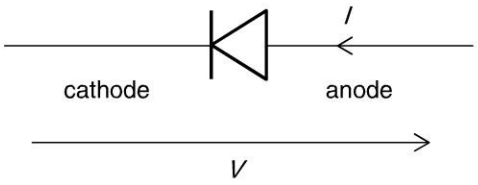


Figure 27.3

2. Détermination de l'état d'une diode

La technique la plus efficace pour démontrer qu'une diode est passante ou bloquée consiste à supposer *a priori* qu'elle est dans un de ces deux états, par exemple qu'elle est bloquée. Si tel est le cas, ceci est très facile à vérifier ; dans le cas contraire, si elle est passante, on aboutit très vite à une absurdité qui montre qu'elle ne peut être bloquée. Dans l'exemple ci-dessous, on supposera que la diode est bloquée et on cherchera la différence de potentiels à ses bornes.

Exemple

Considérons le circuit de la figure 27.4 et vérifions que la diode est bloquée.

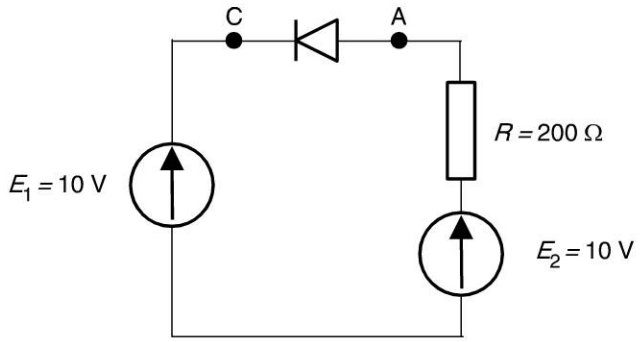


Figure 27.4

En supposant que la diode soit passante, on a $V_A = 10,7$ V, puisque $V_C = 10$ V. La chute de potentiel aux bornes de la résistance (dirigée positivement vers le haut) impose donc un courant dirigé vers le bas (convention récepteur), qui ne peut en aucun cas traverser la diode. Celle-ci ne peut donc pas être passante.

Il est extrêmement important de savoir déterminer si une diode est passante ou bloquée si l'on souhaite analyser le fonctionnement d'un circuit qui en comporte

Exercices 3.1 à 3.3

Dans certains montages, les diodes peuvent être tantôt passantes, tantôt bloquées selon l'évolution des courants et tensions dans le circuit.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 28 Les caractéristiques électriques de la diode

1. La caractéristique électrique réelle de la diode

Si V est effectivement positif, on dit que la diode est polarisée en sens direct. Un courant I peut effectivement circuler dans la diode. Si V est négatif, la diode est polarisée en sens inverse et aucun courant ne peut y circuler. La figure 28.1 montre la caractéristique $I = f(V)$ d'une diode courante.

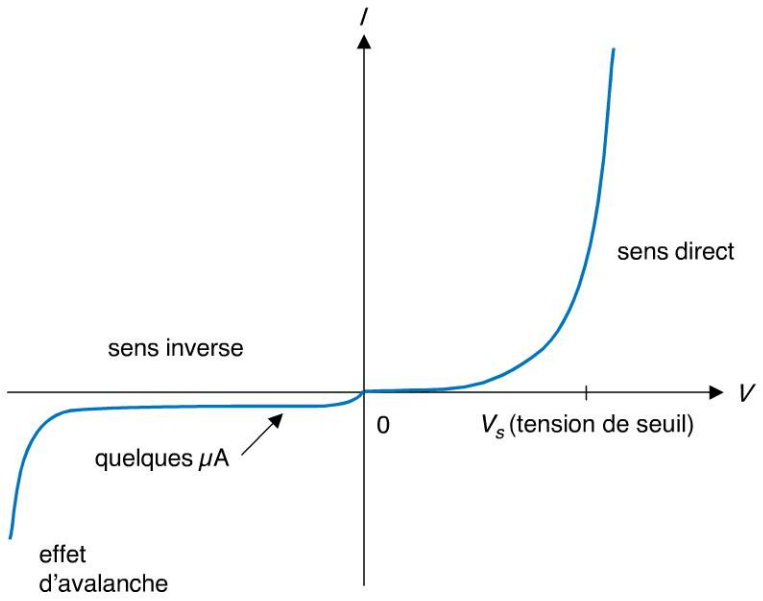


Figure 28.1

Pour la diode réelle, on admet, en sens direct, que :

$I = I_s e^{\frac{Ve}{kT}} = I_s e^{\frac{V}{V_0}}$ avec $V_0 = \dfrac{kT}{e}$ = 25 mV à température ambiante.

I_s étant de l'ordre du mA, $e = 1{,}6 \times 10^{-19}$ C, $k = 1{,}38 \times 10^{-23}$ J · K^{-1}. Sauf pour de très faibles valeurs de I, et sauf pour des valeurs très importantes, la tension V varie peu et est de l'ordre de 0,6 à 0,7 V pour des diodes au silicium. Cette tension est appelée **tension de seuil** et se note souvent V_s. En sens inverse, on admet que le courant est nul (en réalité quelques µA subsistent). Pour des tensions inverses importantes (quelques dizaines de volts en valeur absolue), on observe un effet de conduction forcée au travers de la jonction, effet immédiat et en général destructeur : l'**effet d'avalanche**.

Copyright © 2015 Dunod.

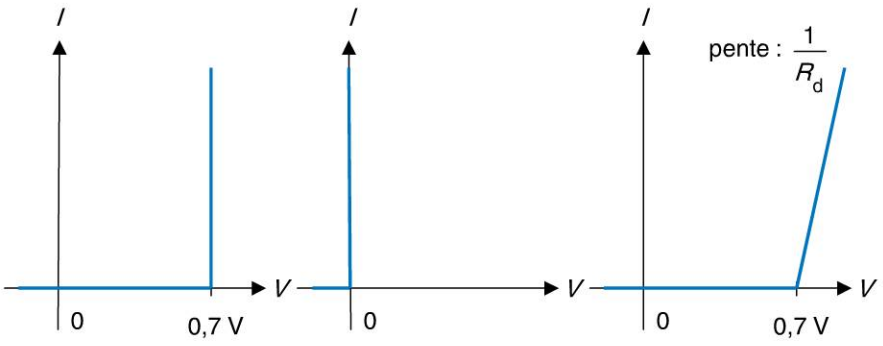
2. Le modèle de diode parfaite

Macroscopiquement parlant, et hormis certaines applications particulières, on admet en général le fonctionnement suivant :

Modèle de diode parfaite

- Diode polarisée en sens direct : $V = 0{,}7$ V, $\forall\ I$; la diode est dite passante.
- Diode polarisée en sens inverse : $I = 0$, $\forall\ V$; la diode est dite bloquée.

Ce modèle de diode dite parfaite est représenté sur la figure 28.2.a.



a. diode parfaite **b.** diode idéale **c.** modèle dynamique

Figure 28.2

3. Le modèle de diode idéale

On peut encore simplifier le modèle en considérant que la tension de 0,7 V est négligeable devant les autres tensions du circuit. On obtient alors le modèle de diode dite idéale dont la caractéristique est schématisée sur la figure 28.2.b.

4. La résistance dynamique de la diode

Si au contraire on souhaite un modèle plus fin et plus proche de la caractéristique de la diode réelle, on peut adopter le modèle représenté sur la figure 28.2.c : on considère que cette caractéristique est formée de deux segments de droites.

Modèle dynamique de la diode

$V < 0{,}7$ V $\Leftrightarrow$ $I = 0$ (diode bloquée)

$V > 0{,}7$ V $\Leftrightarrow$ $I = \dfrac{V - 0{,}7\ \text{V}}{R_d}$ avec R_d résistance dynamique de la diode passante.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 29

La polarisation de la diode

1. La polarisation simple et le point de fonctionnement

On polarise une diode en sens direct en l'incluant dans un circuit de sorte qu'elle soit parcourue par un courant I. Sur le schéma de la figure 29.1, un générateur parfait de tension E continue alimente un dipôle formé d'une résistance R et d'une diode en série.

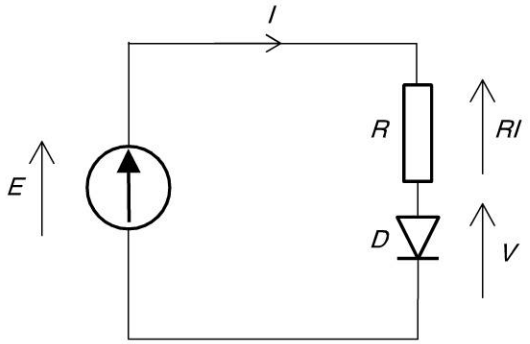


Figure 29.1

On a évidemment : $I = I_s e^{\frac{V}{V_0}}$ et $E = RI + V$

soit encore : $\begin{cases} I = I_s e^{\frac{V}{V_0}} \rightarrow \text{caractéristique de la diode} \\ I = \dfrac{E - V}{R} \rightarrow \text{droite de charge} \end{cases}$

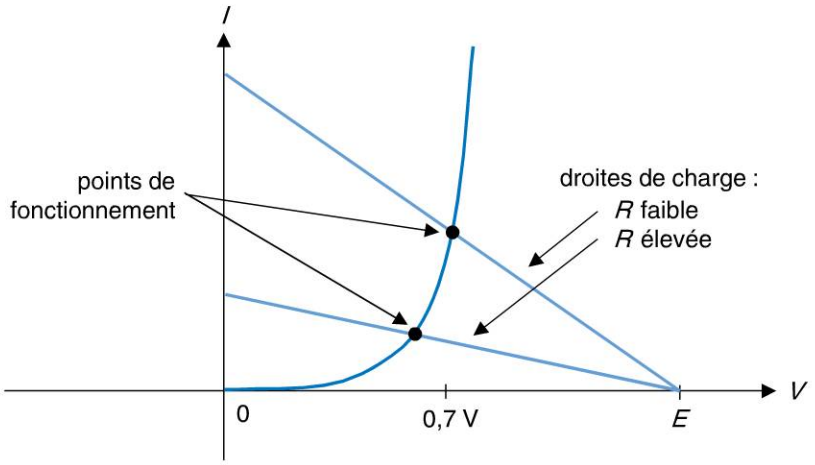


Figure 29.2

Le point d'intersection de ces deux courbes donne le point de fonctionnement du circuit (figure 29.2). On voit bien que pour diverses valeurs de R, la tension V varie peu.

Copyright © 2015 Dunod.

2. Choix du modèle de diode

Le circuit de la figure 29.3 présente une diode polarisée en sens direct alimentée par un générateur de tension E au travers d'une résistance R. On souhaite polariser la diode de sorte qu'elle soit parcourue par un courant déterminé, par exemple $I = 20$ mA. L'objectif consiste à chercher la valeur de R qui permet de fixer ce courant.

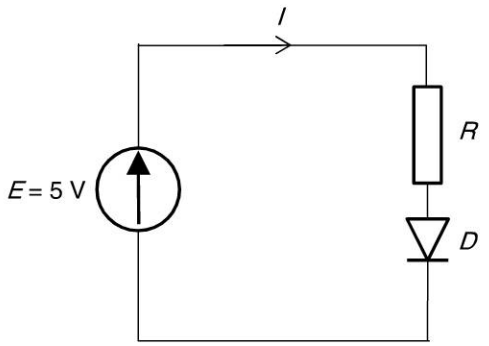


Figure 29.3

Si l'on choisit le modèle de diode dynamique, figure 28.2.c avec, par exemple, une tension de seuil $V_S = 0{,}7$ V et de résistance dynamique $r_d = 10\ \Omega$, la tension V aux bornes de la diode a pour expression : $V = V_S + r_d I$.

La loi des mailles nous donne par ailleurs l'équation : $E = RI + V_S + r_d I$.

On a donc : $$R = \frac{E - V_S}{I} - r_d = \frac{5 - 0{,}7}{20 \times 10^{-3}} - 10 = 205\ \Omega.$$

Si on utilise le modèle de diode parfaite, on a : $V = 0{,}7$ V et la loi des mailles s'écrit à présent : $E = RI + 0{,}7$ V.

On a donc : $$R = \frac{E - 0{,}7}{I} = \frac{5 - 0{,}7}{20 \times 10^{-3}} = 215\ \Omega.$$

Important

On retiendra d'une part, que le modèle dynamique de la diode, figure 28.2.c, est très facile à utiliser et d'autre part, qu'on ne commet pas une erreur très importante en négligeant r_d c'est-à-dire en choisissant le modèle de la diode parfaite, surtout lorsque la diode est placée, comme ici, en série avec une résistance $R >> r_d$.

Dans certains cas que nous aurons l'occasion de rencontrer, aucun des modèles approchés ne sera utilisable et il sera nécessaire de considérer l'équation réelle de fonctionnement de la diode, en particulier lorsque l'on cherche à tirer profit de la fonction exponentielle ou à l'inverse, de la fonction logarithme qui est inhérente au fonctionnement de la diode.

Fiche 28

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 30

La puissance dissipée dans une diode

1. La limitation de puissance d'une diode

Comme tout composant électronique, la diode possède ses propres limites de fonctionnement. En sens direct, la diode parcourue par un courant I et présentant à ses bornes une différence de potentiel V, dissipe (en général sous forme d'énergie calorifique) la puissance $P = VI$. Toute diode possède une puissance limite admissible P_{max}. Graphiquement, cette puissance définit une zone de fonctionnement possible pour la diode (figure 30.1). Le point de fonctionnement doit se trouver en dessous de la courbe d'équation $VI = P_{max}$. Au-delà, la diode serait détruite.

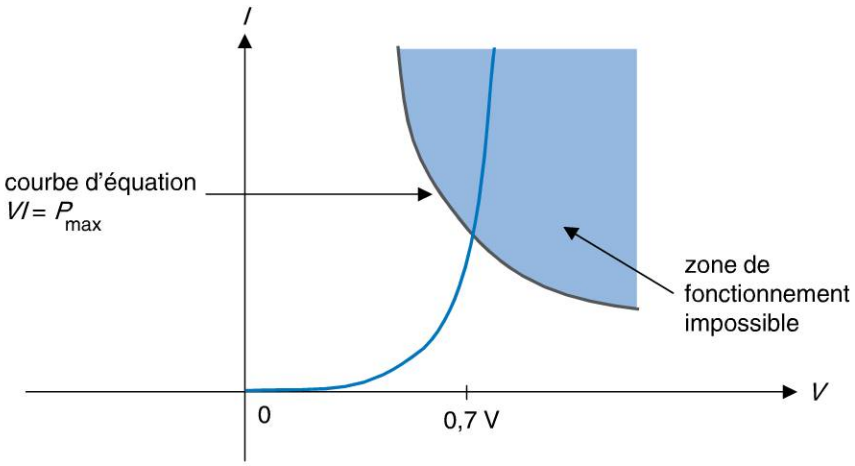


Figure 30.1

2. La détermination de la puissance dissipée dans une diode passante

Pour calculer la puissance dissipée dans une diode passante, il suffit de choisir un des modèles de la diode et de calculer le courant qui la traverse.

Exemple

Sur le schéma de la figure 30.2, la diode est bien passante. En effet, si on suppose qu'elle est bloquée, alors aucun courant ne circule dans le circuit. Il n'y a donc aucune chute de potentiel aux bornes de la résistance. Par conséquent, la diode présente à ses bornes une tension de 10 V dans le sens direct, ce qui est incompatible avec l'hypothèse de départ.
La puissance dissipée dans la diode a pour expression $P = VI$. Si on opte pour le modèle de diode parfaite de la figure 28.2.a, on a $P = 0{,}7\ \text{V} \times I$.
Comme il règne une différence de potentiels de 9,3 V aux bornes de la résistance, on a $I = 93\ \text{mA}$. On a donc : $P = 0{,}7\ \text{V} \times 93\ \text{mA} = 65\ \text{mW}$.

Copyright © 2015 Dunod.

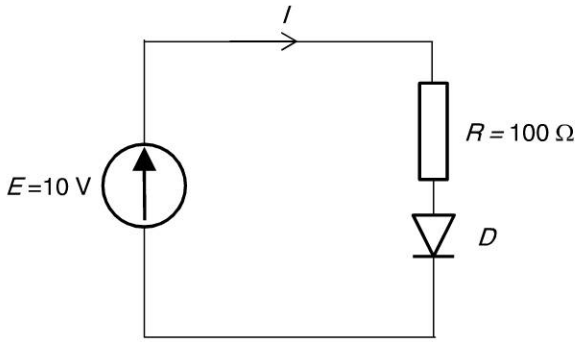


Figure 30.2

Remarque

Lorsqu'une diode est bloquée (polarisée en sens inverse), elle ne dissipe aucune puissance.

3. L'influence du modèle choisi

Si on considère une diode parcourue par un courant I donné, par exemple $I = 25$ mA, il est aisé de comparer les calculs de puissance dissipée en fonction du modèle choisi. Avec le modèle dynamique, en prenant par exemple $V_S = 0{,}7$ V et $r_d = 10\ \Omega$, on a :

$$P = (V_S + r_d I)I = (0{,}7 + 3 \times 25 \times 10^{-3}) \times 25 \times 10^{-3} = 19{,}3 \text{ mW}$$

Avec le modèle de la diode parfaite de la figure 28.2.a, on obtient :

$$P = V_S I = 0{,}7 \times 25 \times 10^{-3} = 17{,}5 \text{ mW}.$$

En utilisant le modèle réel, soit $I = I_s e^{\frac{V}{V_0}}$ avec $V_0 = 25$ mV et $I_s = 2 \times 10^{-15}$ A, on a :

$$P = VI = V_0 \ln\left(\frac{I}{I_s}\right) \cdot I = 18{,}8 \text{ mW}$$

Les écarts entre les différentes valeurs sont assez faibles. Dans une diode passante, le calcul de la puissance se fera, sauf mention contraire, à l'aide du modèle de diode parfaite, figure 28.2.a, puisqu'aucune différence notable de précision n'est relevée à l'aide des deux modèles plus fins. Il n'est évidemment pas possible d'utiliser le modèle idéal, figure 28.2.b, puisque dans ce cas, la tension aux bornes de la diode est supposée nulle et qu'aucun calcul de puissance n'est possible.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 31

Les applications des diodes

En électronique, les diodes sont utilisées pour de multiples usages. Les deux propriétés intéressantes de ces composants sont, d'une part la tension quasi constante à leurs bornes lorsqu'elles sont polarisées en sens direct, et d'autre part le fait qu'elles peuvent alternativement être bloquées ou passantes. Les applications les plus simples qui se basent sur ces propriétés concernent le redressement des signaux alternatifs.

1. Le redressement simple alternance

Dans le montage de la figure 31.1, la diode est supposée idéale, possédant la caractéristique de la figure 28.2.b.

Le circuit est alimenté par une tension sinusoïdale $e(t) = E_0 \sin \omega t$ et on s'intéresse à la tension $u(t)$ aux bornes de R.

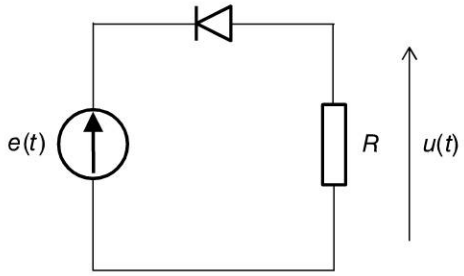


Figure 31.1

La diode est bloquée si et seulement si sa différence de potentiel en sens direct est négative : soit $u(t) - e(t) < 0$. Dans ce cas, aucun courant ne circulant dans le circuit, on a $u(t) = 0$. Dans le cas contraire, $e(t) < 0$, la diode est passante et on a alors $u(t) = e(t)$. Soit le tracé de la figure 31.2.

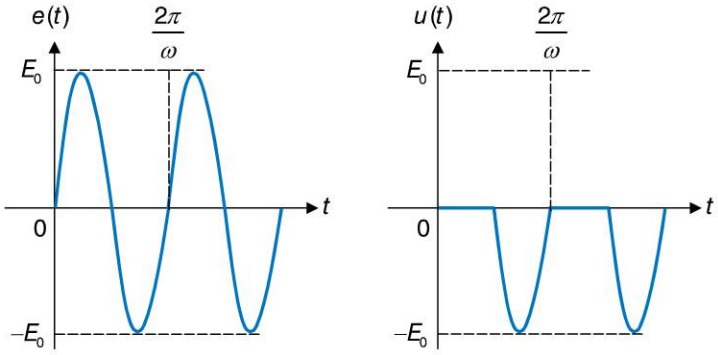


Figure 31.2

Copyright © 2015 Dunod.

2. L'écrêtage des signaux

Le schéma de la figure 31.3 représente un circuit écrêteur dont la fonction consiste à tronquer un signal, par exemple sinusoïdal $e(t) = E_0 \sin \omega t$, en éliminant sa ou ses parties dont la valeur dépasse certains seuils. E_1 et E_2 sont deux sources continues parfaites inférieures à E_0. Les diodes sont idéales : tension de seuil nulle.

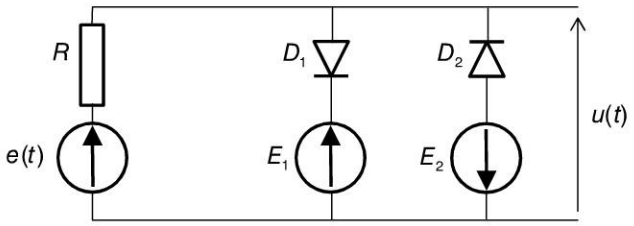


Figure 31.3

Les conditions pour lesquelles les diodes sont bloquées sont :

$$\begin{cases} u(t) > -E_2 \Leftrightarrow \text{D}_2 \text{ bloquée} \\ u(t) < E_1 \Leftrightarrow \text{D}_1 \text{ bloquée} \end{cases}$$

Par conséquent, lorsque ces deux diodes sont bloquées simultanément, et seulement dans ce cas, on a : $u(t) = e(t)$.

On en déduit donc : $-E_2 < e(t) < E_1 \Leftrightarrow u(t) = e(t)$.

- Si $e(t) > E_1$, la diode D_1 devient passante. Comme elle est supposée idéale, la tension à ses bornes est nulle, on a donc : $e(t) > E_1 \Leftrightarrow u(t) = E_1$.
- Si $e(t) < -E_2$, la diode D_2 devient passante et on a : $e(t) < -E_2 \Leftrightarrow u(t) = -E_2$

Cela revient à dire que lorsqu'une diode bascule de l'état bloqué dans l'état passant, elle court-circuite la sortie sur le générateur de tension continue auquel elle est connectée. La figure 31.4 présente la forme de la tension $u(t)$.

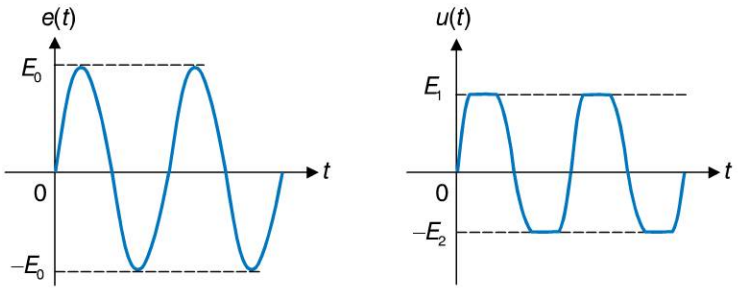


Figure 31.4

Bien d'autres applications peuvent être développées à partir des diodes. Nous aurons l'occasion, tout au long de cet ouvrage, de montrer quelle est l'importance de ces petits composants élémentaires dans de nombreux montages. En attendant, la fiche suivante présente un grand classique des montages à diodes : le pont de Graetz, qui est le dispositif de base de la conversion d'une tension sinusoïdale en une tension continue.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 32

Le redressement double alternance

1. Le montage en pont de Graetz

La figure 32.1 représente un pont de quatre diodes appelé pont de Graetz. Il est alimenté par une tension $e(t) = E_0 \sin \omega t$ et on s'intéresse à la tension $s(t)$ aux bornes de R. On suppose que les diodes présentent des tensions de seuil nulles.

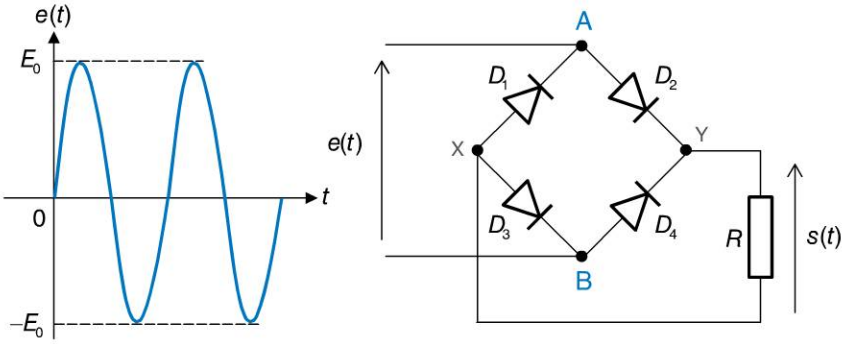


Figure 32.1

2. Analyse du fonctionnement

Pendant la demi-alternance positive (figure 32.2), on a $V_A > V_B$. V_A est la tension la plus élevée dans le circuit. D_2 ne peut être bloquée car cela impliquerait $V_Y > V_A$. Donc D_2 est passante et $V_Y = V_A$. D_3 ne peut être bloquée car cela impliquerait $V_X < V_B$. V_B étant la tension la plus faible du circuit, imposée par l'alimentation, ceci est impossible. D_3 est donc passante et on a $V_X = V_B$.

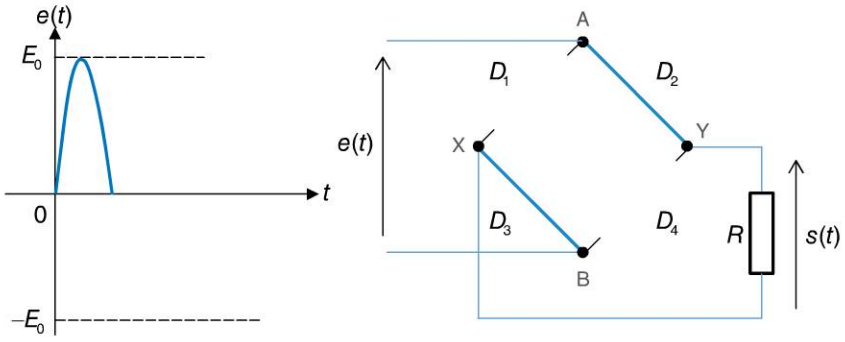


Figure 32.2

$$\text{Par ailleurs : } \left.\begin{matrix} V_A > V_B \\ V_X = V_B \\ V_Y > V_A \end{matrix}\right\} \Rightarrow \begin{cases} V_A > V_X \Rightarrow D_1 \text{ bloquée} \\ V_Y > V_B \Rightarrow D_4 \text{ bloquée} \end{cases}$$

Copyright © 2015 Dunod.

On a alors : $s(t) = e(t)$.

Pendant la demi-alternance négative, on a : $V_A < V_B$. V_A est la tension la plus basse dans le circuit, tandis que V_B est la tension la plus élevée. Cette fois-ci, ce sont les diodes D_1 et D_4 qui sont passantes et les diodes D_2 et D_3 sont bloquées (figure 32.3). On a : $s(t) = -e(t)$.

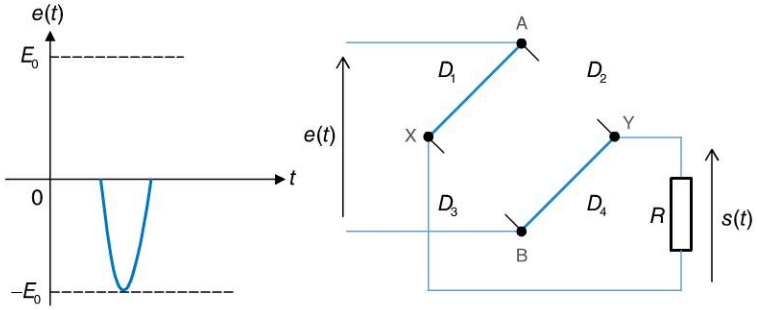


Figure 32.3

En rassemblant les deux cas sur un seul graphe (figure 32.4), on constate que toutes les demi-alternances sont à présent positives et que le signal $s(t)$ possède une composante continue (i.e. valeur moyenne) alors que celle du signal $e(t)$ était nulle.

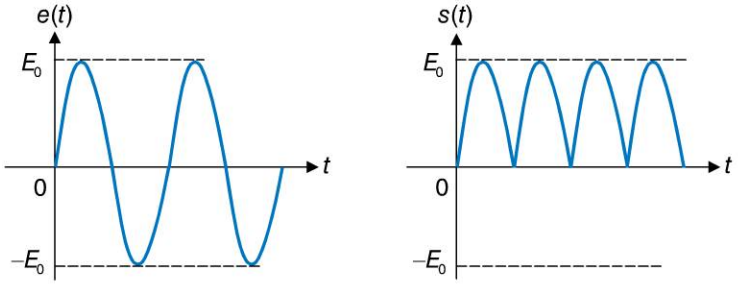


Figure 32.4

Le montage porte bien son nom de redresseur double alternance puisque chaque demi-alternance du signal de départ est à présent positive. La valeur moyenne se calcule aisément mais un inconvénient subsiste : en effet, si le signal de sortie possède bel et bien une composante continue, on ne peut pas à proprement parler de tension continue.

Pour transformer le signal de sortie en tension véritablement continue, il faut éliminer les variations du signal autour de cette composante continue. On y parvient en plaçant en parallèle sur la sortie, un condensateur dit de filtrage ou de lissage dont l'objectif et d'amortir ces variations.

Les ponts de Graetz sont utilisés pour construire des générateurs de tension continue à partir de signaux sinusoïdaux et l'élimination des variations du signal de sortie est donc une condition essentielle à l'obtention d'un signal constant de qualité. Bien souvent, on ne se contente pas d'un simple condensateur de filtrage mais on construit une véritable régulation de tension en aval du redressement double alternance.

Fiche 33

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 33

Les régulateurs de tension

1. La diode Zener

Certaines diodes sont conçues de manière à ce que l'effet d'avalanche ne soit pas destructeur, mais soit au contraire maîtrisé et même utile. Dans ce cas, on parle d'**effet Zener** et de telles diodes sont appelées diodes Zener (figure 33.1). Une diode Zener se polarise en sens inverse et présente à ses bornes, quel que soit le courant qui la traverse, une tension quasiment constante appelée tension Zener et notée V_Z. Les tensions Zener des diodes Zener couramment utilisées vont de quelques dixièmes de volts à plusieurs dizaines de volts (en valeur absolue).

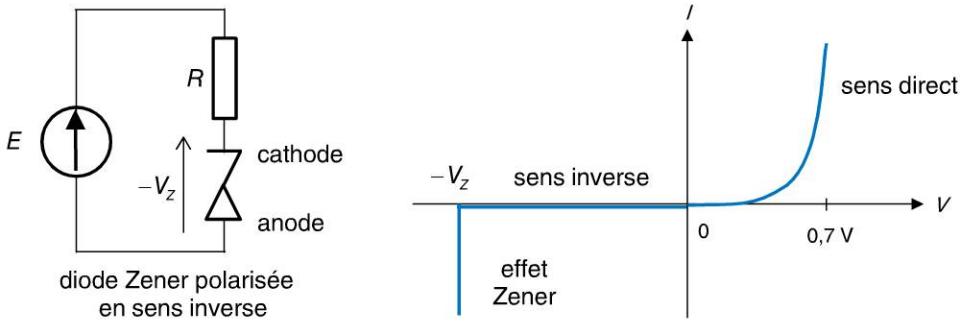


Figure 33.1

2. Le régulateur de tension à diode Zener

Un régulateur de tension est un dispositif qui permet de stabiliser une tension à une valeur fixe et qui est nécessaire pour alimenter des systèmes électroniques qui ont besoin d'une tension ne présentant aucune fluctuation. Le régulateur de tension le plus simple est celui qui tire parti de cette propriété qu'a la diode Zener de présenter à ces bornes une tension constante lorsqu'elle est polarisée en sens inverse (figure 33.2). Dans ce circuit, la tension de sortie U reste constante et égale à $-V_Z$ du moment que la tension E reste supérieure à $-V_Z$.

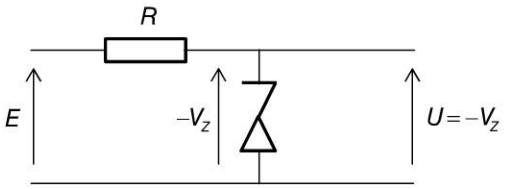


Figure 33.2

Copyright © 2015 Dunod.

Remarque

On choisit la diode Zener en fonction de la tension stabilisée que l'on souhaite obtenir. Par ailleurs, il convient de procéder à une étude précise des puissances susceptibles d'être mises en jeu dans un tel circuit afin de s'assurer que la résistance et la diode Zener restent dans leurs limites de fonctionnement.

3. Le régulateur de tension intégré

Il existe des régulateurs de tension prêts à l'emploi qui se présentent sous la forme d'un petit composant disposant de trois pattes de connexion (figure 33.3). On les utilise de manière extrêmement simple en plaçant à leur entrée la tension non régulée E et on dispose, en sortie, d'une tension stabilisée qui dépend du modèle choisi (5 V, 10 V, 12 V, 15 V, etc.). Il est souvent recommandé de placer un condensateur à l'entrée du boîtier, de l'ordre de quelques dixièmes de µF, (afin d'éviter un possible phénomène oscillatoire).

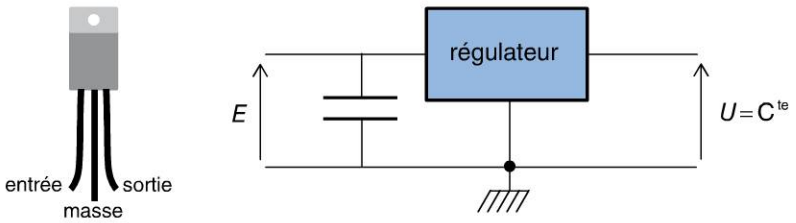


Figure 33.3

4. Le régulateur de tension ajustable

Il est parfois difficile de trouver un régulateur présentant une tension de sortie correspondant exactement à la valeur recherchée. Le montage de la figure 33.4 montre comment on peut décaler la valeur de la tension présente en sortie du régulateur LM317.

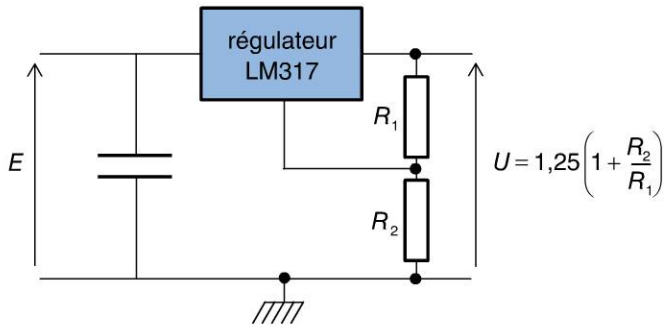


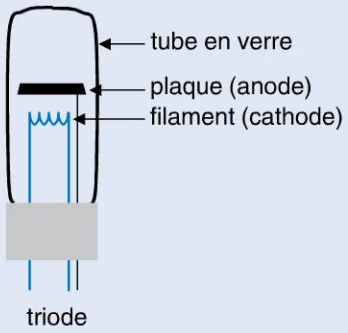
Figure 33.4

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Les ancêtres des semi-conducteurs

C'est Karl Ferdinand Braun, physicien allemand, prix Nobel de physique en 1909, qui fut le premier à expérimenter en 1874 les propriétés électriques d'un cristal de sulfure de plomb (ou galène) en construisant un dispositif qui ne laissait passer le courant électrique que dans un sens.

La première diode



triode

La première diode a véritablement été inventée en 1903 par John Fleming, physicien anglais, sous la forme d'une lampe ou tube électronique composé d'un filament de tungstène parcouru par un courant électrique et par une plaque en tôle mince qui entourait le filament sans le toucher. Le tout était placé sous vide dans une enveloppe de verre. Le filament constitue la cathode qui émet des électrons. Ces derniers, sous certaines conditions de différence de potentiel, peuvent être captés par la plaque qui constitue l'anode. Ce phénomène est une application directe de l'effet Edison, découvert par hasard par Thomas Edison en 1880.

Les premières applications

La première application de ces dispositifs fut la détection d'ondes radio.

En 1906, l'américain Lee De Forest eut l'idée d'intercaler une grille métallique entre le filament et la plaque. En jouant sur les potentiels de la grille et de l'anode, on contrôle le flux d'électron qui atteint l'anode. Ce tube électronique à vide fut appelée triode car possédant trois électrodes et permit de concevoir les premiers amplificateurs à lampes. Cette invention est aussi à l'origine du cinéma parlant, de la TSF, des télécommunications en général et de l'informatique.

Une version plus perfectionnée de la triode a été inventée quelques années plus tard en ajoutant deux grilles supplémentaires afin d'éviter un certain nombre d'inconvénients de la triode simple. Ce nouveau tube, appelé *pentode* est toujours utilisé aujourd'hui et même particulièrement prisé des amateurs de Hi-Fi et des guitaristes. Malgré un certain encombrement et une durée de vie limitée (la cathode s'use avec le temps), ces tubes ou lampes permettent de concevoir des amplificateurs à la pureté sonore incomparable et qui, de surcroît, nécessitent moins de composants que leurs homologues à transistors. Ils fonctionnent par ailleurs en très haute fréquence, ce qui n'est pas obligatoirement le cas des amplis modernes.

Il faudra attendre la fin des années 1940 pour que la diode au germanium vienne remplacer les tubes à vides dans bon nombre d'applications électroniques comme par exemple le redressement. Plus faciles à mettre en œuvre, plus compactes et fonctionnant avec des tensions plus faibles, elles vont devenir, dès les années 1950, le composant de base de l'électronique moderne.

Ensuite, le silicium a pris le pas sur le germanium pour des raisons de coût mais également pour ses propriétés physico-chimiques qui le rendent beaucoup plus intéressant que le germanium.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

3.1 Quand on applique directement une tension de 5 V aux bornes d'une diode :

- ☐ **a.** si la cathode est reliée à la borne positive du générateur, il ne se passe rien
- ☐ **b.** si l'anode est reliée à la borne négative du générateur, la diode est détruite
- ☐ **c.** la diode est détruite dans tous les cas

3.2 La résistance dynamique d'une diode :

- ☐ **a.** est en général très faible
- ☐ **b.** permet de considérer que la diode est équivalente à cette résistance lorsqu'elle est passante
- ☐ **c.** s'exprime en siemens

3.3 Lorsqu'une diode est polarisée en sens inverse :

- ☐ **a.** un effet d'avalanche apparaît si la tension appliquée dépasse un certain seuil
- ☐ **b.** un courant de quelques micro-ampères circule malgré tout dans la diode
- ☐ **c.** elle dissipe une forte chaleur

3.4 Lorsqu'une diode est bloquée :

- ☐ **a.** elle se comporte comme un circuit ouvert
- ☐ **b.** elle se comporte comme un condensateur
- ☐ **c.** elle se comporte comme une résistance infinie

3.5 La cathode d'une diode :

- ☐ **a.** est la borne par laquelle entre le courant en sens direct
- ☐ **b.** correspond à la zone dopée N
- ☐ **c.** est la borne de potentiel le plus bas lorsque la diode est polarisée en sens direct

3.6 Un montage redresseur simple alternance nécessite :

- ☐ **a.** une seule diode
- ☐ **b.** au moins deux diodes
- ☐ **c.** quatre diodes

3.7 Un montage redresseur double alternance nécessite :

- ☐ **a.** quatre diodes
- ☐ **b.** une diode Zener
- ☐ **c.** deux diodes

3.8 Une des principales applications des diodes Zener est :

- ☐ **a.** l'écrêtage des signaux
- ☐ **b.** le redressement double alternance
- ☐ **c.** la régulation de tension

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

3.1 **a.** et **b.** Si la cathode est reliée au potentiel le plus élevé, elle est polarisée en sens inverse. Il y a peu de risque qu'un effet d'avalanche apparaisse pour une tension de 5 V donc la diode sera bloquée. Si c'est l'anode qui est reliée au potentiel le plus élevé, la diode est polarisée en sens direct avec une tension de 5 V à ses bornes. Un courant très intense va la parcourir et risque de causer sa destruction.

3.2 **a.** La pente de la caractéristique de la diode en sens direct est plutôt grande et cette pente est l'inverse de la résistance dynamique. Attention, la diode n'est pas équivalente à sa résistance dynamique. Et bien sûr, cette résistance dynamique s'exprime en ohms. Voir Fiche 28.

3.3 **a.** et **b.** L'effet d'avalanche apparaît effectivement dès qu'on dépasse un certain seuil de tension inverse. Sinon, un très faible courant circule dans la jonction PN. Cela dit, la puissance dissipée dans la diode sera donc très faible et il y a peu de risque qu'elle dégage de la chaleur.

3.4 **a.**, **b.** et **c.** Lorsque la diode est bloquée, la zone de déplétion se comporte comme un isolant ; les trois réponses sont donc acceptables. Une résistance infinie s'apparente en effet à un circuit ouvert. Il est intéressant de s'attarder sur la réponse b : si on appelle e l'épaisseur de la zone de déplétion, S sa section et ε_r, la permittivité diélectrique relative du silicium, la zone de déplétion peut être considérée comme un condensateur plan dont la capacité a pour expression : $C = \frac{\varepsilon_0 \varepsilon_r S}{e}$. Comme e dépend de la tension inverse appliquée, la capacité de la diode varie, de surcroît, en fonction de cette tension.

3.5 **b.** et **c.** En sens direct, le courant entre par l'anode. La cathode (qui est bien dopée N) est donc dans ce cas à un potentiel plus bas.

3.6 **a.** Une seule diode suffit. Voir Fiche 31.

3.7 **a.** Il s'agit du pont de Graetz étudié dans la fiche 32.

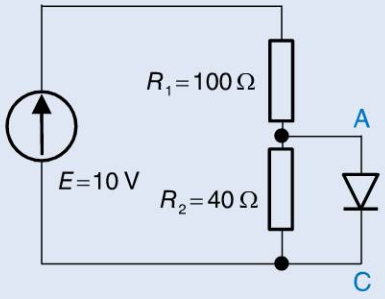
3.8 **c.** Voir Fiche 33.

Copyright © 2015 Dunod.

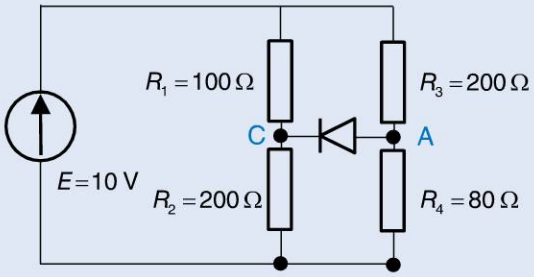
EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p.359).

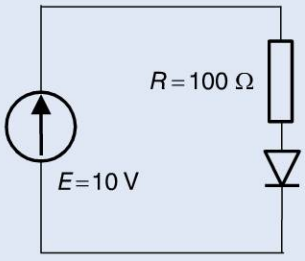
3.1 Dans le circuit représenté sur la figure ci-dessous, déterminer l'état (passant ou bloqué) de la diode. Si elle est passante, déterminer la valeur du courant qui la traverse. On supposera que la diode est parfaite (tension de seuil égale à 0,7 V).



3.2 Dans le circuit représenté sur la figure ci-dessous, déterminer l'état (passant ou bloqué) de la diode. Si elle est passante, déterminer la valeur du courant qui la traverse. On supposera que la diode est parfaite (tension de seuil égale à 0,7 V).

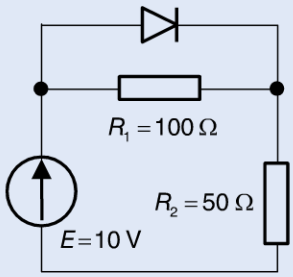


3.3 Dans le montage représenté sur la figure ci-dessous, calculer la puissance dissipée dans la diode. On supposera que la diode est parfaite (tension de seuil égale à 0,7 V).

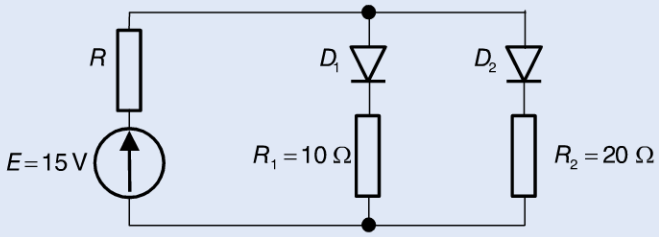


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

3.4 Dans le montage représenté sur la figure ci-dessous, calculer la puissance dissipée dans la diode. On supposera que la diode est parfaite (tension de seuil égale à 0,7 V).



3.5 Deux diodes supposées parfaites supportent chacune une puissance maximale $P_{max} = 200$ mW. Ces diodes sont placées dans le circuit de la figure ci-dessous et on se propose d'ajuster la valeur de R pour qu'aucune des deux diodes ne consomme une puissance supérieure à P_{max}.



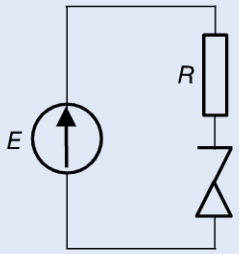
a) Montrer que les deux diodes sont passantes.

b) Calculer les expressions des courants circulant dans les deux diodes.

c) En déduire que la puissance dissipée dans la diode D_1 est la plus importante.

d) Déterminer la condition sur R pour que la puissance dissipée dans chaque diode soit inférieure à P_{max}.

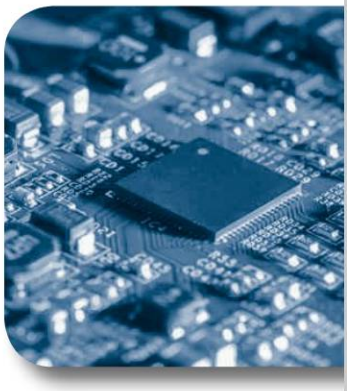
3.6 Dans le circuit représenté sur la figure ci-dessous, déterminer la puissance P_D dissipée dans la diode Zener, ainsi que la puissance P_1 dissipée dans la résistance. Montrer que $P_D + P_1$ correspond bien à la puissance P_0 fournie par le générateur. La diode Zener est caractérisée par une tension $V_Z = 12$ V. On donne $E = 20$ V et $R = 80\ \Omega$.



Copyright © 2015 Dunod.

Chapitre 4

Les transistors bipolaires



Objectifs

Le transistor bipolaire est un composant fondamental des systèmes électroniques. Ses caractéristiques et ses différents types de comportement le destinent à participer à de nombreuses fonctions élémentaires dans pratiquement tous les dispositifs.

Nous abordons dans ce chapitre l'étude de la polarisation du transistor qui correspond à son fonctionnement statique. Cette polarisation est une étape préalable à son fonctionnement en régime variable que nous aborderons au chapitre 5.

Nous verrons également que le transistor n'a pas toujours vocation à fonctionner linéairement et que le régime de commutation permet des applications extrêmement intéressantes.

Copyright © 2015 Dunod.

fiche 34

Le transistor bipolaire

Composant essentiel de l'électronique moderne, le transistor est construit sur la base de deux jonctions différentes qui lui confèrent des caractéristiques électriques un peu plus complexes que celle de la simple diode. C'est à partir de ces caractéristiques que nous pourrons examiner le comportement électrique du transistor.

1. Définition

Un transistor bipolaire est formé d'un cristal de silicium comportant trois zones de dopage distinctes. Selon les cas (voir figure 34.1), les transistors sont dits **NPN** ou **PNP**.

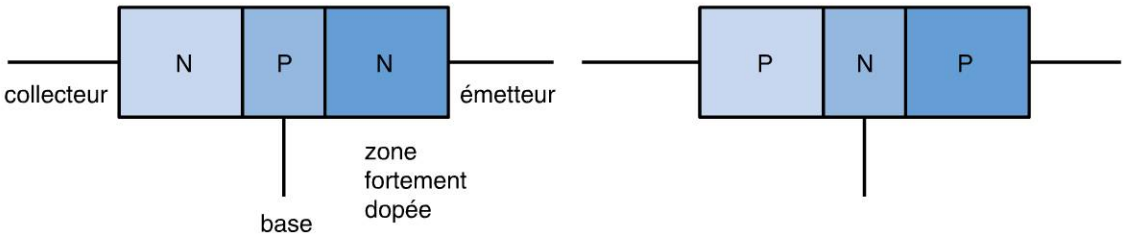


Figure 34.1

Ces trois zones correspondent aux trois bornes du transistor : le collecteur, la base et l'émetteur. La structure d'un transistor n'est pas symétrique. En effet, la zone correspondant à l'émetteur possède un dopage plus important que celle correspondant au collecteur. On ne peut donc pas inverser émetteur et collecteur dans un montage à transistor. Le principe fondamental du fonctionnement de ce dispositif consiste à pouvoir contrôler la conduction des électrons, de l'émetteur vers le collecteur, par le flux d'électrons issu de la base, dans le cas d'un transistor NPN. Dans le cas du transistor PNP, il s'agit de contrôler la conduction des électrons, du collecteur vers l'émetteur par le flux d'électrons entrant dans la base. Schématiquement, on représente les transistors comme indiqués sur la figure 34.2 et on associe à chacun six grandeurs électriques : trois courants et trois tensions.

On a bien évidemment $I_E = I_B + I_C$ et $V_{CB} = V_{CE} - V_{BE}$.

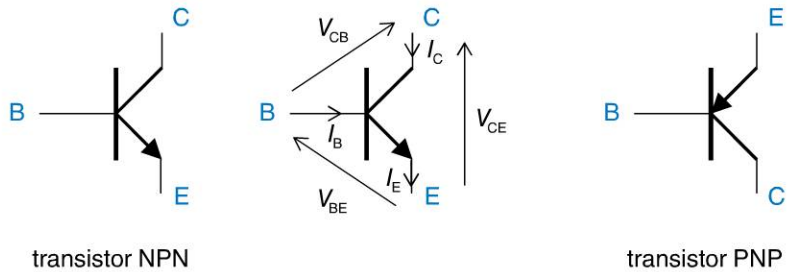


Figure 34.2

Copyright © 2015 Dunod.

2. Les caractéristiques du transistor bipolaire NPN

Le fonctionnement du transistor NPN est décrit par les courbes caractéristiques qui lient les grandeurs électriques précédemment définies. Comme I_E et V_{CB} se déduisent des quatre autres, l'usage est de considérer les caractéristiques liant I_B, I_C, V_{BE} et V_{CE} (figure 34.3). Fondamentalement, il importe de retenir les propriétés suivantes :

- la courbe $I_B = f(V_{BE})$ correspond au fonctionnement de la jonction base – émetteur. Il s'agit donc de la caractéristique d'une diode. On a : $I_B = I_s e^{V_{BE}/V_0}$ avec $V_0 = 25$ mV à température ambiante ;
- le courant de collecteur I_C et le courant de base I_B sont liés par la relation fondamentale $I_C = \beta I_B$. Le coefficient β est une caractéristique intrinsèque du transistor. Il s'agit de son gain en courant. Il est, en général, de l'ordre de quelques dizaines à quelques centaines, selon les types de transistor ;
- la fonction $I_C = f(V_{CE})$ dépend de la valeur de I_B (donc de V_{BE}), ce qui nous donne, finalement, un réseau de caractéristiques.

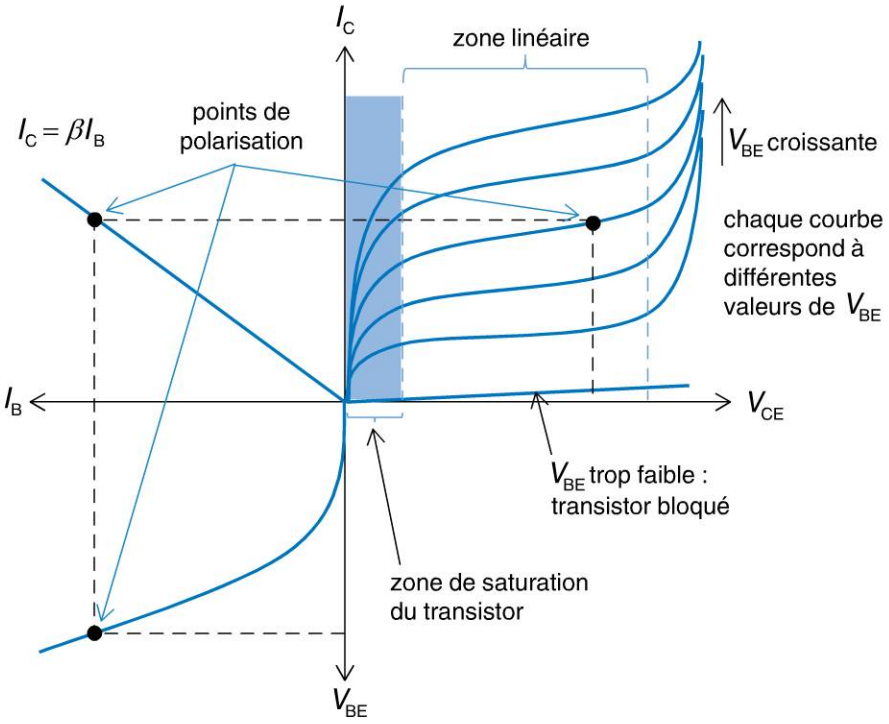


Figure 34.3

Une fois placé dans un montage, le transistor présente des différences de potentiels et des courants donnés. En règle générale, on commence par polariser le transistor, c'est-à-dire par définir les valeurs continues des tensions de base, d'émetteur et de collecteur. Cela permet de définir un point particulier, dit **de polarisation**, sur le schéma de la figure 34.3. Cette opération est réalisée en choisissant judicieusement les composants environnant le transistor (généralement des résistances). Il est ainsi possible de placer le point de fonctionnement où bon nous semble sur le réseau de caractéristiques de la figure 34.3. Lorsque l'on souhaite utiliser ensuite le montage pour faire varier linéairement les grandeurs électriques autour du point de polarisation, il convient de placer ce point dans la zone linéaire.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 35

La polarisation d'un transistor

La polarisation du transistor est un préalable incontournable à son fonctionnement en régime linéaire ou, d'une manière générale, à la mise en œuvre des fonctions que l'on souhaite lui faire remplir. Cette fiche présente, à la lumière du réseau de caractéristiques du transistor, le principe général qui préside au choix des grandeurs électriques que l'on souhaite lui imposer, selon l'application considérée. Nous reviendrons sur cet aspect fondamental qu'est la polarisation lorsque nous étudierons, au chapitre 5, le fonctionnement linéaire du transistor et nous nous contenterons ici, d'un exemple simple destiné à illustrer le principe.

1. Le point de fonctionnement

Polariser un transistor, c'est l'inclure dans un montage qui lui impose un point de fonctionnement, en régime continu, caractérisé par la définition des quatre grandeurs I_B, I_C, V_{BE} et V_{CE}. Le point de polarisation ainsi défini (figure 34.3), peut se trouver :

- dans la zone linéaire d'une caractéristique $I_C = f(V_{CE})$. On dit que le transistor est correctement polarisé pour fonctionner linéairement (nous verrons au cours du prochain chapitre que cela revêt une importance capitale dans un grand nombre d'applications du transistor). Dans ce cas, on admet que $V_{BE} = 0{,}7\ \text{V}$;
- dans la zone de saturation d'une caractéristique $I_C = f(V_{CE})$. Dans ce cas, on dit que le transistor est saturé et on a $V_{CE} \to 0$. Ce phénomène est en général causé par un courant de base trop important. On admet alors que tout se passe comme si le transistor, entre son collecteur et son émetteur, était équivalent à un court-circuit ;
- Sur la caractéristique particulière $I_C \approx 0$ correspondant à une tension V_{BE} trop faible. Le transistor est alors bloqué. Tout se passe comme si le transistor, entre son collecteur et son émetteur, se comportait comme un circuit ouvert.

Exemple

La figure 35.1 présente un exemple de circuit de polarisation très simple d'un transistor NPN. Dans un tel transistor, le courant de base est toujours orienté positivement vers la base, le courant de collecteur, vers le collecteur et le courant d'émetteur est compté positivement sortant de l'émetteur.
En supposant que ce transistor est polarisé de sorte que le point de fonctionnement se situe dans la zone linéaire, on a : $V_{BE} = 0{,}7\ \text{V}$.

Comme l'émetteur est relié à la masse, on a $V_E = 0$ et donc $V_B = 0{,}7\ \text{V}$.

D'où $I_B = \dfrac{V_{CC} - 0{,}7\ \text{V}}{R_B}$ et $I_C = \beta I_B = \beta \dfrac{V_{CC} - 0{,}7\ \text{V}}{R_B}$

Et : $V_{CE} = V_C = V_{CC} - R_C I_C = V_{CC} - \dfrac{\beta R_C (V_{CC} - 0{,}7\ \text{V})}{R_B}$

Copyright © 2015 Dunod.

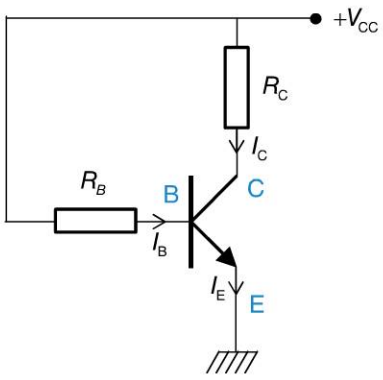


Figure 35.1

Ce calcul suppose *a priori* que le transistor est correctement polarisé. Le résultat trouvé pour V_{CE} validera ou non cette hypothèse. Seule une valeur positive (et suffisamment éloignée de 0 de surcroît) valide cette hypothèse. Si on souhaite que le point de polarisation se trouve au milieu de la zone linéaire (nous verrons plus loin quel est l'intérêt de ce choix), on opte en général pour une valeur de V_{CE} voisine de $0{,}6 \times V_{CC}$.

2. La polarisation du transistor PNP

Les principes de fonctionnement et de polarisation du transistor PNP diffèrent de ceux du transistor NPN par les sens des courants (figure 35.2) et par la relation $V_{BE} = -0{,}7\ \text{V}$. Noter que dans ce cas, la différence de potentiels V_{CE} est négative. La relation $I_C = \beta I_B$ reste valable à condition de compter positivement les courants I_B et I_C sortant respectivement de la base et du collecteur.

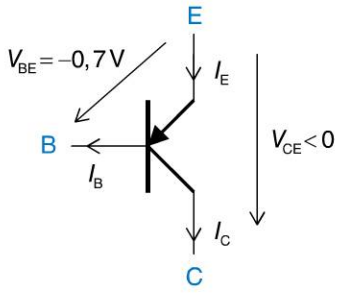


Figure 35.2

L'étude des montages à transistors PNP ne pose pas de difficulté particulière par rapport à ceux composés de transistors NPN. En faisant bien attention aux signes qui sont différents, on appliquera les mêmes règles de calcul pour déterminer les équations de fonctionnement et les points de polarisation.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 36

L'approche physique de la polarisation

1. Le transistor commandé en tension

La première approche physique naturelle de la polarisation du transistor NPN consiste à considérer qu'il s'agit d'un système électrique commandé par la tension base-émetteur, autrement dit V_{BE}.

- Lorsque $V_{BE} < 0{,}7$ V, la diode base-émetteur est bloquée (figure 36.1). Comme il est très rare que V_{CE} soit négatif, on a :

$$V_{CE} > 0 \Rightarrow V_{BE} = V_{BC} + V_{CE} < 0{,}7\text{ V} \Rightarrow V_{BC} < 0{,}7\text{ V}.$$

La jonction base-collecteur est donc bloquée également. Les trois zones du transistor sont donc comme déconnectées les unes des autres : le transistor est bloqué.

- Lorsque $V_{BE} = 0{,}7$ V, la jonction base-émetteur devient passante (figure 36.2). Comme l'émetteur est fortement dopé N, un flux très important d'électrons est injecté dans la base. Une faible partie de ces électrons se recombinent aux trous de la base, générant ainsi un faible courant de base, tandis que la majeure partie d'entre eux franchit la jonction base-collecteur pour produire le courant de collecteur. Le transistor conduit.

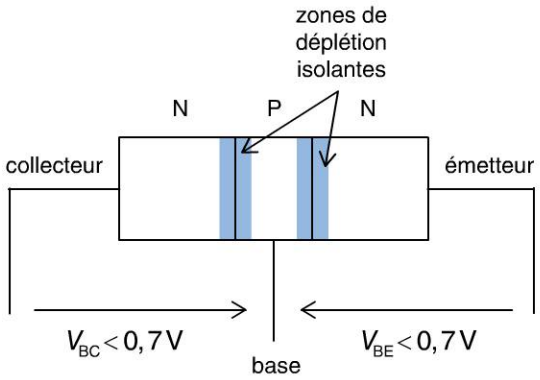


Figure 36.1

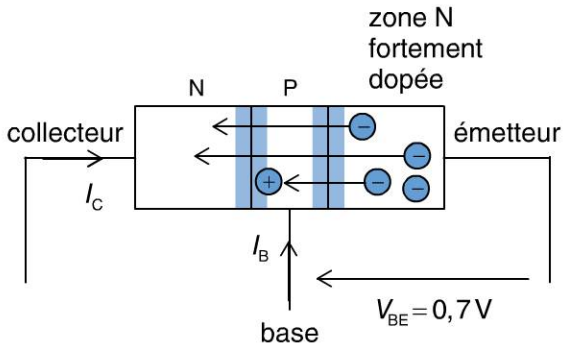


Figure 36.2

Copyright © 2015 Dunod.

2. Le transistor commandé en courant

On peut aussi considérer le transistor comme un dipôle collecteur-émetteur commandé par le courant de base. En effet, la valeur du courant de base I_B détermine entièrement le type de fonctionnement du transistor.

- Si $I_B \approx 0$ ou s'il est trop faible, le transistor est bloqué. Dans ce cas, le dipôle formé par le collecteur et l'émetteur du transistor se comporte comme un circuit ouvert : $I_C \approx 0$, quelle que soit la valeur de V_{CE}.
- Si I_B est trop important, le point de polarisation se trouve sur une caractéristique $I_C = f(V_{CE})$ située très haut dans le quadrant des caractéristiques (I_C, V_{CE}) de la figure 34.3. Une valeur élevée du courant I_C amène obligatoirement le point de polarisation dans la zone de saturation du transistor. Dans ce cas, on aura $V_{CE} \approx 0$ quel que soit le courant de collecteur I_C. Le dipôle collecteur-émetteur se comporte comme un court-circuit ; le courant de collecteur ne vérifie plus la relation $I_C = \beta I_B$; le transistor est saturé.



Remarque

En réalité, une tension limite de saturation V_{CEsat} de quelques dixièmes de volts subsiste.

- Si I_B possède une valeur qui place le point de polarisation dans la zone linéaire d'une caractéristique $I_C = f(V_{CE})$, le dipôle collecteur-émetteur est parcouru par un courant de collecteur tel que $I_C = \beta I_B$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 37

Le fonctionnement en commutation

1. Détermination de l'état de conduction d'un transistor

Si un transistor n'est pas polarisé dans sa zone linéaire, il peut être soit bloqué (V_{BE} et I_B sont très faibles), soit saturé (V_{CE} très faible). Il existe de nombreux systèmes faisant appel à cette propriété des transistors. On parle alors de fonctionnement en commutation dans le cas où seuls les deux états (bloqué ou saturé) nous intéressent. En règle générale, une simple analyse du point de polarisation suffit à déterminer si le transistor est bloqué ou saturé. Dans le cas de la figure 37.1, on constate immédiatement que $V_{BE} = 0$. Le transistor est donc bloqué et son courant de collecteur est nul.

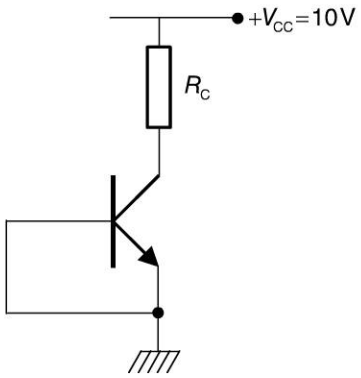


Figure 37.1

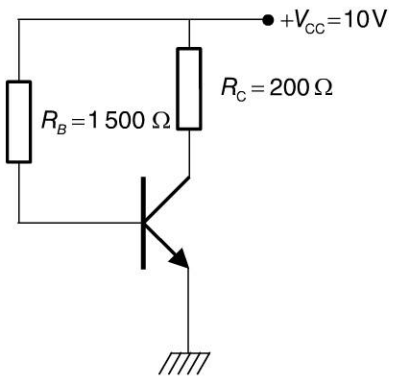


Figure 37.2

Le cas de la figure 37.2 est moins évident et nécessite une méthode particulière : pour déterminer l'état de conduction du transistor, on suppose qu'il est polarisé dans sa zone linéaire. Si ce n'est pas le cas, on aboutit rapidement à une contradiction. Ainsi, si le transistor est polarisé dans sa zone linéaire, on a : $V_{BE} = V_B = 0{,}7$ V.

D'où : $I_B = \dfrac{V_{CC} - V_B}{R_B} = \dfrac{10 - 0{,}7}{1\,500} = 6{,}2$ mA et $I_C = \beta I_B = 50 \times 0{,}0062 = 0{,}31$ A.

Copyright © 2015 Dunod.

Calculons à présent $V_{CE} = V_C$. On a : $V_{CC} - V_C = R_C I_C$.

D'où : $V_C = V_{CC} - R_C I_C = 10 - 200 \times 0{,}31 = -52$ V.

Or la tension V_{CE} ne peut descendre en dessous de 0 V. L'hypothèse de départ est donc fausse. Le courant I_C ne pourra jamais atteindre cette valeur de 0,31 A mais se stabilisera à une valeur correspondant à $V_C = 0$ V.

Soit : $I_C = \dfrac{V_{CC}}{R_C} = \dfrac{10}{200} = 50$ mA.

Le transistor est donc saturé. Il faut noter que dans ce cas, l'égalité $I_C = \beta I_B$ n'est plus valable. On a, en réalité : $I_C < \beta I_B$.

2. Applications

Il existe de nombreuses applications des transistors fonctionnant en commutation car dans ce cas, il agit comme un interrupteur que l'on peut commander. Bon nombre de fonctions logiques peuvent aussi être implémentées à partir de ce principe. Par exemple, la figure 37.3 représente la fonction logique de négation. Lorsque $V_E = 5$ V, on a $V_S = 0$ V et réciproquement. En effet, si $V_E = 0$ V, la jonction base-émetteur est bloquée. Aucun courant de base, ni de collecteur ne peut circuler. La différence de potentiels aux bornes de R_C est donc nulle et on a $V_s = V_{CC} = 5$ V.

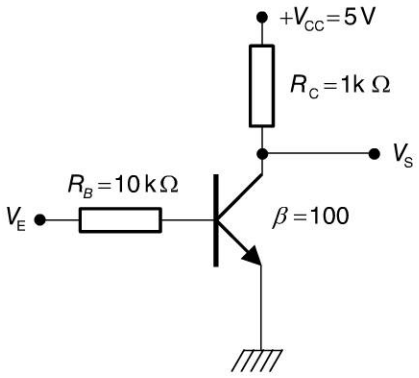


Figure 37.3

Si, au contraire, $V_E = 5$ V, la jonction base-émetteur est correctement polarisée et, comme l'émetteur se trouve à la masse, on a $V_B = 0{,}7$ V.

Le courant de base est donc égal à : $I_B = \dfrac{V_1 - V_B}{R_B} = \dfrac{5 - 0{,}7}{10^4} = 0{,}43$ mA.

On en déduit le courant de collecteur puis la tension V_s :

$$I_C = \beta I_B = \beta \frac{V_1 - V_B}{R_B} = 100 \times 0{,}43 \times 10^{-3} = 43 \text{ mA}$$

$$V_{CC} - V_s = R_C I_C \Rightarrow V_s = V_{CC} - R_C I_C = 5 - 1\,000 \times 43 \times 10^{-3} = -38 \text{ V}.$$

Cette valeur étant impossible à obtenir, le transistor ne peut être que saturé à la valeur $V_C = V_s = 0$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 38

Les montages à plusieurs transistors

De nombreux montages fort utiles nécessitent l'utilisation de plusieurs transistors comme le montage Darlington et le montage différentiel que nous décrivons ici. Ils sont particulièrement intéressants dans la construction d'amplificateurs aux performances exigeantes.

Nous verrons plus tard qu'il existe d'autres montages typiques (push-pull, miroirs de courant, etc.) basés sur l'utilisation simultanée de plusieurs transistors, parfois même d'un transistor NPN et d'un transistor PNP dits complémentaires, c'est-à-dire qui possède des caractéristiques similaires, tout en étant caractérisés par des tensions et courants et sens opposés.

1. Le montage Darlington

Le montage de la figure 38.1 représente deux transistors placés en cascade au sein d'un montage dit **Darlington**. Les transistors T1 et T2 sont caractérisés respectivement par des gains en courant β_1 et β_2. Ils sont supposés être polarisés dans leur zone linéaire. Ce montage permet, à partir de deux transistors différents, de construire un dispositif dont le gain en courant est le produit des deux gains β_1 et β_2. Le montage Darlington constitue, en quelque sorte, un « super-transistor ».

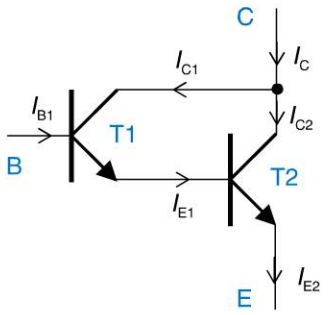


Figure 38.1

Après avoir remarqué que le courant de collecteur I_{C1} de T1 devient le courant de base de T2, soit I_{B2}, on peut écrire : $I_{C1} = \beta_1 I_{B1} \Rightarrow I_{E1} = I_{B2} = (\beta_1 + 1) I_{B1}$.

D'où : $I_{C2} = \beta_2 I_{B2} = \beta_2 (\beta_1 + 1) I_{B1}$.

La loi des nœuds nous donne immédiatement :

$$I_C = I_{C1} + I_{C2} = \beta_1 I_{B1} + \beta_2 (\beta_1 + 1) I_{B1} = [\beta_1 + \beta_2 (\beta_1 + 1)] I_{B1}.$$

Par ailleurs : $I_{E2} = (\beta_2 + 1) I_{B2} = (\beta_2 + 1)(\beta_1 + 1) I_{B1}$.

En considérant que les gains de chacun des deux transistors sont grands devant 1, on peut simplifier ces expressions :

$$I_C \approx [\beta_1 + \beta_2 \beta_1] I_{B1} = \beta_1 (1 + \beta_2) I_{B1} \approx \beta_1 \beta_2 I_{B1} \Rightarrow I_{E2} \approx \beta_1 \beta_2 I_{B1}.$$

Copyright © 2015 Dunod.

2. Le montage différentiel

La figure 38.2 représente deux transistors supposés identiques avec $\beta = 100$, dont on relie collecteurs et émetteurs. On s'intéresse au point de polarisation V_C.

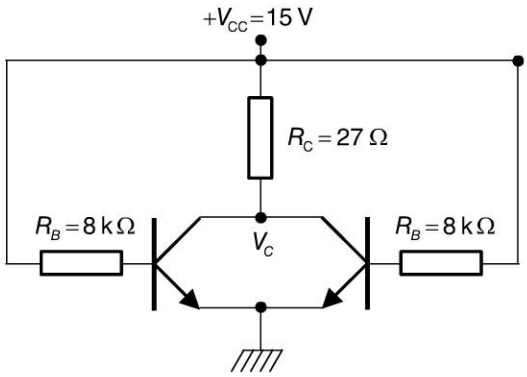


Figure 38.2

Le montage étant symétrique, les deux courants de base sont égaux. En supposant que les transistors sont polarisés dans leur zone de fonctionnement linéaire et compte tenu du fait que les émetteurs sont reliés à la masse, chacune des deux tensions de base vaut : $V_B = 0,7$ V. Les courants de base ont donc pour intensités :

$$I_B = \frac{V_{CC} - V_B}{R_B} = \frac{15 - 0,7}{8 \times 10^3} = 1,79 \text{ mA}.$$

Chacun des deux transistors présente donc le même courant de collecteur :

$$I_C = \beta I_B = 100 \times 1,79 \times 10^{-3} = 179 \text{ mA}.$$

Le courant circulant dans la résistance R_C est donc égal à la somme de ces deux courants I_C identiques, soit $2I_C$. On a donc : $V_{CC} - V_C = 2R_C I_C$.

Soit : $V_C = V_{CC} - 2R_C I_C = 15 - 2 \times 27 \times 0,179 = 5,33$ V.

Remarque

Ce type de circuit figure parmi les plus importants en électronique. Il s'agit d'un montage différentiel qui est à la base des amplificateurs du même nom que nous étudierons au chapitre suivant.

Nous retrouverons ce montage différentiel à plusieurs reprises puisqu'il est à la base d'un dispositif amplificateur particulier capable, justement, d'amplifier la différence entre deux signaux, d'où sa dénomination. Nous verrons par ailleurs qu'il existe plusieurs versions de cet amplificateur possédant des qualités différentes selon les aménagements que l'on y implémente.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Toute une gamme de transistors

Inventé en 1947 par trois Américains John Bardeen, William Shockley et Walter Brattain, le transistor s'impose dès les années 1950 comme une alternative robuste et efficace au tube électronique. Il fonctionne sous des tensions moins élevées, consomme peu d'énergie, il est facile à fabriquer et à miniaturiser. Il est de fait, aujourd'hui, la brique de base de toute l'électronique moderne.

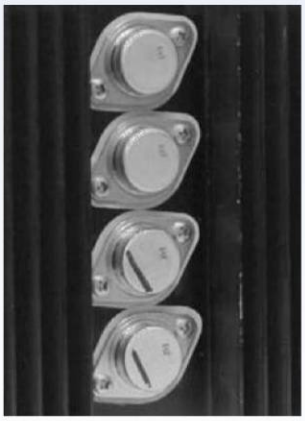
Il en existe de multiples modèles qui, d'une manière générale, se distinguent :

- par les valeurs maximales de leur tension V_{CE} et de leur courant I_C ainsi que par la valeur maximale du produit $V_{CE}\,I_C$, qui correspond à la puissance maximale admissible par le transistor ;
- par les conditions dans lesquelles ils peuvent être utilisés (température, environnement à radiations, etc.) ;
- par la précision de leurs caractéristiques.

Les transistors se présentent sous la forme de différents boîtiers dans lequel les semi-conducteurs sont implantés. Certains boîtiers sont traversants, ce qui signifie qu'ils sont dotés de pattes de connexions destinées à être soudées sur des circuits imprimés percés. D'autres sont dits CMS (composants pour montage en surface) dont les pattes, plus larges, sont soudées directement, sans perçage, à la surface des circuits. Cette dernière solution est particulièrement bien adaptée au montage des composants par des robots. Ci-dessous plusieurs types de boîtiers usuels. Les cinq premiers sont traversants ; le boîtier SOT 89 est un boîtier CMS.



Les transistors de puissance se présentent souvent en boîtiers TO 3 et doivent en général être montés sur des radiateurs afin de dissiper la chaleur qu'ils produisent sous peine de voir le fonctionnement du transistor se dégrader et même d'entraîner sa destruction. Il existe des radiateurs adaptés aux boîtiers de moyenne puissance comme le TO 39 ou le TO 220.



Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

4.1 Lorsqu'un transistor bipolaire NPN est saturé :

☐ **a.** sa tension base-émetteur est proche de 0 V

☐ **b.** sa différence de potentiels collecteur-émetteur est proche de 0 V

☐ **c.** la relation $I_C = \beta I_B$ n'est plus valable

4.2 Si on applique une tension $V_{BE} = 1\,V$ entre la base et l'émetteur d'un transistor NPN :

☐ **a.** le transistor sera saturé

☐ **b.** le transistor sera détruit

☐ **c.** le transistor sera bloqué

4.3 Si on applique une tension $V_{BE} = -1\,V$ entre la base et l'émetteur d'un transistor NPN :

☐ **a.** le transistor sera saturé

☐ **b.** le transistor sera détruit

☐ **c.** le transistor sera bloqué

4.4 Un transistor NPN étant formé d'une zone P formant sa base et de deux zones N formant son collecteur et son émetteur :

☐ **a.** on peut inverser émetteur et collecteur sans perturber le fonctionnement du transistor

☐ **b.** la structure du transistor est parfaitement symétrique

☐ **c.** on ne peut pas inverser émetteur et collecteur

4.5 Un transistor NPN est bloqué :

☐ **a.** si sa tension V_{BE} est voisine de 0 V

☐ **b.** si son courant de base est nul

☐ **c.** si son courant de collecteur est nul

4.6 Dans un transistor NPN, les électrons circulent :

☐ **a.** de l'émetteur vers la base

☐ **b.** de l'émetteur vers le collecteur

☐ **c.** du collecteur vers la base

4.7 Quand un transistor PNP est polarisé correctement, on a :

☐ **a.** $V_{BE} = -0{,}7\,V$

☐ **b.** $I_C = -I_B$

☐ **c.** $V_{BE} < 0$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

4.1 **b.** et **c.** Le phénomène de saturation est en général causé par un courant de base trop important. La relation $I_C = \beta I_B$ n'est plus valable et on a $V_{CE} \rightarrow 0$.

4.2 **b.** La jonction base-émetteur du transistor fonctionne comme une diode. Appliquer une tension très supérieure à 0,7 V aura pour conséquence de faire apparaître un courant de base très élevé qui sera, sans aucun doute, destructeur.

4.3 **c.** Comme pour une diode, l'application d'une tension négative faible entre la base et l'émetteur bloque cette jonction. En revanche, si cette tension devenait trop importante, en valeur absolue, on observerait un effet d'avalanche destructeur.

4.4 **c.** La structure du transistor n'est pas symétrique et il n'est donc pas possible d'inverser collecteur et émetteur. La zone correspondant à l'émetteur possède un dopage plus important que celle correspondant au collecteur.

4.5 **a.**, **b.** et **c.** Le transistor est bloqué lorsque sa tension V_{BE} tend vers 0, ce qui a pour conséquence un courant de base nul et un courant de collecteur tout aussi nul.

4.6 **a.** et **b.** Voir Fiche 36.

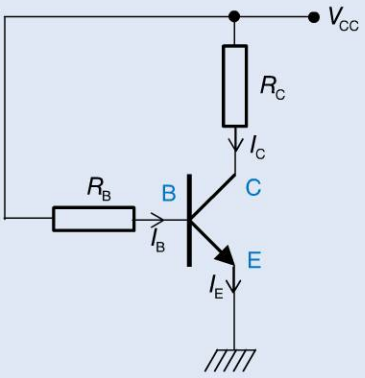
4.7 **a.** et **c.** Voir Fiche 35.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 362).

4.1 On considère le montage de la figure ci-dessous dans lequel le transistor est caractérisé par $\beta = 100$. Montrer que le transistor est polarisé dans sa zone de fonctionnement linéaire et calculer son point de polarisation. On suppose que la tension de saturation du transistor est $V_{CE} = 0{,}2$ V. On a $R_B = 10$ kΩ, $R_C = 50$ Ω et $V_{CC} = 10$ V.

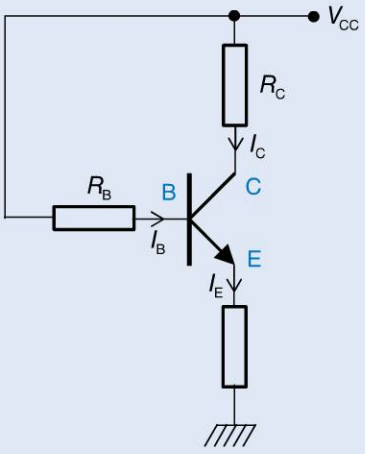


4.2 On reprend le schéma de la figure précédente en changeant uniquement la résistance de collecteur qui vaut à présent $R_C = 1\,000$ Ω. Montrer que le transistor est à présent saturé et que l'égalité $I_C = \beta I_B$ n'est plus vérifiée.

4.3 On reprend une fois de plus le schéma de la figure ci-dessus avec, cette fois-ci $R_C = 4\,000$ Ω. La résistance R_B est variable et $V_{CC} = 10$ V. Calculer I_{Csat}, le courant de saturation du transistor et en déduire la condition sur R_B qui assure une polarisation du transistor dans sa zone de fonctionnement linéaire. On donne $\beta = 100$.

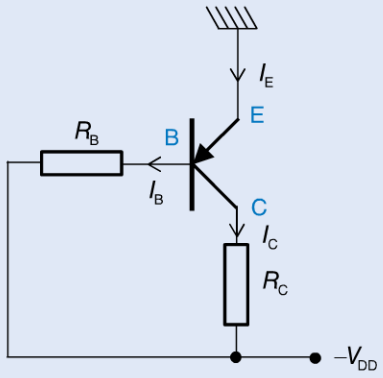
4.4 Dans le montage de la figure ci-dessous, calculer les valeurs des courants I_B, I_C et I_E puis déterminer les potentiels aux points B, C et E.

On donne : $\beta = 200$, $R_B = 14$ kΩ, $R_C = 50$ Ω, $R_E = 70$ Ω et $V_{CC} = 15$ V.

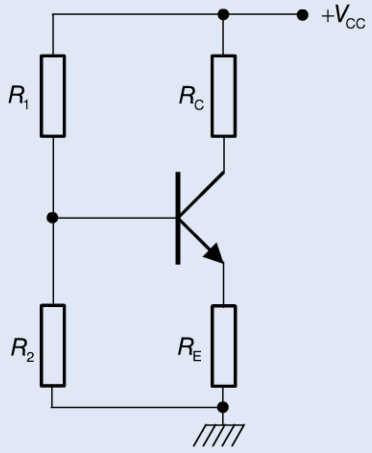


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

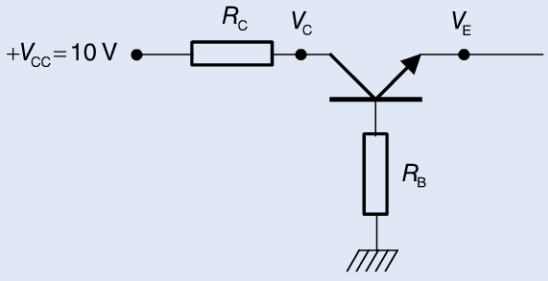
4.5 Dans le montage de la figure ci-dessous, calculer les valeurs des courants I_B, I_C et I_E puis déterminer les potentiels aux points B, C et E. On donne $\beta = 100$, $R_B = 10\,k\Omega$, $R_C = 50\,\Omega$ et $-V_{DD} = -10\,V$.



4.6 Dans le montage de la figure ci-dessous, calculer les valeurs des quatre résistances de sorte que l'on obtienne un point de polarisation caractérisé par les potentiels $V_C = 6\,V$ et $V_E = 2\,V$ avec un courant de base $I_B = 100\,\mu A$. On donne $\beta = 100$ et $V_{CC} = 10\,V$.



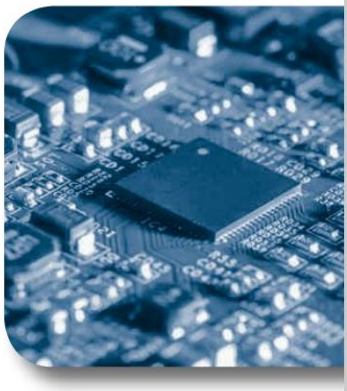
4.7 Dans le schéma de la figure ci-dessous qui représente une partie réduite d'un montage, le potentiel au collecteur du transistor a pour valeur $V_C = 4\,V$. Les résistances ont pour valeurs $R_B = 10\,k\Omega$ et $R_C = 100\,\Omega$. Calculer le potentiel V_E de l'émetteur du transistor, celui-ci étant supposé polarisé dans sa zone de fonctionnement linéaire. Le gain du transistor est $\beta = 200$.



Copyright © 2015 Dunod.

Chapitre 5

Les transistors bipolaires en régime dynamique



Objectifs

Un des principaux intérêts du transistor bipolaire consiste à faire varier ses différentes grandeurs électriques (courants et tensions) autour de son point de polarisation. On parle alors de régime variable ou dynamique. Si les variations de tensions et de courants ont de suffisamment faibles amplitudes, les grandeurs électriques associées varieront linéairement. On parle alors aussi de régime de petits signaux.
Ce fonctionnement est à la base de l'une des fonctions essentielles de l'électronique : l'amplification des signaux électriques.

Copyright © 2015 Dunod.

fiche 39 Les paramètres hybrides du transistor NPN

Comme cela a déjà été évoqué à plusieurs reprises, l'un des intérêts du transistor bipolaire réside dans la possibilité de faire varier ses grandeurs électriques (courants et tensions) autour d'un point de polarisation donné en supposant que ces variations sont linéaires, c'est-à-dire proportionnelles à la cause qui leur donne naissance. L'étude de ce fonctionnement linéaire du transistor va nous conduire à définir un certain nombre de paramètres fondamentaux qui, le moment venu, nous permettront de mettre en équations simples le fonctionnement des montages.

1. Le régime de petits signaux

Si un transistor bipolaire est polarisé en un point correspondant à V_{BE_0}, I_{B_0}, I_{C_0} et V_{CE_0} (figure 39.1) et que l'on fait varier la tension base-émetteur autour de la tension V_{BE_0}, on peut écrire $v_{BE}(t) = V_{BE_0} + \delta v_{BE}(t)$ où $\delta v_{BE}(t)$ représente la variation de la tension base-émetteur autour de son point de polarisation (ou point de repos).

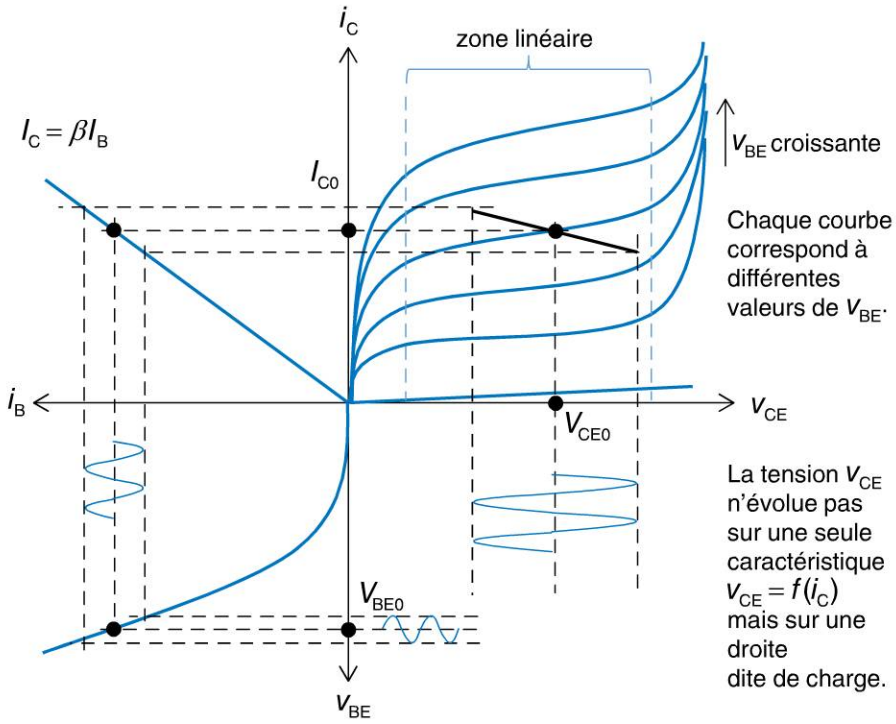


Figure 39.1

Une variation de la tension v_{BE} induit inévitablement une variation du courant de base i_B, donc du courant de collecteur i_C. Il s'en suit, par conséquent, une variation de la tension v_{CE}. On imagine fort bien en observant ce diagramme, que de très petites variations de v_{BE} sont susceptibles d'engendrer de grandes variations de v_{CE}, ce qui permet d'envisager le fonctionnement du transistor comme la base de la fonction d'amplification.

Copyright © 2015 Dunod.

On parle de régime dynamique de petits signaux lorsque les variations de v_{BE} sont suffisamment faibles pour supposer que la variation du courant de base est linéaire. Cela revient à assimiler localement la courbe $i_B = f(v_{BE})$ à une droite. Dans ces conditions, i_C et v_{CE} varient aussi linéairement avec v_{BE}. Ainsi, une variation sinusoïdale de v_{BE} se traduit par des variations sinusoïdales de chacune des autres grandeurs électriques associées au transistor.

2. Les paramètres hybrides

Lorsque le transistor fonctionne linéairement en régime de petits signaux, on peut exprimer les variations de i_C et de v_{CE} en fonction des variations de v_{BE} ou de i_B, ou inversement.



Important

Pour des raisons de commodité d'écriture, nous choisirons désormais de nommer v_{BE}, i_B, i_C et v_{CE} les variations de ces grandeurs autour de leurs points de repos, respectivement V_{BE_0}, I_{B_0}, I_{C_0} et V_{CE_0}.

Les expressions qui lient ces grandeurs variables entre elles, en régime linéaire, s'expriment ainsi :

$$\begin{cases} v_{BE} = h_{11} i_B + h_{12} v_{CE} \\ i_C = h_{21} i_B + h_{22} v_{CE} \end{cases}$$

ou encore : $$\begin{pmatrix} v_{BE} \\ i_C \end{pmatrix} = \begin{pmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{pmatrix} \begin{pmatrix} i_B \\ v_{CE} \end{pmatrix} = (H) \begin{pmatrix} i_B \\ v_{CE} \end{pmatrix}$$

La matrice H est la matrice hybride du transistor en régime de petits signaux. Les coefficients h_{ij} sont appelés **paramètres hybrides du transistor**.

- h_{11} correspond à la résistance dynamique de la jonction base-émetteur (on dit aussi de la diode base-émetteur). Sa valeur est de l'ordre du kilo-ohm. Elle dépend normalement de la température et du courant de base.
- h_{12} est un nombre sans dimension très faible. En règle générale, on considère que $h_{12} \approx 0$.
- h_{21} est le gain en courant du transistor, soit $h_{21} = \beta$.
- h_{22} est homogène à l'inverse d'une résistance, c'est-à-dire à une conductance, et s'exprime en siemens (S). Ce paramètre, appelé conductance de sortie, est tel que $1 / h_{22}$ est de l'ordre de quelques dizaines de kilo-ohms. Sous certaines conditions, on pourra considérer que $h_{22} \approx 0$.

Ces paramètres hybrides vont nous permettre, à l'instar de ce que nous avons déjà étudié pour les quadripôles, de construire des schémas équivalents des montages étudiés et d'en déduire un certain nombre de paramètres macroscopiques fondamentaux : gains, impédances d'entrée et de sortie, notamment.

Fiche 15, 16, 17

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 40

Le schéma équivalent du transistor

Le schéma équivalent du transistor en régime de petits signaux est un modèle qui n'est valable que pour les composantes variables des grandeurs électriques. Il suppose que le transistor est polarisé dans sa zone de fonctionnement linéaire et que les signaux sont d'une amplitude qui reste compatible avec l'hypothèse de linéarité de fonctionnement, autrement dit, d'amplitude suffisamment faible. La construction du schéma équivalent global d'un montage est une étape indispensable pour déterminer ses caractéristiques de fonctionnement.

1. Le modèle basé sur les paramètres hybrides

On peut représenter le fonctionnement du transistor en régime linéaire de petits signaux par un modèle de type quadripôle en considérant, par exemple, que les grandeurs d'entrée sont v_{BE} et i_B et que i_C et v_{CE} constituent les grandeurs électriques de sortie (figure 40.1.a). Dans ces conditions, on peut proposer un schéma équivalent du transistor, valable uniquement pour les composantes variables de ces grandeurs électriques (figure 40.1.b).

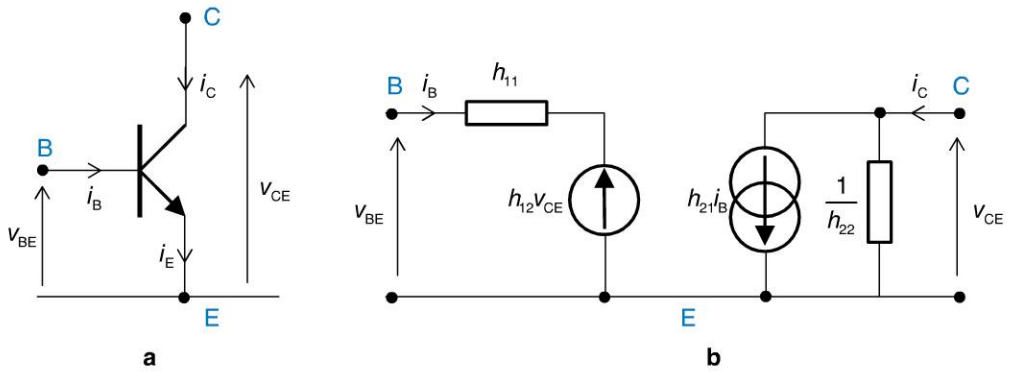


Figure 40.1

Selon que l'on néglige h_{12} ou que l'on néglige à la fois h_{12} et h_{22}, d'autres schémas équivalents plus simples peuvent être utilisés (figure 40.2).

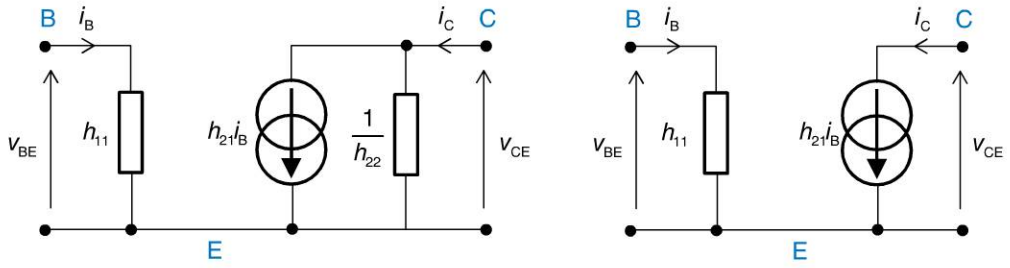


Figure 40.2

Copyright © 2015 Dunod.

2. La construction des schémas équivalents

Le schéma équivalent représente le fonctionnement dynamique du transistor. Ce schéma ne concerne que les signaux (courants ou tensions) variables. Lorsque le transistor est inclus dans un montage quelconque (par exemple, celui de la figure 40.3), il est nécessaire de proposer un schéma équivalent de l'ensemble. Vis-à-vis des signaux variables, un point quelconque porté à un potentiel constant (et c'est le cas pour tous les points reliés à l'alimentation $+V_{CC}$) se trouve donc à la masse puisque la tension en ce point ne peut en aucun cas varier. Dans un schéma équivalent en régime de petits signaux, le potentiel 0 correspond donc aux points dont la partie variable de la tension est nulle.

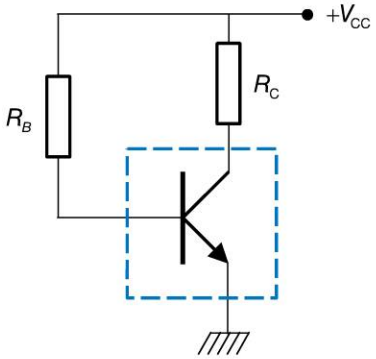


Figure 40.3

La figure 40.4 présente le schéma équivalent du montage réel en régime de petits signaux. Dans ce schéma équivalent, les résistances R_1 et R_C sont reliées à la masse alors qu'elles sont reliées à $+V_{CC}$ dans le montage original.

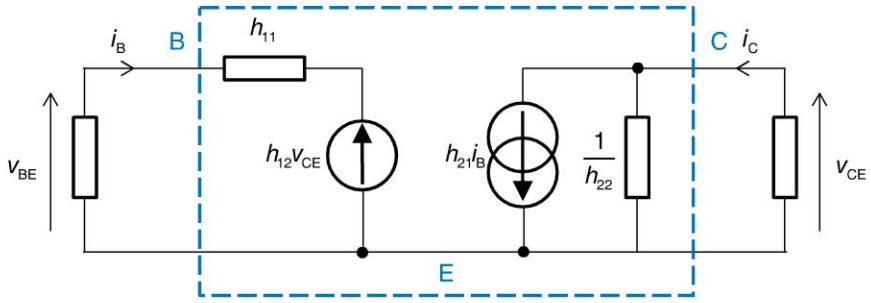


Figure 40.4

Dans un schéma équivalent en régime de petits signaux variables, seules les composantes variables des signaux sont considérées. Tous les potentiels constants sont équivalents à la masse.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 41

Les amplificateurs

1. Définitions

Un **amplificateur de tension** est un système électronique qui permet de multiplier l'amplitude d'un signal d'entrée $v_e(t)$ par une constante G_V pour obtenir un signal de sortie $v_s(t) = G_V v_e(t)$. La constante G_V est appelée **gain en tension de l'amplificateur**.

Un **amplificateur de courant** permet d'effectuer une opération similaire sur les courants. Ainsi, si on appelle $i_e(t)$et $i_s(t)$ les courants d'entrée et de sortie d'un tel dispositif, on aura : $i_s(t) = G_A i_e(t)$. La constante G_A est appelée gain en courant de l'amplificateur.

Certains amplificateurs amplifient à la fois la tension et le courant. Ce sont des **amplificateurs de puissance**.

Les transistors, compte tenu de leurs propriétés, se prêtent très bien à la réalisation de montages amplificateurs variés.

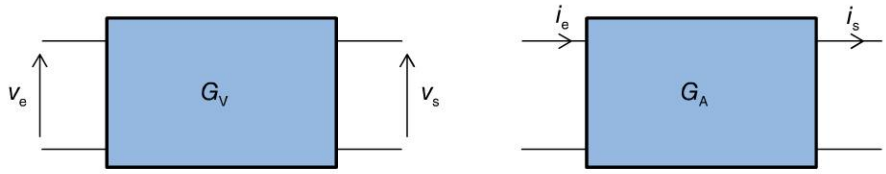


Figure 41.1

2. Les résistances d'entrée et de sortie

On utilise un amplificateur en connectant une source de tension à amplifier sur son entrée et, d'une manière générale, en reliant une charge à sa sortie. Cette charge est destinée à « utiliser » le signal ainsi amplifié (figure 41.2).

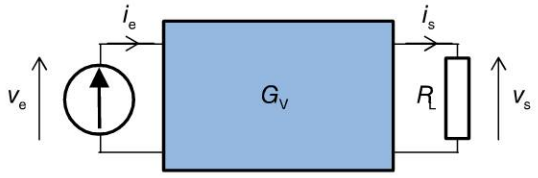


Figure 41.2

Comme les amplificateurs sont des montages généralement linéaires, on peut appliquer le théorème de Thévenin à leurs bornes de sortie. Ainsi, l'amplificateur, vu de sa sortie, est équivalent à un dipôle de Thévenin composé d'un générateur de tension parfait placé en série avec une résistance R_S dite de sortie (ou d'une impédance de sortie Z_S). Le générateur de tension parfait correspond à la tension à vide que l'on note v_{s0}.

Copyright © 2015 Dunod.

Si on court-circuite le générateur placé à l'entrée du circuit, on a : $R_S = -\frac{v_s}{i_s}$.

Lorsque l'amplificateur, vu de ses bornes de sortie, est équivalent à un dipôle contenant en série un générateur de courant, l'impédance de sortie est considérée comme infinie.

De même, l'amplificateur, vu de ses bornes d'entrée, est équivalent à une résistance d'entrée R_e (ou à une impédance d'entrée Z_e) telle que : $R_e = \frac{v_e}{i_e}$.

D'une manière générale, cette résistance d'entrée dépend de la résistance de charge R_L placée en sortie du montage.

3. Les limites de fonctionnement d'un amplificateur

Tout amplificateur est également caractérisé par son excursion de sortie qui correspond aux valeurs limites (supérieure et inférieure) que peut prendre la valeur de sa tension de sortie : $V_{min} < v_s < V_{max}$.

Dans un amplificateur de tension, cette excursion, de fait, limite aussi l'amplitude admissible du signal d'entrée : $\frac{V_{min}}{G_V} < v_e < \frac{V_{max}}{G_V}$.

En tentant d'amplifier un signal d'entrée d'amplitude trop élevée, le signal de sortie risque de « saturer » à V_{min} et/ou à V_{max}.

4. Les condensateurs de découplage

Les amplificateurs à transistors ont un fonctionnement basé sur des variations de tensions ou de courants autour de valeurs constantes dites de polarisation. Très souvent, la borne d'entrée d'un amplificateur correspond à la base d'un transistor qui, pour fonctionner en régime linéaire, est polarisée à une tension non nulle. C'est autour de cette tension non nulle que doit varier le signal d'entrée. Or, le générateur placé à l'entrée de l'amplificateur délivre, le plus souvent, une tension variant autour du potentiel 0 V. Pour autoriser la liaison des deux éléments, on insère un condensateur dont le rôle consiste à isoler les deux composantes continues des signaux tout en se comportant comme un court-circuit vis-à-vis des composantes variables de ces signaux. Ce condensateur est appelé condensateur de découplage.

5. Les différents types d'amplificateurs

Il existe de nombreux types d'amplificateurs utilisant des transistors bipolaires selon les caractéristiques et performances recherchées. Le choix d'un montage peut être dicté par la valeur recherchée pour un gain en tension, un gain en courant ou même les deux. La valeur attendue pour l'impédance d'entrée ou l'impédance de sortie est également très importante. Selon le type de signal à amplifier, on pourra également s'orienter vers des montages plus sophistiqués : amplificateurs différentiels, amplificateurs push-pull, etc. Les fiches qui suivent présentent les montages les plus courants avec, à chaque fois, la même méthode d'étude qui est basée sur la construction du schéma équivalent.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 42

L'amplificateur à émetteur commun

1. Le montage

La figure 42.1 représente un amplificateur à émetteur commun dans lequel le transistor est supposé polarisé dans sa zone de fonctionnement linéaire. Les résistances R_1 et R_2 sont choisies de sorte que h_{11} soit très inférieur à la résistance équivalente à leur association en parallèle R_0 et on formule également l'hypothèse que la résistance R_C est du même ordre de grandeur que h_{11}. Le générateur v_e délivre une tension variant autour du potentiel 0 V. Le condensateur de découplage C_1 permet d'isoler le point de polarisation de la base du transistor de ce potentiel 0 V tout en se comportant comme un court-circuit pour la composante variable. Le condensateur C_E, quant à lui, permet de considérer l'émetteur du transistor comme étant à la masse vis-à-vis des composantes variables tout en préservant son point de polarisation. L'émetteur est donc la référence commune entre l'entrée et la sortie, d'où le nom de montage à émetteur commun.

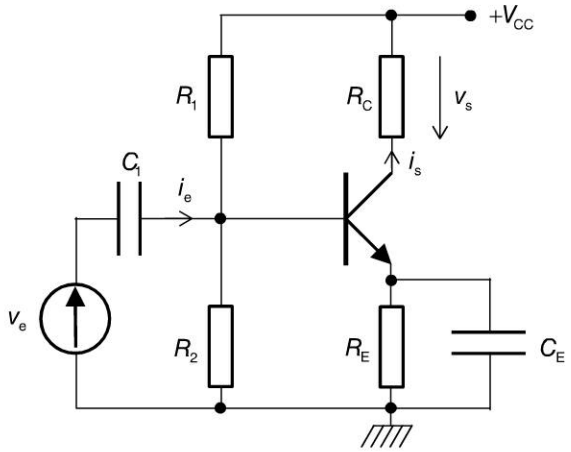


Figure 42.1

2. Le schéma équivalent

Le montage de la figure 42.2 représente le schéma équivalent de ce montage en régime de petits signaux. Les deux résistances de polarisation R_1 et R_2 étant associées en parallèle, on peut les remplacer par une seule résistance $R_0 = \dfrac{R_1 R_2}{R_1 + R_2}$.

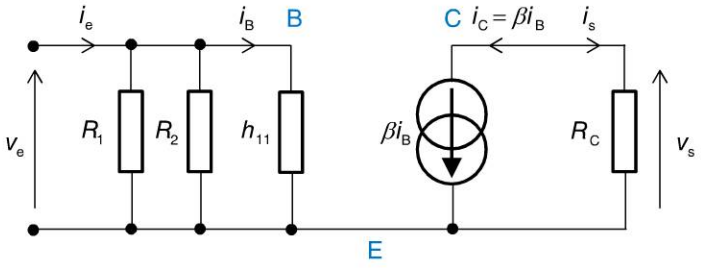


Figure 42.2

Copyright © 2015 Dunod.

3. Le calcul des gains en tension et en courant

Pour déterminer le gain en tension, on calcule successivement la tension v_s et la tension v_e en fonction du courant de base i_B. Sur le schéma équivalent, on lit immédiatement l'expression de la tension de sortie : $v_s = R_C i_s = -R_C \beta i_B$.

Par ailleurs, comme $R_0 >> h_{11}$, i_B est très supérieur au courant circulant dans la résistance R_0. On a donc $i_B \approx i_e$, d'où $v_e = h_{11} i_B$.

D'où : $G_V = \dfrac{v_s}{v_e} = \dfrac{-R_C \beta i_B}{h_{11} i_B} = -\dfrac{R_C \beta}{h_{11}}$.

Comme R_C et h_{11} sont du même ordre de grandeur et que β est généralement élevé, le gain en tension est donc, la plupart du temps, élevé : $G_V >> 1$.

Le gain en courant se détermine aisément : $i_s = -\beta i_B$ et $i_e = i_B \Rightarrow G_A = \dfrac{i_s}{i_e} = -\beta$.

Il est donc très élevé.

Comme $h_{11} << R_0$, l'impédance d'entrée a pour expression : $Z_e = \dfrac{v_e}{i_e} \approx \dfrac{h_{11} i_B}{i_B} = h_{11}$.

Le dipôle formé par les bornes de sortie étant une source de courant parfaite, l'impédance de sortie de l'amplificateur est infinie.



L'amplificateur à émetteur commun possède un grand gain en courant et un grand gain en tension. Il s'agit donc d'un amplificateur de puissance. Son impédance d'entrée correspond peu ou prou à h_{11}, donc de l'ordre du kilo-ohm ; son impédance de sortie est infinie.

L'étude mise en œuvre autour de cet amplificateur à émetteur commun sera la même quel que soit le type d'amplificateur étudié. La méthode à retenir est la suivante :

- Étude du point de polarisation à partir du montage proposé.
- Construction du schéma équivalent en régime de petits signaux variables. Il s'agit de remplacer le transistor par son modèle hybride équivalent dans le montage complet. Dans le schéma équivalent, tous les potentiels constants sont considérés comme étant à la masse vis-à-vis des signaux variables. Bien noter que très souvent, on utilise le schéma équivalent simplifié du transistor avec uniquement son gain en courant et sa résistance d'entrée.
- Détermination du gain en courant et/ou du gain en tension à partir du schéma équivalent.
- Détermination des impédances d'entrée et de sortie.

Ces quatre derniers paramètres sont en général les quatre caractéristiques fondamentales qui décrivent le fonctionnement de l'amplificateur.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 43

L'amplificateur à collecteur commun

1. Le montage

Le montage de la figure 43.1 représente un amplificateur à collecteur commun. Le transistor est supposé polarisé dans sa zone de fonctionnement linéaire. Les résistances R_1 et R_2 sont choisies de sorte que h_{11} et βR_E soient très inférieures à la résistance équivalente à leur association en parallèle R_0. Le générateur v_e délivre une tension variant autour du potentiel 0 V. Le condensateur de découplage C permet d'isoler le point de polarisation de la base du transistor de ce potentiel 0 V tout en se comportant comme un court-circuit pour la composante variable. Le collecteur du transistor est relié à un potentiel continu fixe ; il est donc considéré comme étant à la masse vis-à-vis des composantes variables et sert de référence commune entre l'entrée et la sortie, d'où le nom de montage à collecteur commun.

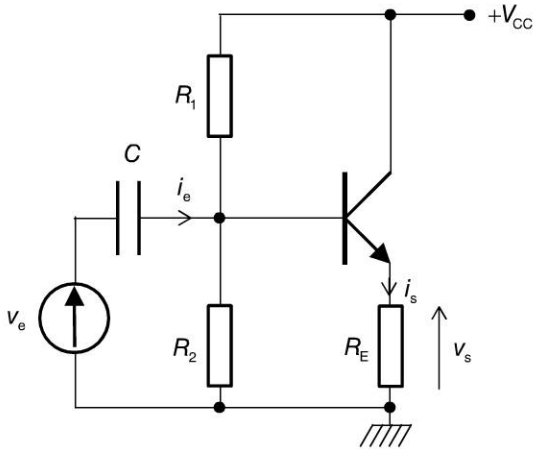


Figure 43.1

2. Le schéma équivalent

Le montage de la figure 43.2 représente le schéma équivalent de ce montage en régime de petits signaux. Les deux résistances de polarisation R_1 et R_2 étant associées en parallèle, on peut les remplacer par une seule résistance $R_0 = \dfrac{R_1 R_2}{R_1 + R_2}$.

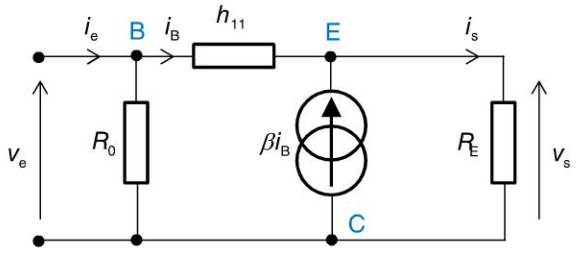


Figure 43.2

Copyright © 2015 Dunod.

3. Le calcul des gains en tension et en courant

Sur le schéma de la figure 43.2, on lit immédiatement :

$$i_s = (\beta + 1) i_B \Rightarrow v_s = R_E (\beta + 1) i_B \text{ et } v_e - v_s = h_{11} i_B \Rightarrow v_e = v_s + h_{11} i_B$$

D'où : $v_e = R_E (\beta + 1) i_B + h_{11} i_B$

puis $G_V = \dfrac{v_s}{v_e} = \dfrac{R_E (\beta + 1)}{R_E (\beta + 1) + h_{11}} \approx 1$ car $R_E (\beta + 1) >> h_{11}$.

Par ailleurs, $i_e = \dfrac{v_e}{R_0} + i_B = \dfrac{[R_E (\beta + 1) + h_{11}] i_B}{R_0} + i_B = \dfrac{R_E (\beta + 1) + h_{11} + R_0}{R_0} i_B$

D'où : $G_A = \dfrac{i_s}{i_e} = \dfrac{(\beta + 1) i_B}{\dfrac{R_E (\beta + 1) + h_{11} + R_0}{R_0} i_B} = \dfrac{R_0 (\beta + 1)}{R_E (\beta + 1) + h_{11} + R_0} \approx \beta + 1$

L'impédance d'entrée se déduit des expressions de v_e et de i_e. Nous possédons déjà l'expression de v_e et de i_e en fonction de i_B.

On tire donc très rapidement : $Z_e = \dfrac{v_e}{i_e} = \dfrac{R_0 [R_E (\beta + 1) + h_{11}]}{R_E (\beta + 1) + h_{11} + R_0}$

Pour calculer l'impédance de sortie, on court-circuite les bornes d'entrée sur le schéma équivalent et on obtient :

$$Z_s = -\frac{v_s}{i_s} = -\frac{-h_{11} i_B}{(\beta + 1) i_B} = \frac{h_{11}}{\beta + 1}$$



L'amplificateur à collecteur commun amplifie uniquement le courant ; son impédance de sortie est très faible.

Il peut être intéressant de comparer les caractéristiques de cet amplificateur à collecteur commun avec celles du montage à émetteur commun étudié dans la fiche précédente et de constater que le même transistor, placé dans un environnement légèrement différent, peut finalement se comporter de manière complètement autre. Ainsi, l'un amplifie uniquement le courant tandis que l'autre amplifie courant et tension. Il est par ailleurs très intéressant de noter que leur impédance de sortie présente une différence notoire : très faible pour le montage à collecteur commun, elle est théoriquement infinie dans le cas du montage à émetteur commun.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 44

L'amplificateur à base commune

1. Le montage

Le montage de la figure 44.1 représente un amplificateur à base commune. Le transistor est supposé polarisé dans sa zone de fonctionnement linéaire. La résistance R_C est du même ordre de grandeur que h_{11}. Le générateur v_e délivre une tension variant autour du potentiel 0 V. Le condensateur C_1 permet d'isoler le point de polarisation de la base du transistor du potentiel 0 V tout en se comportant comme un court-circuit pour la composante variable. La base est donc considérée comme étant à la masse vis-à-vis des composantes variables et sert de référence commune entre l'entrée et la sortie, d'où le nom de montage à base commune.

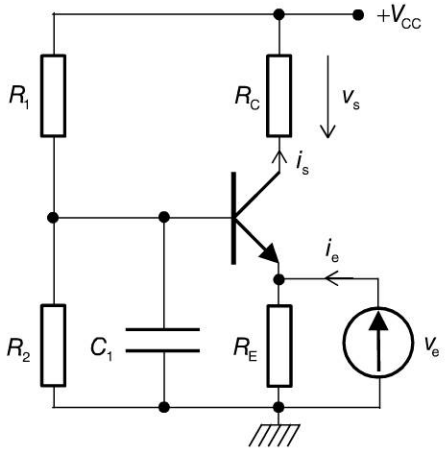


Figure 44.1

2. Le schéma équivalent

Le montage de la figure 44.2 représente le schéma équivalent de ce montage en régime de petits signaux. On lit immédiatement : $v_e = -h_{11} i_B$ et $v_s = -R_C \beta i_B$.

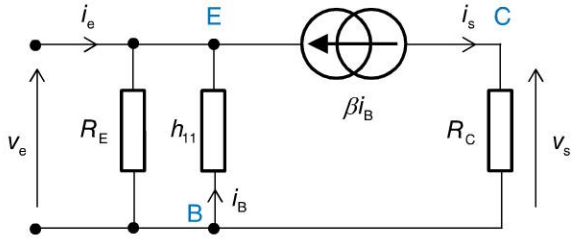


Figure 44.2

Copyright © 2015 Dunod.

D'où : $G_V = \dfrac{v_s}{v_e} = \dfrac{R_C \beta i_B}{h_{11} i_B} = \dfrac{R_C \beta}{h_{11}}$.

Comme R_C est du même ordre de grandeur que h_{11}, ce gain en tension est élevé.

Par ailleurs, on a : $i_e = \dfrac{v_e}{R_E} - (\beta + 1) i_B = -\dfrac{h_{11} i_B}{R_E} - (\beta + 1) i_B$.

Comme $i_s = -\beta i_B$, on tire : $G_A = \dfrac{i_s}{i_e} = \dfrac{-\beta i_B}{-\dfrac{h_{11} i_B}{R_E} - (\beta + 1) i_B} = \dfrac{\beta}{\dfrac{h_{11}}{R_E} + (\beta + 1)}$

De toute évidence : $G_A < 1$

L'impédance d'entrée a pour expression :

$$Z_e = \frac{v_e}{i_e} = \frac{-h_{11} i_B}{-\dfrac{h_{11} i_B}{R_E} - (\beta + 1) i_B} = \frac{h_{11}}{\dfrac{h_{11}}{R_E} + (\beta + 1)}$$

Le paramètre h_{11} étant de l'ordre du kilo-ohm, cette impédance d'entrée est faible.

Si on court-circuite à présent les bornes d'entrée dans le schéma équivalent afin de calculer l'impédance de sortie, il ne subsiste plus que la source de courant aux bornes de sortie puisque les deux résistances h_{11} et R_E se trouvent court-circuitées (figure 44.3). Le dipôle de sortie étant constitué d'une source de courant parfaite, l'impédance de sortie est infinie.

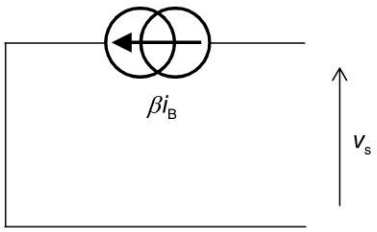


Figure 44.3

Le montage de base commune est un amplificateur de tension d'impédance d'entrée faible et d'impédance de sortie très grande.

Avec l'amplificateur base commune se termine l'étude des trois amplificateurs les plus simples construits à partir d'un transistor unique. L'un des principaux inconvénients de ces montages réside dans le fait qu'ils ne permettent pas d'amplifier des signaux variant autour de 0 V. Des solutions plus évoluées existent, notamment celle de l'amplificateur push-pull, pourvu de deux transistors, l'un NPN et l'autre PNP.

Fiche 45

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 45

Le montage push-pull

1. Présentation du montage

Le montage amplificateur push-pull représenté sur la figure 45.1 est un dispositif classique qui utilise deux transistors dits complémentaires, c'est-à-dire un transistor NPN et un transistor PNP possédant les mêmes paramètres. Le montage est donc symétrique et le potentiel du point commun aux deux émetteurs est nul. En l'absence de signal, les deux transistors sont bloqués puisque leur tension base-émetteur est nulle. Les courants de base, comme les courants de collecteur sont nuls et les collecteurs des transistors sont respectivement aux potentiels $+V_{CC}$ et $-V_{CC}$.

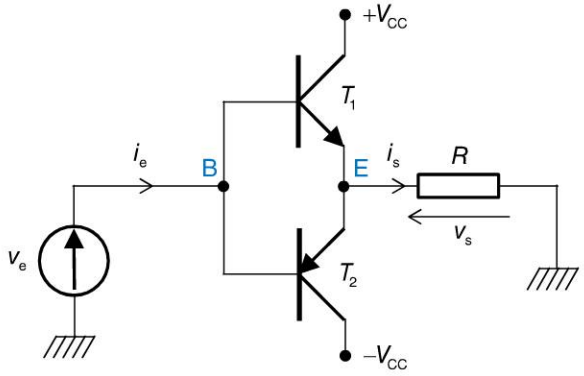


Figure 45.1

2. Analyse de fonctionnement

Si on injecte un signal $v_e = v_B$, par exemple une tension sinusoïdale d'amplitude 10 V, le transistor NPN reste bloqué et $v_E = 0$ tant que $v_e < 0{,}7$ V. De même le transistor PNP reste bloqué et $v_E = 0$ tant que $v_e > -0{,}7$ V. On notera que, quoi qu'il advienne, les deux transistors possèdent la même tension V_{BE}. Le transistor NPN devient conducteur dès que la tension de base devient supérieure à 0,7 V, le transistor PNP restant bloqué. Si au contraire la tension de base devient inférieure à $-0{,}7$ V, le transistor PNP devient conducteur tandis que le transistor NPN reste bloqué. Comme la tension de base n'est autre que la tension d'entrée et que la tension d'émetteur est la sortie du circuit, on a :

$v_e < -0{,}7$ V : T_1 bloqué, T_2 conducteur ; $v_{BE} = -0{,}7$ V $\Rightarrow$ $v_s = v_e + 0{,}7$ V.

$v_e > 0{,}7$ V : T_1 conducteur, T_2 bloqué ; $v_{BE} = 0{,}7$ V $\Rightarrow$ $v_s = v_e - 0{,}7$ V.

En conclusion, le signal de sortie, à condition de posséder une amplitude largement supérieure à 0,7 V, ressemble beaucoup au signal d'entrée (figure 45.2), mise à part une légère distorsion lorsque le signal passe autour de 0, distorsion due au blocage des deux transistors dans cette zone. On admet néanmoins que $G_V = 1$.

Copyright © 2015 Dunod.

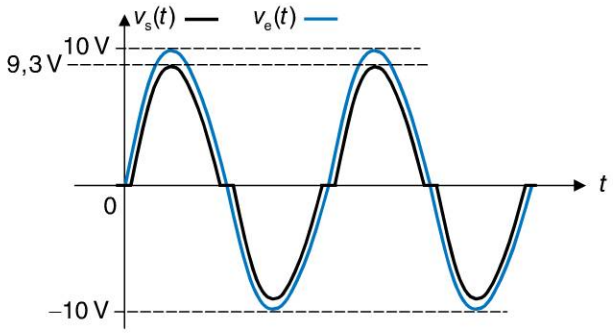


Figure 45.2

3. Gain en courant

Pour ce qui concerne le gain en courant, il faut considérer que pendant la demi-alternance positive (pour $v_e > 0{,}7$ V), le montage push-pull est équivalent au montage de la figure 45.3. De toute évidence, $i_s = \beta i_e$ ce qui est tout à fait logique étant donné qu'il s'agit, alors, d'un montage collecteur commun. Le raisonnement est le même pour la demi-alternance négative ; donc quel que soit le cas, le gain en courant est le même :

$$G_A = \frac{i_s}{i_e} = \beta$$

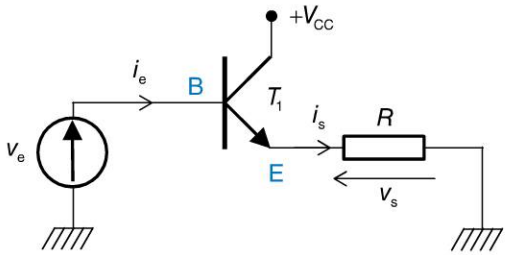


Figure 45.3

L'amplificateur push-pull est un amplificateur de courant. Cette version simple est caractérisée par une distorsion du signal au voisinage de 0 qui s'avère problématique pour les signaux de faible amplitude. Cette distorsion peut être corrigée, comme cela est présenté dans la fiche 46.

Le montage push-pull n'est pas le seul à introduire une distorsion du signal amplifié. Il s'agit là d'un phénomène assez courant dont les causes peuvent être multiples. Parmi celles-ci, le fait de quitter la zone de fonctionnement linéaire est une des plus courantes.

Il convient de bien cerner les causes de ces distorsions pour pouvoir les corriger, comme nous allons le montrer sur la fiche suivante en introduisant deux diodes judicieusement placées dont le rôle sera d'éliminer le phénomène de décalage observé dans le présent amplificateur.

Fiche 46

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 46 Le montage push-pull à correction de distorsion

1. Le montage

L'adjonction de deux diodes D_1 et D_2 (figure 46.1) permet d'éliminer la distorsion du signal constatée dans le montage push-pull simple présenté dans la fiche 45. R_B est supposée grande devant la résistance dynamique des diodes et devant le h_{11} des transistors.

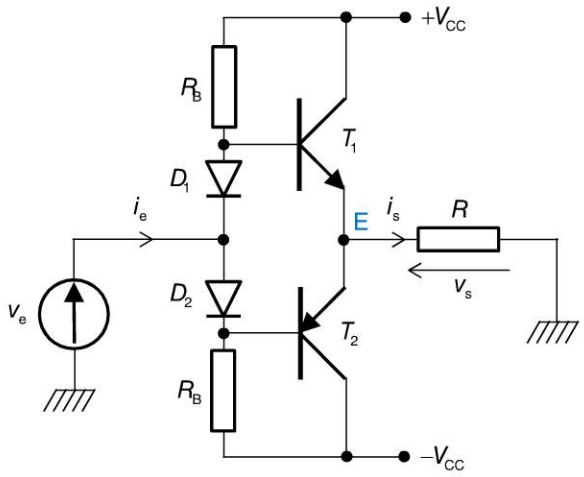


Figure 46.1

En l'absence de signal d'entrée, les deux diodes, placées en série, sont polarisées en sens direct puisque reliées par l'intermédiaire de résistances série à une différence de potentiels $V_{CC} - (-V_{CC})$ positive. Elles sont donc passantes. La tension aux bornes de chaque diode est donc égale à 0,7 V. Le montage étant parfaitement symétrique, le point de repos correspondant à leur borne commune est au potentiel 0 V. Le potentiel de base de T_1 est donc égal à 0,7 V tandis que le potentiel de base de T_2 est égal à –0,7 V. La symétrie du système nous donne par ailleurs la valeur du potentiel au point commun aux deux émetteurs : $V_E = 0$. Au point de repos, les deux transistors conduisent : $v_{BE} = 0{,}7$ V pour T_1 et $v_{BE} = -0{,}7$ V pour T_2.

Quelle que soit la tension d'entrée, les diodes resteront donc passantes, à condition, toutefois, qu'elles conservent leurs conditions de polarisation.

On doit donc toujours avoir : $-V_{CC} + 0{,}7\text{ V} < v_e < V_{CC} - 0{,}7\text{ V}$.

2. Le fonctionnement dynamique

Si on superpose à ce point de repos une tension sinusoïdale positive, le transistor T_2 se bloque dès que $v_e > 0$. En effet, la diode D_2 reste passante ; la différence de potentiels à ses bornes reste constante mais comme le potentiel de son anode augmente, celui de

Copyright © 2015 Dunod.

sa cathode en fait de même. Le potentiel de base de T_2 augmente donc ; on a désormais $v_{BE2} > -0{,}7$ V. T_2 est donc bien bloqué dès qu'apparaît à l'entrée une tension positive. Parallèlement, le transistor T_1 reste conducteur. En effet, la diode D_1 reste passante car toujours polarisée en sens direct. En augmentant le potentiel de sa cathode, celui de son anode augmente et devient supérieur à 0,7 V. Les conditions de polarisation de la jonction bas-émetteur du transistor T_1 sont toujours remplies et on a $v_{BE1} = 0{,}7$ V. Le transistor T_1 étant conducteur dès que $v_e > 0$, le phénomène de distorsion disparaît.

3. Le schéma équivalent pour un signal d'entrée positif

En régime linéaire de petits signaux, le montage correspond à la figure 46.3. Les résistances r_d correspondent aux résistances dynamiques des deux diodes. En considérant que $R_B >> r_d$ et que $R_B >> h_{11}$, on obtient le schéma équivalent de la figure 46.3. Sur ce schéma, on a : $v_s = \beta R i_B$. Comme $v_e - v_s = (r_d + h_{11})i_B$, on a :

$$v_e = (r_d + h_{11})i_B + v_s = (r_d + h_{11})i_B + \beta R i_B$$

D'où : $$G_V = \frac{v_s}{v_e} = \frac{\beta R}{r_d + h_{11} + \beta R}$$

Et : $$G_A = \frac{i_s}{i_e} = \frac{\beta i_B}{i_B} = \beta$$

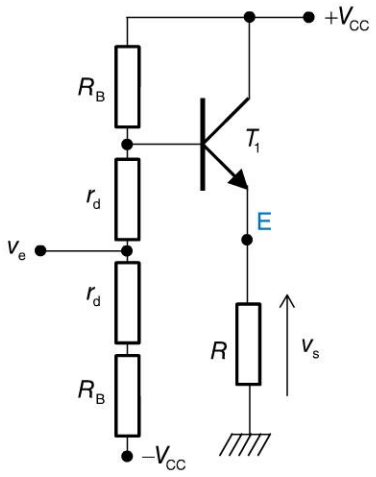


Figure 46.2

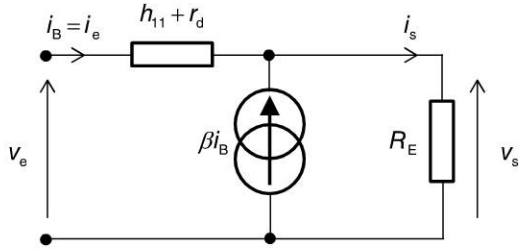


Figure 46.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 47

L'amplificateur différentiel simple

1. Le montage et son schéma équivalent

La figure 47.1 représente un amplificateur différentiel qui a vocation à amplifier la différence $v_{e1} - v_{e2}$ avec un gain A_d appelé gain différentiel. Les deux transistors sont identiques et polarisés dans leur zone de fonctionnement linéaire. On prend $R_E >> h_{11} / \beta$. La figure 47.2 représente le schéma équivalent du montage en régime de petits signaux.

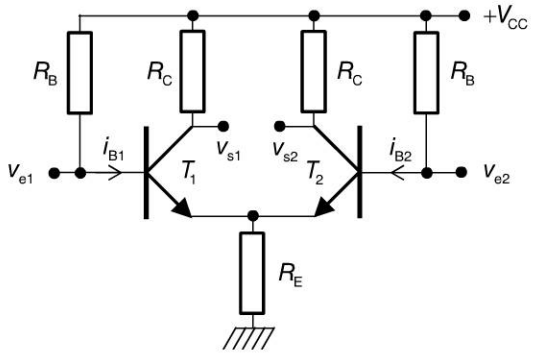


Figure 47.1

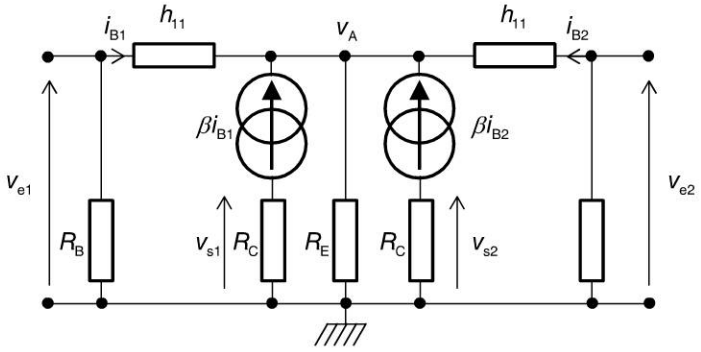


Figure 47.2

2. Calcul du gain

En appelant v_A le potentiel d'émetteur des deux transistors, les expressions des deux courants de base sont : $i_{B1} = \dfrac{v_{e1} - v_A}{h_{11}}$ et $i_{B2} = \dfrac{v_{e2} - v_A}{h_{11}}$.

La résistance R_E étant parcourue par la somme des deux courants de base et des deux courants de collecteur, on a :

$$v_A \approx R_E \beta (i_{B1} + i_{B2}) \approx R_E \beta \left(\frac{v_{e1} - v_A}{h_{11}} + \frac{v_{e2} - v_A}{h_{11}} \right).$$

Copyright © 2015 Dunod.

D'où :

$$v_A = \frac{\frac{R_E\beta}{h_{11}}(v_{e1}+v_{e2})}{1+\frac{2R_E\beta}{h_{11}}} = \frac{R_E\beta(v_{e1}+v_{e2})}{h_{11}+2R_E\beta} \Rightarrow i_{B1} = \frac{v_{e1}}{h_{11}} - \frac{1}{h_{11}}\left[\frac{R_E\beta(v_{e1}+v_{e2})}{h_{11}+2R_E\beta}\right].$$

Soit :

$$\begin{aligned} i_{B1} &= \frac{1}{2h_{11}}(v_{e1}-v_{e2}) + \left[\frac{h_{11}+2R_E\beta-2R_E\beta}{2h_{11}(h_{11}+2R_E\beta)}\right](v_{e1}+v_{e2}) \\ &= \frac{(v_{e1}-v_{e2})}{2h_{11}} + \frac{(v_{e1}+v_{e2})}{2(h_{11}+2R_E\beta)} \end{aligned}$$

Le montage étant entièrement symétrique, le courant i_{B2} s'obtient par simple permutation des indices :

$$i_{B2} = -\frac{(v_{e1}-v_{e2})}{2h_{11}} + \frac{(v_{e1}+v_{e2})}{2(h_{11}+2R_E\beta)}$$

Comme $v_{s1} = -R_C\beta i_{B1}$ et $v_{s2} = -R_C\beta i_{B2}$, on obtient :

$$v_{s1} = -\frac{R_C\beta(v_{e1}-v_{e2})}{2h_{11}} - \frac{R_C\beta(v_{e1}+v_{e2})}{2(h_{11}+2R_E\beta)} = -A_d(v_{e1}-v_{e2}) - A_c(v_{e1}+v_{e2})$$

Et : $v_{s2} = A_d(v_{e1}-v_{e2}) - A_c(v_{e1}+v_{e2})$ avec $A_d = \frac{R_C\beta}{2h_{11}}$ et $A_c = \frac{R_C\beta}{2(h_{11}+2R_E\beta)}$

3. Conclusion

On identifie parfaitement le gain différentiel A_d mais aussi un terme parasite correspondant à ce que l'on appelle le **gain en mode commun** A_c. Comme $h_{11} << \beta R_E$, on a bien sûr $A_c << A_d$ mais il n'empêche que le terme $A_c(v_{e1}+v_{e2})$ peut s'avérer gênant.

Les résistances sont en général choisies de sorte que le point de repos des collecteurs (donc des points de sortie de l'amplificateur différentiel) se trouve environ à la moitié de la plage correspondant aux bornes d'alimentation. Lorsqu'un signal variable se superpose à cette tension continue de sortie, la valeur de ce potentiel variera autour de cette valeur constante avec une amplitude qui, de fait, sera limitée à l'excursion de sortie de l'amplificateur. Cette excursion de sortie se trouve toutefois limitée car si le potentiel de collecteur s'approche de V_E, le transistor sature. Pour augmenter le gain différentiel, on peut être tenté d'augmenter la valeur de R_C. Toutefois, en augmentant R_C, le potentiel de repos du collecteur diminue (donc se rapproche de V_E), limitant ainsi l'excursion de sortie de l'amplificateur, ce qui limite l'amplitude maximale que l'on peut obtenir sans saturation. L'effet est donc inverse à celui recherché.

Exercice 5.2

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 48

La réjection du mode commun

La réjection du mode commun correspond à l'annulation du gain en mode commun mis en évidence dans la fiche précédente. Elle se réalise grâce à un miroir de courant, qui n'est rien d'autre qu'un transistor NPN qui va remplacer la résistance d'émetteurs et que l'on va polariser de sorte à ce qu'il produise un courant constant.

1. Le miroir de courant remplaçant la résistance d'émetteur

Le circuit étudié dans la fiche 47 correspond au plus simple des amplificateurs différentiels qui jouent un rôle important en électronique. On retiendra la présence parasite du gain en mode commun qui, même s'il est très faible, est susceptible d'être gênant. Par ailleurs, l'un des inconvénients majeurs de ce montage simple réside dans l'impossibilité, à cause de la résistance de collecteur, d'obtenir des gains en tension aussi élevés qu'on pourrait le souhaiter. Si on remplace la résistance R_E par un montage à transistor jouant le rôle d'une source de courant, tout se passe comme si la résistance R_E tendait vers l'infini.

Le gain en mode commun $A_c = \dfrac{R_C\beta}{2(h_{11} + 2R_E\beta)}$ tend donc vers 0.

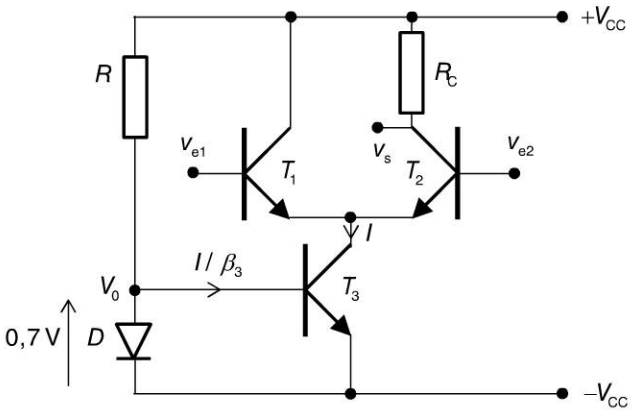


Figure 48.1

Soit V_0 le potentiel de repos de la base du transistor T_3 et I son courant de collecteur. Son courant de base vaut alors I / β_3, qui circule également dans la résistance R. On a donc, aux bornes de la diode : $V_0 + V_{CC} = 0{,}7$ V et aux bornes de R : $V_{CC} - V_0 = \dfrac{RI}{\beta_3}$.

D'où : $\dfrac{I}{\beta_3} = \dfrac{V_{CC} - V_0}{R} = \dfrac{V_{CC} - 0{,}7\text{ V} + V_{CC}}{R}$, soit : $I = \dfrac{\beta_3(2V_{CC} - 0{,}7\text{ V})}{R}$

T_3 fonctionne en source de courant continu qui est imposé au reste du circuit. Le circuit de la figure 48.1 est donc équivalent, globalement, au schéma de la figure 48.2.

Copyright © 2015 Dunod.

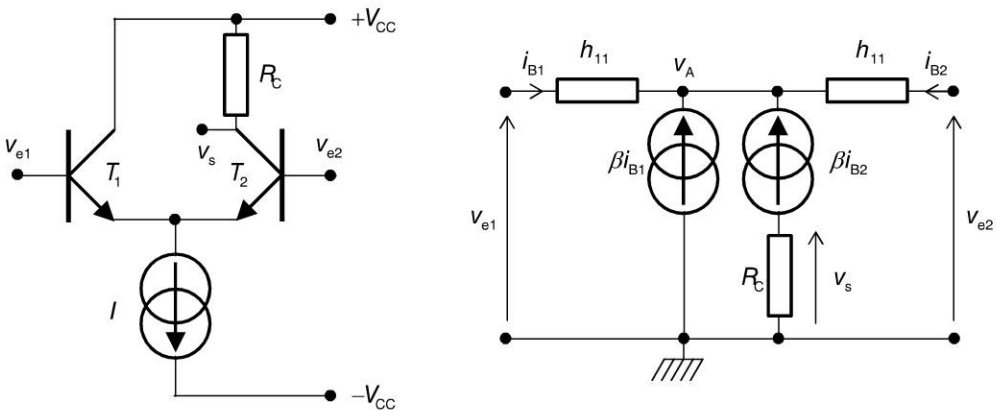


Figure 48.2

2. Le schéma équivalent

Le schéma équivalent de ce montage en régime dynamique de petits signaux est présenté sur la partie droite de la figure 48.2. On notera l'absence de la source de courant I qui, constante, n'est pas placée dans le schéma équivalent en régime dynamique.

On a : $v_s = -R_C \beta i_{B2}$, $v_{e1} - v_A = h_{11} i_{B1}$ et $v_{e2} - v_A = h_{11} i_{B2}$

Par ailleurs, la loi des nœuds appliquée au point A nous donne la relation :

$$i_{B1} + \beta i_{B1} + i_{B2} + \beta i_{B2} = 0 \Rightarrow (\beta + 1) i_{B1} + (\beta + 1) i_{B2} = 0 \Rightarrow i_{B1} = -i_{B2}$$

Donc : $v_{e1} - v_A = -h_{11} i_{B2}$

Que nous retranchons de l'expression de l'expression de v_{e2} :

$$v_{e2} - v_A - v_{e1} + v_A = 2h_{11} i_{B2} \Rightarrow v_{e2} - v_{e1} = 2h_{11} i_{B2}$$

On a donc : $\dfrac{v_s}{v_{e2} - v_{e1}} = -\dfrac{\beta R_C}{2h_{11}}$ ou encore : $v_s = \dfrac{\beta R_C}{2h_{11}}(v_{e1} - v_{e2})$

L'intérêt de ce montage est évident : l'expression obtenue montre que le mode commun est désormais complètement éliminé. Le miroir de courant permet donc de réaliser un véritable amplificateur différentiel, sans terme parasite.

On remarque que le gain différentiel obtenu dépend de la résistance de collecteur. On peut donc régler ce gain en agissant sur cette résistance. Si l'on est tenté de vouloir un gain très élevé, il n'y a pas d'autre choix que de l'augmenter, ce qui peut poser des problèmes de polarisation. Par conséquent, il existe une valeur maximale du gain différentiel au-delà de laquelle il ne sera pas possible d'aller, sauf à remplacer aussi cette résistance de collecteur par un miroir de courant.

Exercice 5.4

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 49 Le montage Darlington en régime variable

Nous avons déjà évoqué le montage Darlington dans la fiche 38 pour ce qui concerne son comportement vis-à-vis des grandeurs continues. Nous abordons ici son comportement en régime variable en utilisant la même méthode que pour tous les autres montages à transistors : schéma équivalent puis mise en équation afin de rechercher les caractéristiques du montage. On notera ici que le schéma équivalent, un peu compliqué de prime abord, mérite d'être réorganisé pour en obtenir une vision simple et exploitable facilement.

1. Le schéma équivalent en régime de petits signaux

Fiche 38

Le montage Darlington étudié à la fiche 38 du chapitre précédent peut être utilisé en régime de petits signaux, par exemple en émetteur commun (figure 49.1).

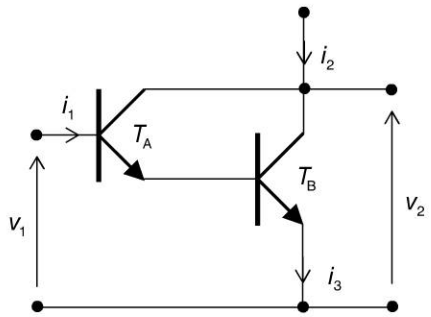


Figure 49.1

Le schéma équivalent de ce montage, en régime linéaire de petits signaux, est présenté sur la figure 49.2, puis, après réorganisation, sur la figure 49.3.

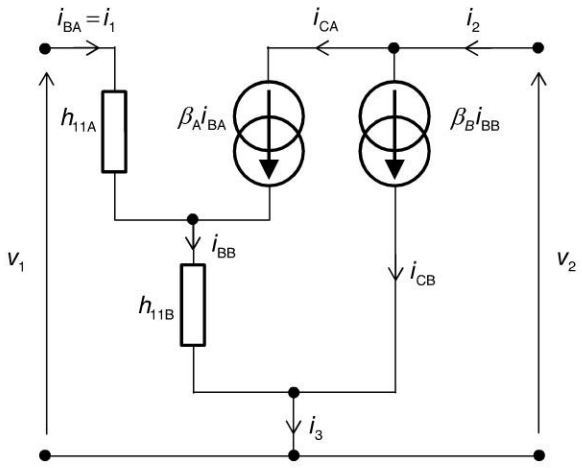


Figure 49.2

Copyright © 2015 Dunod.

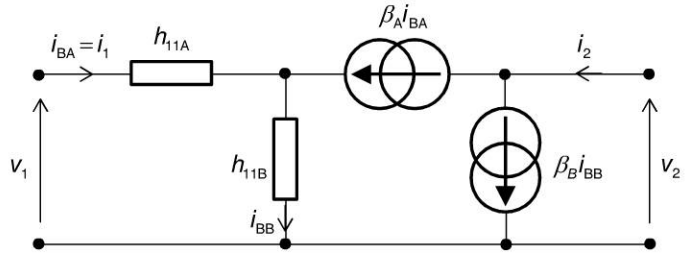


Figure 49.3

2. Mise en équation

La différence de potentiels v_1 est la somme des tensions aux bornes de h_{11A} et h_{11B} :
$v_1 = h_{11A} i_{B_A} + h_{11B} i_{B_B} = h_{11A} i_{B_A} + h_{11B}(\beta_A + 1) i_{B_A} = v_1 = [h_{11A} + h_{11B}(\beta_A + 1)] i_{B_A}$

En posant $H_{11} = h_{11A} + h_{11B}(\beta_A + 1)$, on peut écrire : $v_1 = H_{11} i_{B_A} = H_{11} i_1$

Par ailleurs :

$$i_2 = \beta_A i_{B_A} + \beta_B i_{B_B} = \beta_A i_{B_A} + \beta_B(\beta_A + 1) i_{B_A} \approx \beta_A \beta_B i_{B_A} = B i_{B_A} = B i_1$$

Les relations $v_1 = H_{11} i_1$ et $i_2 = B i_1$ s'apparentent au montage équivalent d'un transistor bipolaire (figure 49.4). Le montage Darlington se comporte donc comme un tel transistor donc les caractéristiques seraient : $H_{11} = h_{11A} + h_{11B}(\beta_A + 1)$ et $B = \beta_A \beta_B$.

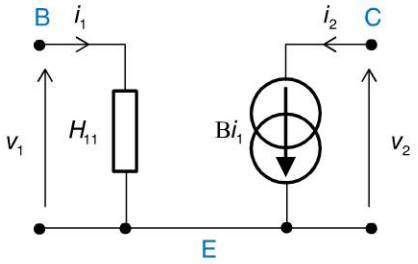


Figure 49.4

Important

Le montage Darlington est très utilisé dans la conception des amplificateurs de puissance. Il permet, en fait, de construire une sorte de super-transistor caractérisé par un très grand gain qui peut alors être exploité, par exemple, dans un montage push-pull pour obtenir une très forte amplification en courant. En général, le second transistor est choisi parmi une gamme dite « de puissance », supportant les signaux de forte amplitude, mais possédant souvent des gains un peu plus faibles que la normale.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Les différentes classes d'amplificateurs

Deux caractéristiques sont essentielles pour caractériser la qualité d'un amplificateur : son rendement et la distorsion du signal de sortie par rapport au signal d'entrée.

Le rendement d'un amplificateur est le rapport entre la puissance délivrée par l'alimentation et celle qui est effectivement dissipée dans la charge, par exemple, un haut-parleur s'il s'agit d'un amplificateur audio. Le reste de la puissance disparaît en pure perte dans les circuits, majoritairement sous forme de chaleur.

La distorsion du signal est due, en général, au fait que le fonctionnement des transistors n'est pas rigoureusement linéaire. Elle peut aussi être due à la conception même de l'amplificateur.

On a l'habitude de répartir les amplificateurs en différentes classes selon la manière dont est traité le signal d'entrée et selon la forme du signal de sortie.

Les classes A et B

Dans un amplificateur de classe A, le point de polarisation du principal composant amplificateur, un transistor par exemple, est situé en plein milieu de la droite de charge. Dans ce cas, l'ensemble du signal d'entrée est amplifié et le signal de sortie est de la même forme que le signal d'entrée. Il y a peu de distorsion mais le rendement est en général plutôt faible, de l'ordre de 10 à 25 % pour des amplificateurs à liaisons capacitives.

Dans un amplificateur de classe B, on n'amplifie que la moitié du signal comme, par exemple, les demi-alternances positives s'il s'agit d'une sinusoïde. La distorsion est très importante mais le rendement est beaucoup plus élevé, de l'ordre de 70 %. Dans l'amplificateur push-pull, les deux transistors fonctionnent en classe B puisque chacun est chargé d'amplifier la partie positive ou la partie négative du signal d'entrée.

La classe AB

Un compromis peut être trouvé entre la classe A et la classe B en choisissant un point de repos situé en dessous ou au-dessus du point milieu de la droite de charge. Dans ces conditions, l'amplification reste linaire pour des signaux de faible amplitude (comme en classe A) mais un écrêtage peut se produire dès lors qu'on tente d'amplifier un signal d'amplitude élevée. On parle alors d'amplificateur de classe AB.

Les autres classes

Pour des applications très particulières, on peut envisager de n'amplifier qu'une très faible partie du signal d'entrée. Il y a alors beaucoup de distorsion mais un rendement théorique qui peut atteindre 100 %. Il s'agit des amplificateurs de classe C.

Certains amplificateurs, dits de classe D, utilisent des composants de puissance qui fonctionnent en commutation et non plus en régime de conduction linéaire. Les amplificateurs de classe D transforment le signal d'entrée en une série d'impulsions dont la largeur est directement proportionnelle à l'amplitude du signal à l'instant considéré. Ils utilisent la modulation de largeur d'impulsion ou la modulation de densité d'impulsions.

Il existe une multitude d'autres classes d'amplificateurs qui, souvent, ne sont que des déclinaisons des classes décrites ci-dessus ou encore des mises en cascade de différents systèmes. Il s'agit, dans chaque cas, d'optimiser les caractéristiques de l'amplificateur tout en l'adaptant à l'application considérée, l'amplification audio n'étant qu'une des utilisations des amplificateurs parmi d'autres.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

5.1 Les condensateurs de découplage ont pour but :

- ☐ **a.** de relier deux éléments qui ne possèdent pas le même point de polarisation
- ☐ **b.** d'éviter qu'un courant ne soit débité par un générateur
- ☐ **c.** d'assurer la même polarisation à deux points différents d'un circuit

5.2 En plaçant en cascade un amplificateur de tension et un amplificateur de courant :

- ☐ **a.** on dispose d'un amplificateur de courant
- ☐ **b.** on dispose d'un amplificateur de tension
- ☐ **c.** on dispose d'un amplificateur de puissance

5.3 L'impédance d'entrée d'un amplificateur :

- ☐ **a.** dépend de la charge qui est connectée à sa sortie
- ☐ **b.** dépend du signal injecté à son entrée
- ☐ **c.** est égale au rapport de l'amplitude de la tension d'entrée sur l'amplitude du courant d'entrée

5.4 L'impédance de sortie d'un amplificateur :

- ☐ **a.** dépend de la charge qui est connectée à sa sortie
- ☐ **b.** dépend de la résistance interne du générateur connecté à son entrée
- ☐ **c.** est égale au rapport de l'amplitude de la tension de sortie sur l'amplitude du courant de sortie

5.5 L'amplificateur collecteur commun :

- ☐ **a.** amplifie uniquement le courant
- ☐ **b.** amplifie uniquement la tension
- ☐ **c.** possède une impédance de sortie très faible

5.6 L'amplificateur base commune :

- ☐ **a.** possède un grand gain en courant
- ☐ **b.** possède une grande impédance d'entrée
- ☐ **c.** possède une impédance de sortie très faible

5.7 En faisant varier la tension base émetteur d'un transistor avec une amplitude trop importante :

- ☐ **a.** on risque de saturer ou de bloquer le transistor
- ☐ **b.** on risque d'écrêter le signal de sortie du transistor
- ☐ **c.** on risque d'occasionner une distorsion du signal de sortie du transistor

5.8 Le paramètre h_{11} d'un transistor dépend :

- ☐ **a.** de la température
- ☐ **b.** de la valeur du courant de base
- ☐ **c.** ni de la température, ni de la valeur du courant de base

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

5.1 **a.** Le condensateur de découplage agit comme un circuit ouvert pour les composantes continues et comme un court-circuit pour les composantes variables.

5.2 **c.** En amplifiant successivement la tension puis le courant, on obtient un amplificateur de puissance, par définition.

5.3 **a.** et **c.** L'impédance d'entrée correspond à l'impédance vue des bornes d'entrée. Tous les éléments situés en aval, y compris la résistance de charge, influent donc sur cette grandeur. La tension d'entrée et le courant d'entrée sont directement liés par cette impédance d'entrée.

5.4 **b.** L'impédance de sortie d'un amplificateur est égale à l'impédance de Thévenin, vue de sa sortie. Donc toutes les résistances situées en amont de la sortie influent sur cette grandeur, y compris la résistance interne du générateur placé à l'entrée s'il en possède une.

5.5 **a.** et **c.** L'amplificateur collecteur commun est un amplificateur de courant à impédance de sortie très faible.

5.6 **Toutes les propositions sont fausses.** Le montage base commune amplifie la tension, possède une faible impédance d'entrée et une grande impédance de sortie.

5.7 **a.**, **b.** et **c.** Quand on cherche à amplifier un signal de trop grande amplitude, on risque évidemment de quitter la zone de fonctionnement linéaire du transistor, donc soit de le bloquer, soit de le saturer. Il s'en suit un écrêtage du signal qui est, par définition, une distorsion.

5.8 **a.** et **b.** h_{11} est définie dans la relation : $v_{BE} = h_{11}i_B + h_{12}v_{CE}$. Donc : $h_{11} = \frac{\partial v_{BE}}{\partial i_B}$.

Or h_{11} n'est rien d'autre que la résistance dynamique de la diode base-émetteur. Si on considère l'équation générale de fonctionnement d'une diode, on a :

$$i_B = I_s e^{\frac{v_{BE}}{V_0}} \Rightarrow v_{BE} = V_0 \ln \frac{i_B}{I_s} \text{ avec } V_0 = \frac{kT}{e}$$

Soit : $h_{11} = \frac{\partial v_{BE}}{\partial i_B} = \frac{V_0}{i_B} = \frac{kT}{i_B e}$ qui est bien proportionnel à la température et inversement proportionnel au courant de base.

Copyright © 2015 Dunod.

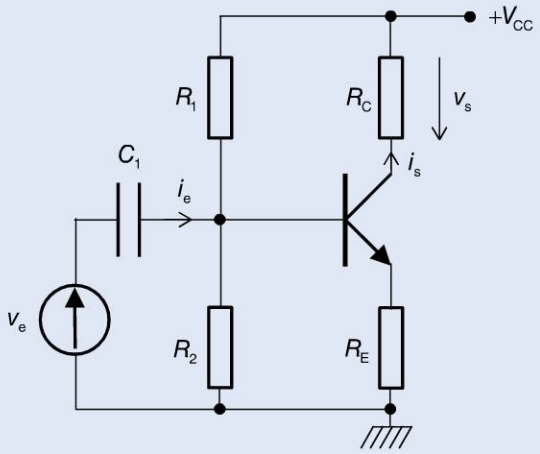
EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 366).

5.1 On considère le montage de la figure ci-dessous qui représente un montage émetteur commun sans condensateur de découplage d'émetteur. Le transistor est polarisé dans sa zone de fonctionnement linéaire.

a) Dessiner le schéma équivalent de ce montage en régime de petits signaux.

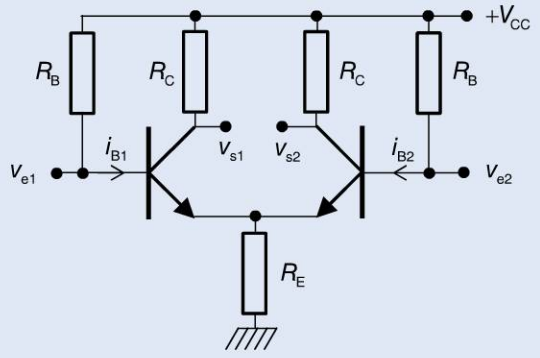
b) En déduire le gain en tension, l'impédance d'entrée et l'impédance de sortie.



R_1 et R_2 sont choisies de sorte que h_{11} soit très inférieur à la résistance équivalente à leur association en parallèle que l'on notera R_0. R_C est du même ordre de grandeur que h_{11}.

5.2 On considère le montage de la figure ci-dessous qui représente un montage différentiel identique à celui étudié dans la fiche 47. On s'intéresse au point de polarisation.

a) Calculer les points de polarisation des transistors, c'est-à-dire les valeurs continues de leurs tensions V_B, V_C et V_E ainsi que leurs courants I_B et I_C.

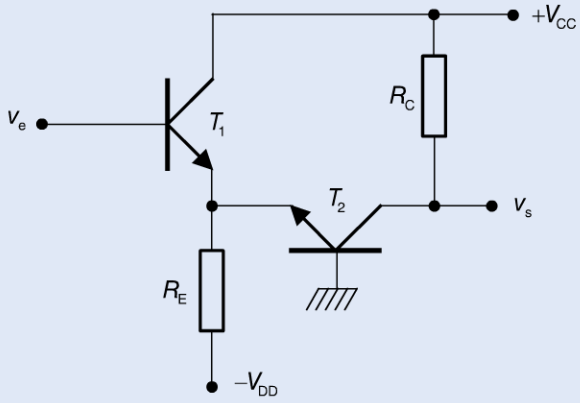


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

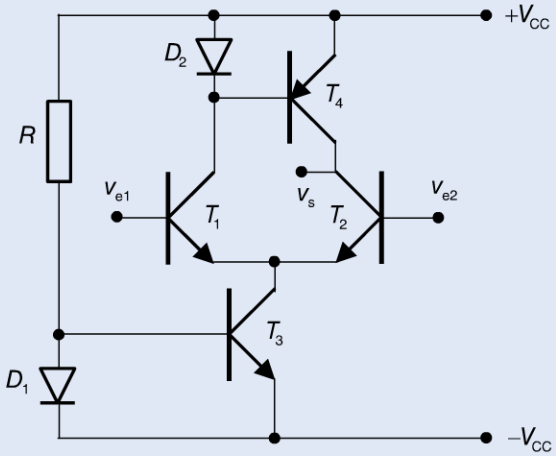
b) Montrer à partir de ces résultats qu'il n'est pas possible de choisir un gain différentiel aussi grand qu'on le souhaiterait.

On donne : $R_B = 1\,200\ \text{k}\Omega$, $R_C = 7\ \text{k}\Omega$, $R_E = 800\ \Omega$ et $V_{CC} = 15\ \text{V}$. Les caractéristiques du transistor sont : $\beta = 100$ et $h_{11} = 1\ \text{k}\Omega$.

5.3 Dans le montage de la figure ci-dessous, déterminer l'expression du gain en tension G_V défini comme le rapport de la tension de sortie v_s sur la tension d'entrée v_e. Les deux transistors sont supposés identiques et caractérisés par leurs paramètres β et h_{11}. On supposera que $\beta R_E >> h_{11}$.



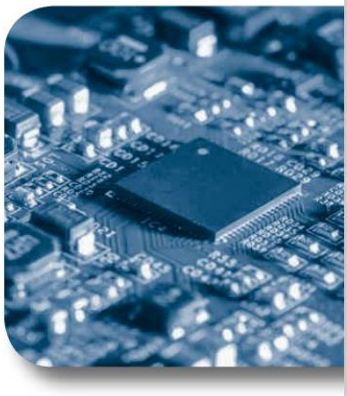
5.4 Dans le montage de la figure ci-dessous, on reprend le montage différentiel à miroir de courant présenté dans la fiche 48 mais on remplace maintenant la résistance R_C par le transistor PNP T_4. L'ensemble constitué de la diode D_2 et du transistor T_4 constitue une source de courant I_0. Sans faire aucun calcul, préciser quel est l'intérêt fondamental de cet aménagement opéré dans le montage de l'amplificateur différentiel.



Copyright © 2015 Dunod.

Chapitre 6

Les amplificateurs opérationnels en régime linéaire



Objectifs

L'amplificateur opérationnel est un circuit intégré entrant dans la constitution de nombreux montages électroniques réalisant des fonctions ou opérations très variées. Ses caractéristiques le destinent à participer à des dispositifs exploitant ses propriétés de fonctionnement en régime linéaire ou en régime non linéaire. Nous étudierons tout d'abord, dans ce chapitre, les montages à amplificateurs opérationnels fonctionnant en régime linéaire et consacrerons le chapitre 8 à l'étude des montages fonctionnant en régime non linéaire.

Copyright © 2015 Dunod.

fiche 50 Les caractéristiques de l'amplificateur opérationnel

1. Définition

Un amplificateur opérationnel est un amplificateur de différence possédant un gain en tension très grand. La figure 50.1 présente la représentation symbolique de ce composant. L'entrée « + » correspondant à la tension v_+ est appelée **entrée non inverseuse** ; l'entrée « − » correspondant à v_- est appelée **entrée inverseuse**. Soit A le gain en tension de cet amplificateur. On a : $v_s = A(v_+ - v_-)$.

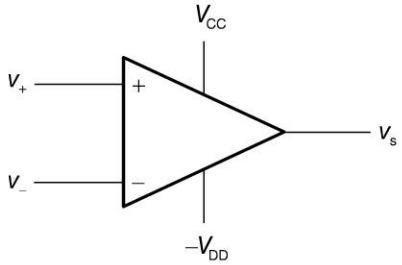


Figure 50.1

L'amplificateur opérationnel est un composant actif qui doit être alimenté par une double source de tension, comme indiqué sur la figure 50.1. Toutefois, comme la présence des sources d'alimentation est implicite, l'usage veut qu'on ne les représente pas systématiquement, sauf dans certains cas où l'on fait jouer un rôle plus particulier à ces sources. On utilise en général une source d'alimentation symétrique : $V_{DD} = V_{CC}$. Les valeurs $V_{CC} = 15$ V et $-V_{DD} = -15$ V sont les valeurs les plus couramment utilisées.

2. La caractéristique de l'amplificateur opérationnel

La caractéristique de l'amplificateur opérationnel (figure 50.1) correspond au tracé de la tension de sortie v_s en fonction de la différence d'entrée $(v_+ - v_-)$. Cette courbe est caractérisée par une zone de fonctionnement linéaire très étroite, compte tenu, d'une part, que le gain A est très grand (en général supérieur à 10^5) et d'autre part que la tension de sortie se trouve limitée en ce qui concerne son excursion en amplitude, à des valeurs V_{min} et V_{max} voisines respectivement de $-V_{DD}$ et de V_{CC}. (Sur la figure 50.2, on a choisi $V_{min} = -V_{max}$.) Autrement dit, pour fonctionner en régime linéaire, la différence $(v_+ - v_-)$ doit rester inférieure, en valeur absolue, à une valeur très faible notée ε.

Si $(v_+ - v_-) > \varepsilon$, la sortie v_s de l'amplificateur sature à une valeur V_{max}.

Si $(v_+ - v_-) < -\varepsilon$, la sortie v_s de l'amplificateur sature à une valeur V_{min}.

Si $-\varepsilon < (v_+ - v_-) < \varepsilon$, l'amplificateur fonctionne en régime linéaire et on a, dans ce cas seulement : $v_s = A(v_+ - v_-)$.

Copyright © 2015 Dunod.

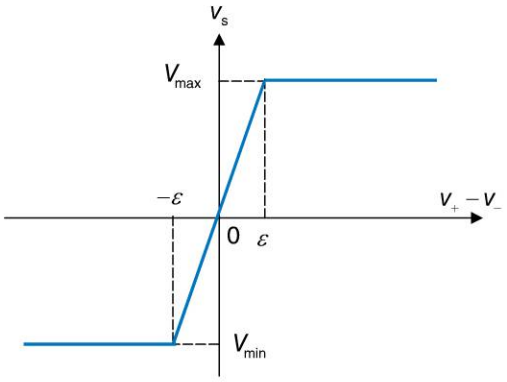


Figure 50.2

3. Le schéma équivalent

L'amplificateur opérationnel possède un modèle de fonctionnement faisant apparaître une impédance d'entrée Z_e, une impédance de sortie Z_s et une tension de sortie à vide v_{s0} (figure 50.3). D'une manière générale, l'impédance d'entrée est très grande et l'impédance de sortie est très faible. On considère souvent que Z_e est infinie, donc, qu'aucun courant ne peut entrer par les bornes v_+ ou v_- du système et que $Z_s = 0$, autrement dit que, quel que soit le courant de sortie du dispositif, aucune chute de potentiel ne vient perturber la tension de sortie. On a donc bien toujours, dans tous les cas où l'amplificateur fonctionne en régime linéaire : $v_s = A(v_+ - v_-)$.

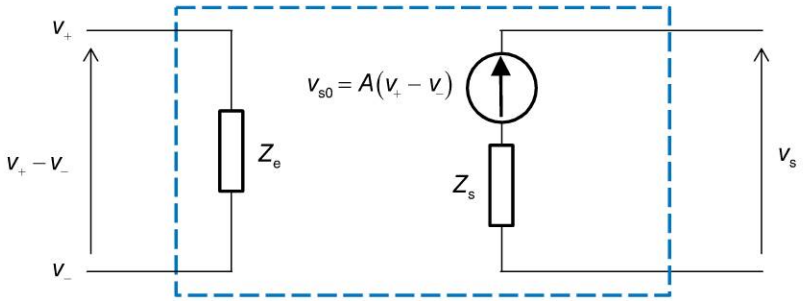


Figure 50.3

Il est assez rare de devoir invoquer le schéma équivalent de l'amplificateur opérationnel dans un montage. En effet, que ce soit en régime linéaire ou non linéaire, nous allons apprendre à connaître le comportement macroscopique de ce type de composant et ainsi être capable de déterminer le fonctionnement des montages dans lesquels il est inclus. Toutefois, nous proposons à titre d'application à la fin de ce chapitre (exercice 6.8), la mise en équation du fonctionnement d'un montage simple à partir du schéma équivalent de l'amplificateur opérationnel. Il est néanmoins conseillé d'avoir étudié la fiche 51 et en particulier l'amplificateur inverseur avant de tenter de résoudre cet exercice.

Exercice 6.8

Fiche 51

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 51 Le fonctionnement linéaire de l'amplificateur opérationnel

Malgré sa caractéristique qui présente une zone de fonction linéaire très étroite (voir figure 50.2), l'amplificateur opérationnel a pourtant vocation à être inclus dans une multitude de montages au sein desquels il va effectivement fonctionner linéairement. Cela est rendu possible en utilisant un principe qui, en quelque sorte, force l'amplificateur opérationnel à rester en permanence dans sa zone de fonctionnement linéairement : celui de la boucle de contre-réaction. Dès lors, ce petit circuit intégré se prête à un grand nombre de fonctions toutes aussi intéressantes les unes que les autres. Nous n'en présentons que deux dans cette fiche mais les pages qui suivent regorgent d'applications pratiques qui démontrent leur grande versatilité et l'intérêt évident qu'ils revêtent en électronique.

1. La boucle de contre-réaction

On démontre que la présence d'une boucle de contre-réaction (figure 51.1), autrement dit d'une connexion par l'intermédiaire d'un dipôle conducteur entre la borne de sortie v_s et l'entrée inverseuse v_-, assure automatiquement un fonctionnement linéaire à l'amplificateur opérationnel.

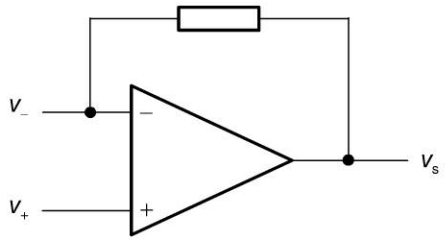


Figure 51.1

Cela signifie qu'une boucle de contre-réaction assure l'inégalité : $-\varepsilon < (v_+ - v_-) < \varepsilon$. On peut par ailleurs considérer le cas de l'amplificateur opérationnel idéal qui possède, outre une impédance d'entrée infinie et une impédance de sortie nulle, un gain tendant vers l'infini. Dans ce cas, $\varepsilon \to 0$ et la boucle de contre-réaction assure l'égalité suivante : $v_+ - v_- = 0 \Leftrightarrow v_+ = v_-$.

2. Le montage suiveur

La figure 51.2 représente le montage le plus simple que l'on puisse réaliser à l'aide d'un amplificateur opérationnel.

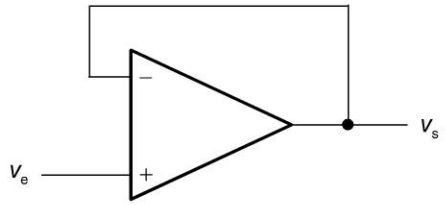


Figure 51.2

Copyright © 2015 Dunod.

La présence d'une boucle de contre-réaction assure un fonctionnement linéaire à l'amplificateur opérationnel. On a donc : $v_+ = v_- = v_e$. Puisque $v_- = v_e$ et que l'entrée inverseuse est reliée à la sortie, on a $v_s = v_e$. L'intérêt de ce montage réside dans le fait qu'il possède, de fait, une impédance d'entrée infinie et une impédance de sortie nulle. Ce dispositif, appelé suiveur, permet de connecter entre eux un montage amont et un montage aval sans qu'aucun courant ne soit soutiré du montage amont (donc sans perturber le signal qui en est issu), et en autorisant le montage aval à soutirer n'importe quel courant du montage suiveur (donc sans que la valeur de son impédance d'entrée ait une quelconque influence sur la connexion des deux montages).

3. L'amplificateur inverseur

Sur le schéma de la figure 51.3, la présence d'une boucle de contre-réaction assure ici, une fois de plus, un fonctionnement linéaire au montage. Comme $v_+ = 0$, on a $v_- = 0$. Par ailleurs, l'impédance d'entrée de l'amplificateur étant infinie, aucun courant ne peut entrer par l'une ou l'autre des entrées de l'amplificateur opérationnel. C'est donc le même courant i qui parcourt les résistances R_1 et R_2. On peut donc écrire :

$$\begin{cases} v_e = R_1 i \\ 0 - v_s = R_2 i \end{cases} \Rightarrow \frac{v_s}{v_e} = -\frac{R_2}{R_1}$$

Cette relation reste valable en régime sinusoïdal avec des dipôles linéaires passifs (condensateurs et bobines par exemple) en utilisant la représentation complexe du circuit et en remplaçant les résistances par des impédances complexes.

Dans ce cas, on peut écrire : $\frac{\overline{V_s}}{\overline{V_e}} = -\frac{\overline{Z_2}}{\overline{Z_1}}$.

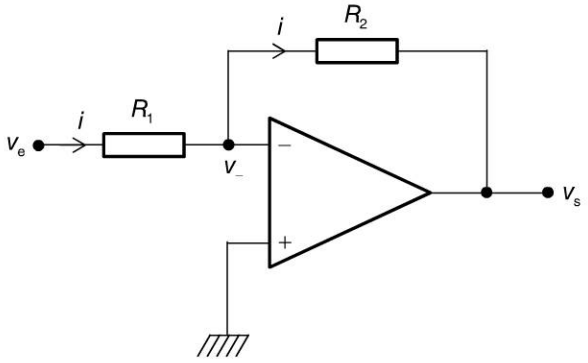


Figure 51.3

On peut facilement imaginer, par conséquent, remplacer les résistances de la figure 51.3 par n'importe quel dipôle ou association de dipôles de sorte à obtenir le gain en tension complexe correspondant à une fonction souhaitée. C'est ainsi que les amplificateurs opérationnels se prêtent à la réalisation de nombreux montages comme en témoignent les multiples applications qui vont être étudiées dans les fiches suivantes.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 52

Les additionneurs et les soustracteurs

Cette fiche présente deux montages très simples permettant de réaliser les opérations d'addition et de soustraction de tensions ? À l'aide d'un amplificateur opérationnel et de quelques résistances, on parvient sans peine à réaliser de tels montages qui rendent beaucoup de services dans des dispositifs électroniques plus sophistiqués.

1. Le circuit additionneur

Le montage de la figure 52.1 est un circuit additionneur. La boucle de contre-réaction constituée par R_4 assure un fonctionnement linéaire à l'amplificateur opérationnel. On a donc $v_+ = v_- = 0$ étant donné que l'entrée v_+ se trouve à la masse.

Les courants d'entrée sont donc : $i_1 = \dfrac{v_1}{R_1}$, $i_2 = \dfrac{v_2}{R_2}$ et $i_3 = \dfrac{v_3}{R_3}$. Comme l'impédance d'entrée de l'amplificateur opérationnel est infinie, un courant i égal à la somme de ces trois courants traverse la résistance R_4. La loi d'Ohm appliquée aux bornes de la résistance R_4 nous donne donc :

$$0 - v_s = R_4\left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}\right) \Rightarrow v_s = -R_4\left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}\right)$$

En choisissant $R_1 = R_2 = R_3$, on a : $v_s = -\dfrac{R_4}{R_1}(v_1 + v_2 + v_3)$

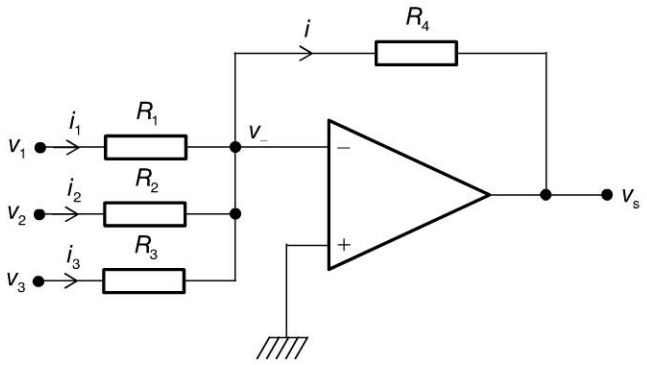


Figure 52.1

2. Le soustracteur

Le montage de la figure 52.2 est un amplificateur de différence, autrement dit un soustracteur. La boucle de contre-réaction constituée par R_2 assure un fonctionnement linéaire à l'amplificateur opérationnel. On a donc $v_+ = v_-$.

Copyright © 2015 Dunod.

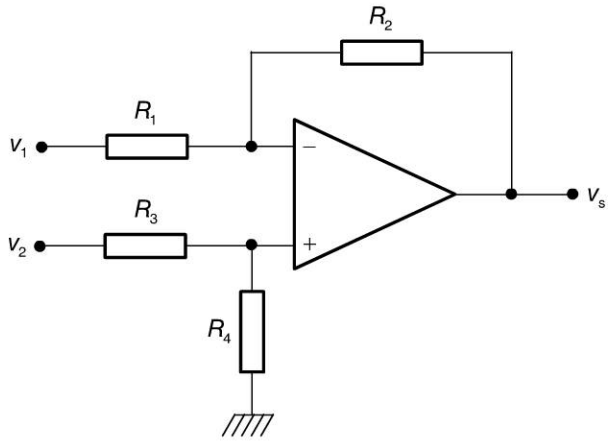


Figure 52.2

Comme aucun courant ne peut entrer dans l'amplificateur opérationnel, c'est le même courant qui traverse R_3 et R_4, qui forme donc un pont diviseur de tension.

On a alors : $v_+ = \dfrac{R_4}{R_3 + R_4} v_2$

Par ailleurs, le même courant i traverse les résistances R_1 et R_2. En orientant ce courant de gauche à droite dans les deux résistances de la figure 52.2, on peut écrire :

$$i = \frac{v_1 - v_-}{R_1} = \frac{v_- - v_s}{R_2}$$

D'où :

$$\frac{v_1}{R_1} - \frac{v_-}{R_1} = \frac{v_-}{R_2} - \frac{v_s}{R_2} \Rightarrow v_-\left(\frac{1}{R_1} + \frac{1}{R_2}\right) = \frac{v_s}{R_2} + \frac{v_1}{R_1} \Rightarrow v_- = \frac{R_1 R_2}{R_1 + R_2}\left(\frac{v_s}{R_2} + \frac{v_1}{R_1}\right)$$

Comme $v_+ = v_-$, on a : $\dfrac{R_4}{R_3 + R_4} v_2 = \dfrac{R_1 R_2}{R_1 + R_2}\left(\dfrac{v_s}{R_2} + \dfrac{v_1}{R_1}\right)$

D'où : $\dfrac{R_1 R_2}{R_1 + R_2}\dfrac{v_s}{R_2} + \dfrac{R_1 R_2}{R_1 + R_2}\dfrac{v_1}{R_1} = \dfrac{R_4}{R_3 + R_4} v_2$

Finalement : $v_s = \dfrac{(R_1 + R_2) R_4}{(R_3 + R_4) R_1} v_2 - \dfrac{R_2}{R_1} v_1$

Si $R_1 = R_2 = R_3 = R_4$, on a : $v_s = v_2 - v_1$. Le montage constitue alors un amplificateur de différences.

Dans ce soustracteur comme dans le cas de l'additionneur, on peut, en choisissant d'autres valeurs de résistances, produire une tension de sortie égale à toute combinaison linéaire des tensions d'entrée en affectant divers coefficients à chacune des tensions d'entrée.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 53

Les montages évolués

Les amplificateurs opérationnels se prêtent à des applications quasiment illimitées. Cette fiche présente deux montages fort utiles : l'amplificateur non inverseur et la résistance négative.

1. L'amplificateur non inverseur

Le montage de la figure 53.1 est un amplificateur non inverseur. La boucle de contre-réaction constituée par R_0 assure à l'amplificateur opérationnel un fonctionnement linéaire. On a donc $v_+ = v_-$.

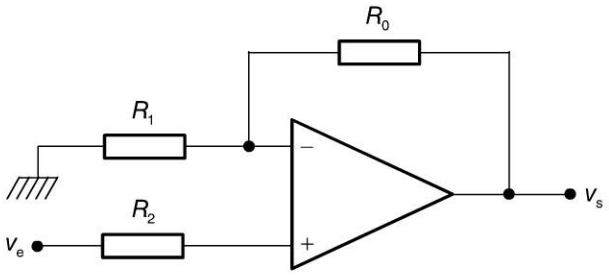


Figure 53.1

Comme aucun courant ne peut entrer dans l'amplificateur opérationnel, il n'y a aucune chute de potentiel aux bornes de la résistance R_2 placée. On a donc : $v_+ = v_e$.

Pour des raisons identiques, c'est le même courant qui traverse les deux résistances R_1 et R_0 reliées à l'entrée inverseuse. Ces deux résistances constituent donc un pont diviseur de tension.

On a : $v_- = \dfrac{R_1}{R_1 + R_0} v_s$,

d'où : $v_+ = v_- \Rightarrow v_e = \dfrac{R_1}{R_1 + R_0} v_s$

et $G_V = \dfrac{v_s}{v_e} = \dfrac{R_1 + R_0}{R_1} = 1 + \dfrac{R_0}{R_1}$

Ce montage permet de réaliser un amplificateur dont le gain est positif, contrairement au montage simple à deux résistances dont le gain est négatif. On qualifie donc ce circuit d'amplificateur non inverseur. On notera cependant, à partir de l'expression du gain, que celui-ci ne peut pas être inférieur à 1.

Copyright © 2015 Dunod.

2. La résistance négative

Le montage de la figure 53.2 est un dipôle qui possède la particularité de se comporter comme une résistance négative. La boucle de contre-réaction constituée par R_2 assure un fonctionnement linéaire à l'amplificateur opérationnel. On peut donc en conclure que $v_+ = v_-$.

Les deux résistances R_2 et R_3 constituant un pont diviseur de tension, donc :

$$v_- = \frac{R_3}{R_2 + R_3} v_s.$$

On a par ailleurs $v_+ = v$ et $v - v_s = R_1 i$, compte tenu du fait que le courant i se retrouve intégralement dans R_1 à cause de l'impédance d'entrée infinie de l'amplificateur opérationnel idéal.

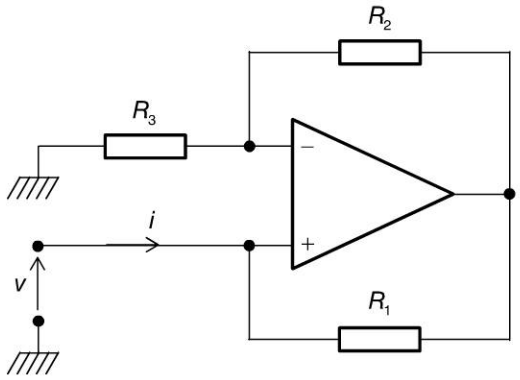


Figure 53.2

On a donc : $v_+ = v_- = v = \dfrac{R_3}{R_2 + R_3} v_s \Rightarrow v_s = \dfrac{R_2 + R_3}{R_3} v$

Comme $v_s = v - R_1 i$, on peut écrire : $\dfrac{R_2 + R_3}{R_3} v = v - R_1 i$

Soit : $\left(1 - \dfrac{R_2 + R_3}{R_3}\right) v = R_1 i$

D'où : $-\dfrac{R_2}{R_3} v = R_1 i \Rightarrow v = -\dfrac{R_1 R_3}{R_2} i$

Cette équation n'est pas sans rappeler la loi d'Ohm dans laquelle la résistance $\dfrac{v}{i} = -\dfrac{R_1 R_3}{R_2}$ est négative. Le circuit se comporte bien comme une résistance négative.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 54

De la théorie à la pratique

1. Le décalage de tension et la correction d'offset

La conception d'un amplificateur opérationnel induit un phénomène parasite au niveau de sa sortie : le décalage en tension, encore appelé **offset**. Ce phénomène se traduit par l'apparition d'un niveau de tension de sortie au repos qui, au lieu d'être nulle, est égale à une valeur continue. On peut tenir compte de ce phénomène d'offset dans l'équation de fonctionnement de l'amplificateur opérationnel où V_d représente la tension de décalage ramenée à l'entrée ou tension d'offset : $v_s = A(v_+ - v_- + V_d)$.

Ce phénomène est généré dans l'étage d'entrée de l'amplificateur opérationnel. Dans certains cas, il est sans effet, mais pour certaines applications, il peut avoir des conséquences dramatiques : il ne devient plus possible lorsqu'un signal d'entrée oscille autour de 0 V, de garantir que le signal de sortie oscillera aussi autour de 0 V.

Pour corriger ce problème, la plupart des circuits intégrés d'amplificateurs opérationnels possèdent deux bornes spécifiques appelées bornes de correction d'offset permettant d'imposer la valeur moyenne du signal de sortie à 0 V. Pour ce faire, ces bornes doivent être reliées à un montage potentiométrique qui permet d'ajuster la composante continue de sortie (figure 54.1).

Remarque

Le phénomène d'offset est également dû au fait que les courants d'entrée ne sont pas rigoureusement nuls et qu'ils sont susceptibles, la plupart du temps, d'être différents. C'est la raison pour laquelle il est recommandé de placer des impédances identiques sur chaque entrée (figure 53.1).

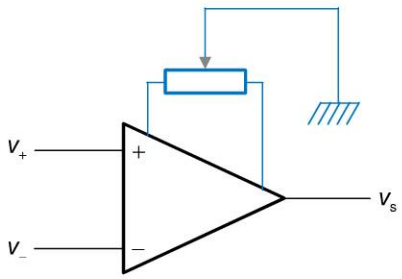


Figure 54.1

2. La saturation des amplificateurs opérationnels

Comme pour tout amplificateur, la sortie d'un amplificateur opérationnel est caractérisée par une excursion de sortie limitée. On peut considérer que les valeurs limites de cette excursion de sortie correspondent à environ 90 % des valeurs de l'alimentation du dispositif.

Copyright © 2015 Dunod.

Ainsi, on a en général $v_{s\,max} = 0{,}9 \times V_{CC}$ et $v_{s\,min} = -0{,}9 \times V_{CC}$ (souvent +15 V/ − 15 V). En tentant de franchir ces limites, on s'expose à une saturation de la sortie de l'amplificateur et donc, à une distorsion des signaux attendus.

3. La réponse en fréquence d'un amplificateur opérationnel

Comme tous les systèmes électroniques, le fonctionnement des amplificateurs opérationnels est affecté par la fréquence des signaux mis en jeu. D'une manière générale, on considère qu'un amplificateur opérationnel possède un gain constant dans une plage de fréquence s'étendant de quelques hertz à quelques mégahertz. Bien évidemment, les montages réalisés à l'aide des amplificateurs opérationnels peuvent avoir des bandes passantes plus réduites selon les fonctions recherchées.

Cette limitation fréquentielle influe sur la vitesse de réponse qui traduit la rapidité avec laquelle la sortie répond à une variation brutale de la tension d'entrée (en V/µs).

4. Les amplificateurs opérationnels idéaux et réels

L'amplificateur opérationnel idéal est supposé avoir un gain en tension infini, des impédances d'entrées infinies et une impédance de sortie nulle. Le tableau de la figure 54.2 présente les caractéristiques de deux amplificateurs opérationnels classiques : le µA 741 qui utilise une technologie à transistors bipolaires et le TL 081C qui est basé sur une technologie à base de transistors à effet de champ. Les impédances de sortie sont de l'ordre de quelques dizaines d'ohms.

Caractéristiques	µA 741 C	TL 081C
Gain en tension	200 000	200 000
Courants d'entrée	80 nA	30 pA
Impédances d'entrée	2 MΩ	1 000 GΩ
Bande passante	1 MHz	3 MHz
Vitesse de réponse	0,5 V/µs	13 V/µs

Figure 54.2

5. La puissance dans un amplificateur opérationnel

L'étage de sortie d'un amplificateur opérationnel est ainsi conçu qu'il ne peut pas délivrer de courant aussi intense qu'on le souhaiterait. On reste, avec ce type de composant, sur des puissances impliquées qui restent faibles (quelques dizaines à quelques centaines de milliwatts). Si on essaie de soutirer un courant trop important en sortie du circuit, on risque de le détruire. Il existe des amplificateurs opérationnels de puissance dont les limites sont plus élevées.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 55 Les montages dérivateurs et intégrateurs

Intégrer ou dériver une fonction temporelle portée par un signal électrique est une opération courante qui permet, par exemple, de reproduire des équations différentielles notamment pour simuler le fonctionnement de systèmes physiques. Les montages dérivateurs et intégrateurs sont à la base de ce procédé.

1. Le montage dérivateur

Le montage de la figure 55.1 est un dérivateur dont l'objet est de délivrer un signal qui dépend de la dérivée (donc des variations) du signal d'entrée. Il existe deux méthodes pour mettre en équation son fonctionnement.

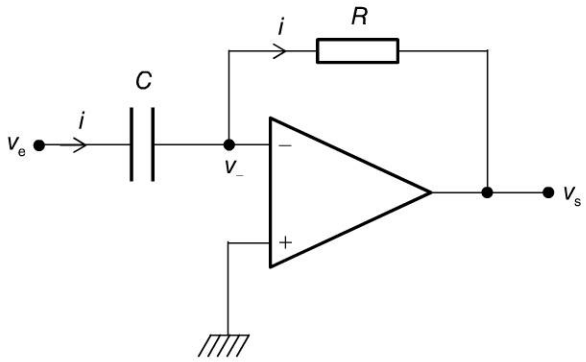


Figure 55.1

Première méthode

Soit i le courant qui traverse le condensateur et la résistance. On peut écrire, d'une part :

$$v_e - 0 = \frac{1}{C}\int i\,dt \;\Rightarrow\; i = C\frac{dv_e}{dt} \text{ et d'autre part : } 0 - v_s = Ri.$$

On en déduit immédiatement : $v_s = -RC\dfrac{dv_e}{dt}$

Deuxième méthode

Il est aussi possible de travailler directement dans le modèle laplacien. En appliquant la transformée de Laplace à l'équation de fonctionnement du condensateur, on obtient :

$$i = C\frac{dv_e}{dt} \;\Rightarrow\; I(p) = CpV_e(p) \;\Rightarrow\; V_e(p) = \frac{1}{Cp}I(p)$$

Cette expression possède la même forme que la loi d'Ohm, appliquée aux transformées de Laplace des grandeurs électriques. $1 / Cp$ est appelée impédance généralisée du condensateur. Aux bornes de la R, la loi d'Ohm s'écrit, dans le domaine laplacien, comme elle s'écrit dans le modèle temporel : $0 - V_s(p) = RI(p)$.

Copyright © 2015 Dunod.

Le schéma de la figure 55.2 montre comment on peut retranscrire le schéma initial dans le modèle laplacien et y utiliser directement les lois et théorèmes classiques de l'électricité.

$$\begin{cases} V_e(p) - 0 = \dfrac{1}{Cp} I(p) \\ 0 - V_s(p) = RI(p) \end{cases} \Rightarrow \; V_s(p) = -RCpV_e(p)$$

« p » est bien l'opérateur de dérivation dans le domaine laplacien.

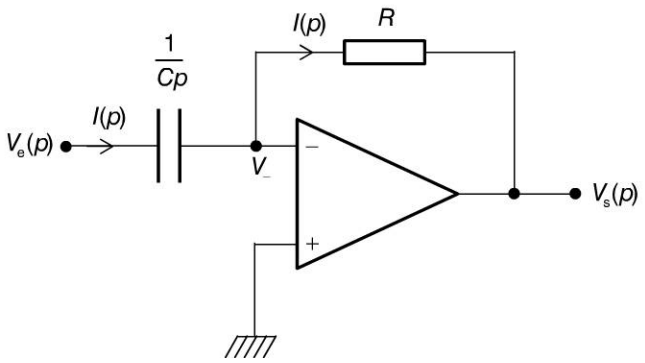


Figure 55.2

2. Le montage intégrateur

Dans le montage de la figure 55.3, on a :

$$\begin{cases} V_e(p) - 0 = RI(p) \\ 0 - V_s(p) = \dfrac{1}{Cp} I(p) \end{cases} \Rightarrow \; V_s(p) = -\frac{1}{RC}\frac{1}{p} V_e(p)$$

« 1 / p » étant l'opérateur d'intégration, on a affaire à un montage intégrateur.

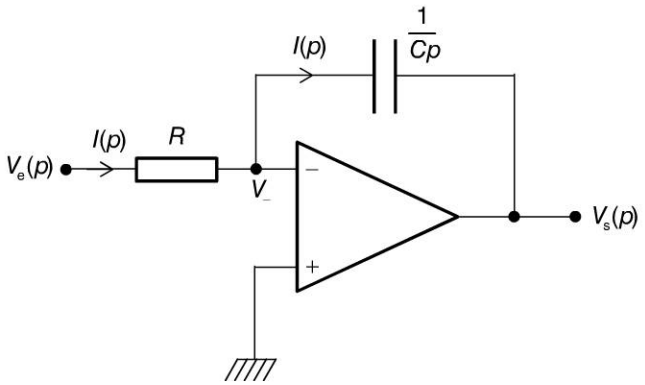


Figure 55.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 56

L'oscillateur à pont de Wien

1. Le principe et le montage

Le montage de la figure 56.1 représente un oscillateur à pont de Wien qui produit une tension sinusoïdale. Il ne s'agit sans doute pas là du meilleur oscillateur qui soit mais ce dispositif montre à la fois la grande versatilité des amplificateurs opérationnels et la manière de produire un signal sinusoïdal à partir d'un système régi par une équation différentielle de l'oscillateur harmonique du type $\frac{d^2v_s}{dt^2} + \omega^2 v_s = 0$.

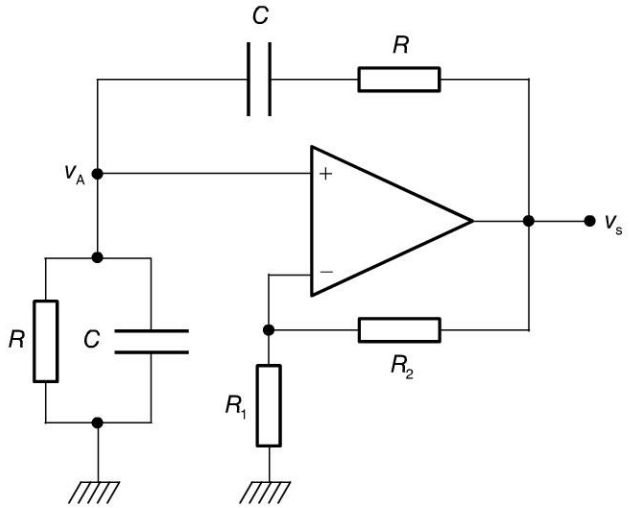


Figure 56.1

2. La mise en équation

Fiche 53

L'amplificateur opérationnel est monté en amplificateur non inverseur.

Les tensions v_s et v_A sont donc liées par la relation : $v_s = \alpha v_A$ avec $\alpha = 1 + \frac{R_2}{R_1}$.

Par ailleurs, appelons i le courant circulant entre v_s et v_A, dans la résistance R et dans le condensateur C situés en haut du schéma. Aux bornes de l'association série de R et de C, on a :

$$v_s - \frac{v_s}{\alpha} = Ri + \frac{1}{C}\int i\,dt.$$

Soit : $\left(1 - \frac{1}{\alpha}\right)\frac{dv_s}{dt} = R\frac{di}{dt} + \frac{i(t)}{C}$.

Copyright © 2015 Dunod.

En appliquant la loi des nœuds au point A, compte tenu qu'aucun courant n'entre dans l'amplificateur opérationnel, on obtient : $i = \frac{v_s}{\alpha R} + \frac{C}{\alpha}\frac{dv_s}{dt}$

Remplaçons le courant i par cette expression dans la première équation :

$$\left(1 - \frac{1}{\alpha}\right)\frac{dv_s}{dt} = R\frac{d}{dt}\left(\frac{v_s}{\alpha R} + \frac{C}{\alpha}\frac{dv_s}{dt}\right) + \frac{1}{C}\left(\frac{v_s}{\alpha R} + \frac{C}{\alpha}\frac{dv_s}{dt}\right)$$

Ordonnons les différents termes : $\frac{RC}{\alpha}\frac{d^2v_s}{dt^2} + \left(\frac{3}{\alpha} - 1\right)\frac{dv_s}{dt} + \frac{v_s}{\alpha RC} = 0$

Et multiplions pour finir par αRC : $R^2C^2\frac{d^2v_s}{dt^2} + \alpha\left(\frac{3}{\alpha} - 1\right)RC\frac{dv_s}{dt} + v_s = 0$

3. Le réglage de l'oscillateur

On remarque immédiatement que si $\alpha = 3$, le terme correspondant à la dérivée première est nul. L'équation différentielle devient alors : $R^2C^2\frac{d^2v_s}{dt^2} + v_s = 0$. Elle correspond à l'équation de l'oscillateur harmonique. La tension v_s sera donc sinusoïdale. Cela correspond à : $\alpha = 1 + \frac{R_2}{R_1} = 3$, autrement dit à $R_2 = 2R_1$.

La solution de l'équation différentielle a pour expression :

$$v_s(t) = A\cos\omega t + B \text{ avec } \omega = \frac{1}{RC}$$

Pour conclure, le circuit proposé est donc bien un oscillateur sinusoïdal de pulsation $1 / RC$ à condition que $\alpha = 1 + \frac{R_2}{R_1} = 3$, autrement dit si $R_2 = 2R_1$.

Remarque

Comme cela a été dit en préambule, il ne s'agit pas d'un montage de grande qualité, pour la bonne et simple raison que ses réglages s'avèrent difficiles. Les incertitudes sur les valeurs de R et de C rendent la mise au point difficile.

Il existe de nombreux autres montages permettant de produire des signaux sinusoïdaux, soit à partir de circuits RC comme dans la présente étude, soit à partir de circuits intégrés spécialisés, soit encore en utilisant des dispositifs à quartz ou des systèmes particuliers appelés conformateurs.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

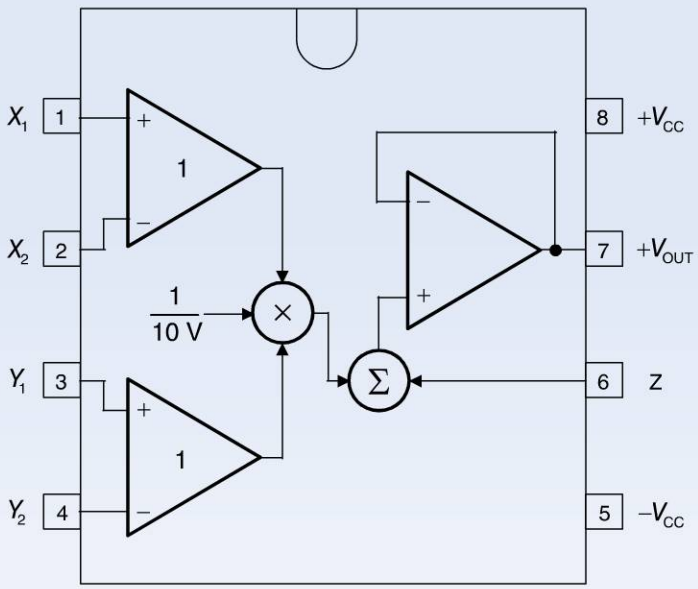
FOCUS Quand l'électronique résout les problèmes de physique

Dériver, intégrer, ajouter, soustraire. Mais aussi amplifier, comparer. Autant d'opérations élémentaires qui, associées, permettent de concevoir des systèmes caractérisés par des équations de fonctionnement complexes et en particulier des équations différentielles d'ordre parfois élevé.

Ces équations différentielles, en particulier celles qui sont linéaires à coefficients constants, sont légion dans tous les domaines des sciences physiques : mécanique, hydraulique, thermique, etc.

Il est ainsi très facile, face à un problème physique, de trouver l'équation différentielle électrique exactement analogue à celle du problème initial. Il suffit alors de l'implanter à l'aide de composants simples et de simuler ainsi le fonctionnement du dispositif étudié. Régi par la même équation différentielle, le montage électronique répond de la même manière et peut-être étudié de façon précise pour analyser le comportement du système physique.

Certains circuits intégrés proposent des fonctions de calcul relativement complexes. Ainsi, à titre d'exemple, le circuit AD633 effectue la multiplication de deux tensions ou plutôt, délivre un signal de sortie proportionnel au produit de deux signaux d'entrée. Le circuit comporte deux amplificateurs différentiels, un multiplicateur, un sommateur permettant d'ajouter une composante et enfin un suiveur au niveau de la sortie.



Le signal de sortie a pour expression : $V_{OUT} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10\,V} + Z$.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

6.1 Un amplificateur opérationnel idéal :

- ☐ **a.** possède une impédance d'entrée nulle
- ☐ **b.** possède un gain différentiel infini
- ☐ **c.** possède une impédance de sortie infinie

6.2 En plaçant une résistance entre la sortie et l'entrée inverseuse d'un amplificateur opérationnel :

- ☐ **a.** on assure son fonctionnement linéaire
- ☐ **b.** on crée une boucle de contre-réaction
- ☐ **c.** on s'assure que les deux tensions d'entrée sont pratiquement identiques

6.3 En l'absence de boucle de contre-réaction, un amplificateur opérationnel :

- ☐ **a.** ne peut pas fonctionner linéairement
- ☐ **b.** voit sa sortie saturer
- ☐ **c.** ne sert à rien

6.4 La correction d'offset :

- ☐ **a.** permet de maintenir l'amplificateur opérationnel dans sa zone linéaire
- ☐ **b.** permet de régler le point de repos de la tension de sortie
- ☐ **c.** se fait au moyen d'un montage potentiométrique

6.5 Avec un amplificateur opérationnel :

- ☐ **a.** on peut construire un amplificateur inverseur
- ☐ **b.** on peut construire un amplificateur à gain positif
- ☐ **c.** on peut construire un amplificateur de différence

6.6 À l'aide d'un amplificateur opérationnel, on peut construire un intégrateur :

- ☐ **a.** en plaçant un condensateur sur l'entrée inverseuse
- ☐ **b.** en plaçant un condensateur sur l'entrée non inverseuse
- ☐ **c.** en plaçant un condensateur dans la boucle de contre-réaction

6.7 La bande passante d'un amplificateur opérationnel usuel est de l'ordre :

- ☐ **a.** de la dizaine de kHz
- ☐ **b.** du MHz
- ☐ **c.** du GHz

6.8 Un montage suiveur :

- ☐ **a.** permet de connecter entre eux un montage amont et un montage aval sans qu'aucun courant ne soit soutiré du montage amont
- ☐ **b.** permet de connecter entre eux un montage amont et un montage aval en permettant au montage aval de soutirer n'importe quel courant
- ☐ **c.** permet de connecter deux montages de sorte que le montage amont délivre exactement le courant soutiré par le montage aval

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

6.1 **b.** L'amplificateur opérationnel possède effectivement un gain très grand, considéré idéalement comme infini. Mais c'est l'impédance d'entrée qui est très grande et l'impédance de sortie est très faible.

6.2 **a.**, **b.** et **c.** En plaçant une résistance entre la sortie et l'entrée inverseuse, on crée par définition une boucle de contre-réaction qui a pour conséquence de maintenir le fonctionnement de l'amplificateur opérationnel dans sa zone linéaire et donc d'assurer la quasi égalité des deux tensions d'entrée.

6.3 **a.** et **b.** Sauf exception, il est impossible de faire fonctionner linéairement l'amplificateur opérationnel sans boucle de contre-réaction ce qui a pour conséquence de faire saturer systématiquement le système. En revanche, on ne peut pas dire qu'il ne sert à rien comme nous le démontrera le chapitre 8.

6.4 **b.** et **c.** Voir Fiche 54.

6.5 **a.**, **b.** et **c.** Tous ces montages sont présentés dans les fiches de ce chapitre.

6.6 **c.** Voir Fiche 55, Figure 55.3.

6.7 **b.** Voir Fiche 54.

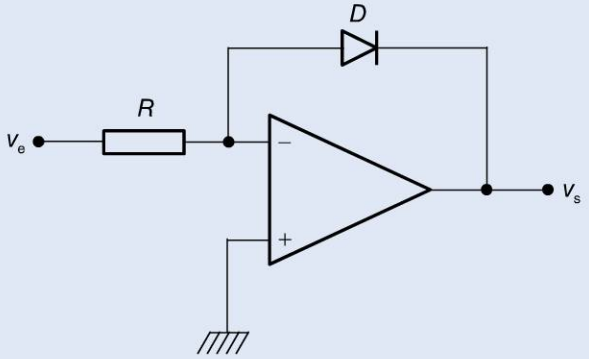
6.8 **a.** et **b.** Voir Fiche 51.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 370).

6.1 Dans le montage de la figure ci-dessous, déterminer l'expression de la tension de sortie en fonction de la tension d'entrée. On utilisera l'équation générale de fonctionnement de la diode réelle.



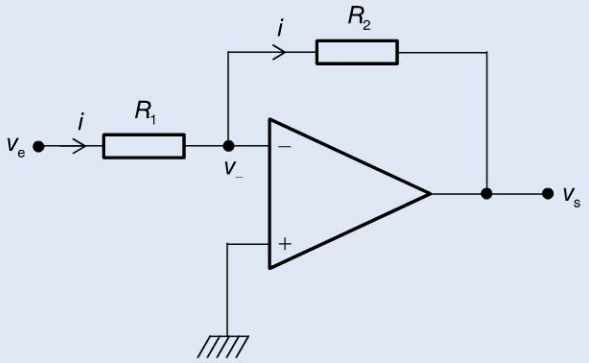
6.2 On reprend le montage de la figure ci-dessus, en intervertissant la diode et la résistance. Déterminer l'expression de la tension de sortie en fonction de la tension d'entrée. On utilise toujours l'équation générale de fonctionnement de la diode réelle.

6.3 On considère le montage amplificateur classique de la figure ci-dessous déjà étudié.

La résistance R_1 possède une valeur fixe égale à $1,2\ \text{k}\Omega$. La résistance R_2 est variable.

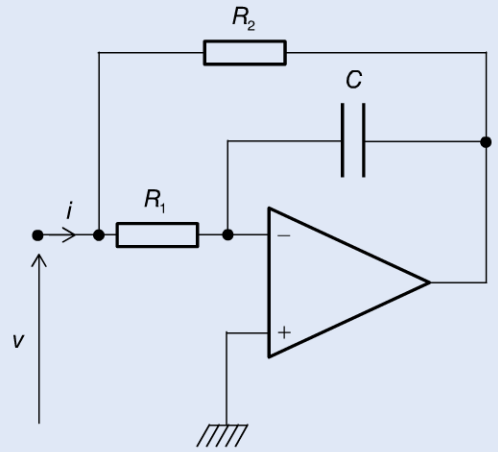
L'amplificateur opérationnel est alimenté par deux tensions symétriques $V_{CC} = 15\ \text{V}$ et $-V_{DD} = -15\ \text{V}$ dont on supposera qu'elles constituent également les limites de l'excursion de sortie de l'amplificateur.

On souhaite amplifier, à l'aide de ce montage, un signal $v_e(t) = V_0 \cos \omega t$ avec $V_0 = 300\ \text{mV}$. Déterminer la condition sur la résistance R_2 qui permet d'amplifier le signal v_e sans que la sortie de l'amplificateur ne sature.

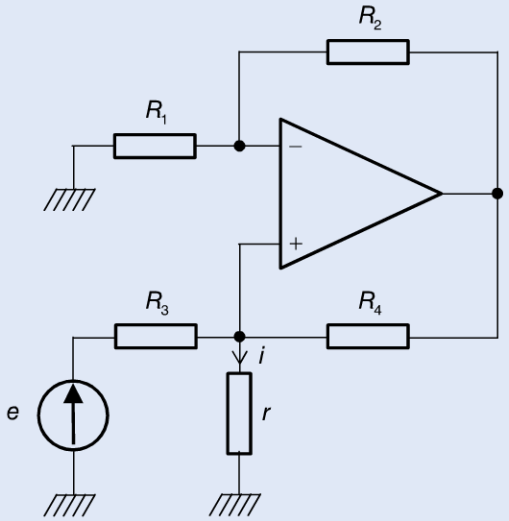


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

6.4 Dans le montage de la figure ci-dessous, déterminer l'expression de la tension v en fonction du courant i et montrer que ce montage se comporte comme un dipôle formé de la mise en parallèle d'une résistance R et d'une bobine L.



6.5 Dans le montage de la figure ci-dessous, calculer le courant i qui circule dans la résistance r. Montrer que l'on peut choisir les résistances R_1, R_2, R_2 et R_4 de sorte que ce courant ne dépende pas de r.



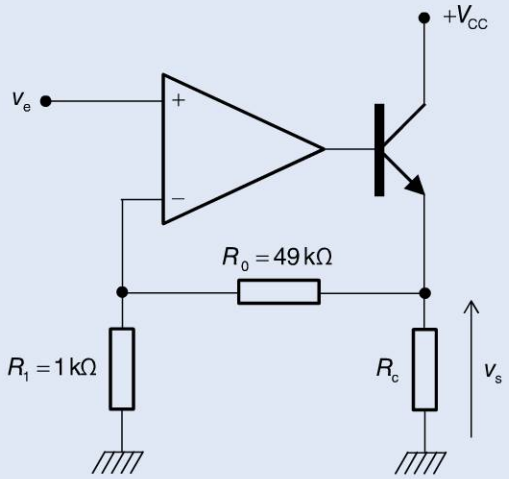
Copyright © 2015 Dunod.

6.6 Le montage de la figure ci-dessous est constitué d'un amplificateur opérationnel alimenté en +15 V / – 15 V dont le courant de sortie maximal est égal à 30 mA. La charge R_L est une résistance de faible valeur qui consomme un courant trop important pour être placée directement en sortie de l'amplificateur opérationnel. On place alors à sa sortie un transistor bipolaire de gain en courant $\beta = 100$ monté en amplificateur de courant. On donne $V_{CC} = 15$ V.

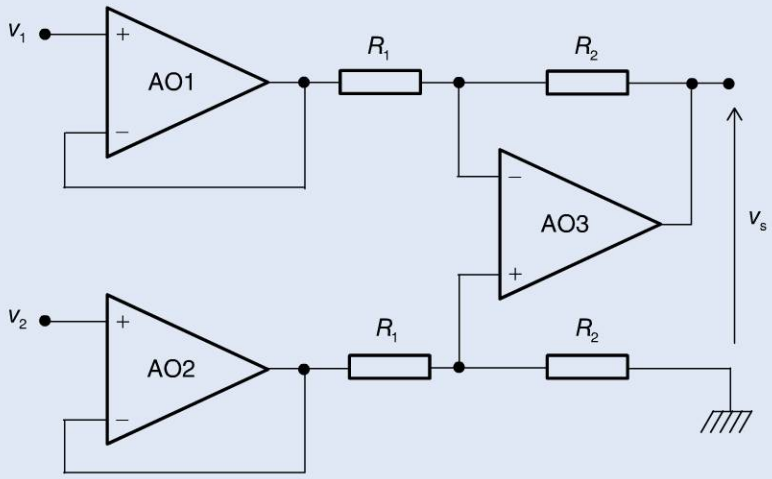
a) À quelle condition l'amplificateur fonctionne-t-il linéairement ?

b) Calculer, dans ces conditions, le gain en tension du montage. Montrer que ce montage ne peut fonctionner que si l'on a $v_e > 0$.

c) Calculer la valeur minimale de la résistance de charge utilisable avec ce montage en supposant que $0 < v_e < 200$ mV.



6.7 Le montage de la figure ci-dessous représente un amplificateur d'instrumentation.



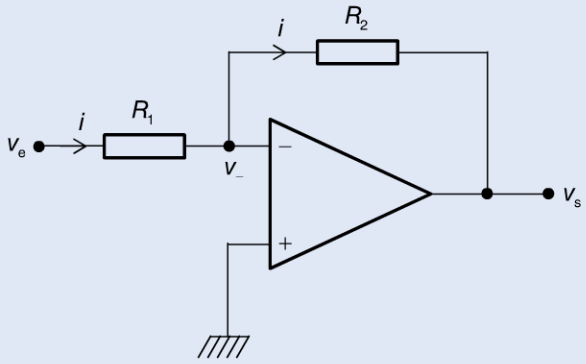
a) Quels rôles jouent les amplificateurs opérationnels AO1 et AO2 placés à l'entrée du montage ?

b) Déterminer l'expression de la tension de sortie v_s en fonction de v_1 et de v_2.

c) Comparer ce montage à celui proposé dans la fiche 52, figure 52.2. Quels en sont les avantages ?

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

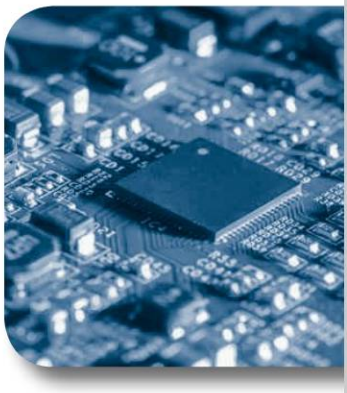
6.8 Effectuer le schéma équivalent du montage de la figure ci-dessous, en utilisant celui de l'amplificateur opérationnel proposé sur la figure 50.2 de la fiche 50. On supposera que son impédance d'entrée est infinie et que son impédance de sortie est nulle. Son gain sera noté A. Calculer le gain en tension du montage ainsi que sa valeur limite lorsque A tend vers l'infini.



Copyright © 2015 Dunod.

Chapitre 7

Les filtres analogiques linéaires



Objectifs

Avec l'amplification, le filtrage des signaux est une des fonctions essentielles de l'électronique. Il consiste, en règle générale, à modifier la structure spectrale des signaux pour amplifier ou atténuer certaines de ses composantes. Il est basé sur le comportement fréquentiel de certains dispositifs. Des simples montages comportant quelques composants passifs jusqu'aux montages plus sophistiqués à amplificateurs opérationnels, ce chapitre présente à la fois les méthodes génériques employées pour l'étude des systèmes de filtrage et un certain nombre d'exemples typiques de montages couramment utilisés.

Copyright © 2015 Dunod.

fiche 57

Les diagrammes de Bode

Il est nécessaire de disposer d'un outil permettant de visualiser le comportement fréquentiel d'un système vis à vis des signaux qu'il est destiné à filtrer. Cet outil graphique est le diagramme de Bode qui revêt donc un caractère capital dans l'étude du filtrage.

1. La réponse fréquentielle d'un système

On considère un système électronique à l'entrée duquel on injecte un signal $e(t)$ et fournissant en sortie un signal $s(t)$. Ces signaux peuvent par exemple être des tensions.

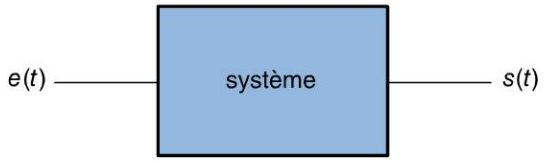


Figure 57.1

Soit $G(p)$ la fonction de transfert de ce système, telle que définie dans la fiche 23 :

$$G(p) = \frac{S(p)}{E(p)}$$

On définit la fonction de transfert en fréquence ou gain complexe du système en posant $p = j\omega$, soit $G(j\omega)$. Le module de ce gain complexe, $|G(j\omega)|$ est appelé **gain réel fréquentiel** du système et correspond au facteur d'amplification (ou d'atténuation s'il est inférieur à 1) que le système applique à l'amplitude d'une sinusoïde de pulsation ω injectée à son entrée. Pour des signaux non sinusoïdaux, il s'agit du coefficient d'amplification ou d'atténuation de la composante fréquentielle de pulsation ω au sens de Fourier.

Fiches 19 et 20

On définit également le gain en décibels par :

$$G_{dB} = 20\log|G(j\omega)|$$

L'avance algébrique de phase φ du signal de sortie par rapport au signal d'entrée dépend également de la pulsation du signal d'entrée. On a : $\varphi = \varphi(\omega) = \arg[G(j\omega)]$.

Les deux fonctions $|G(j\omega)|$ et $\varphi(\omega)$ traduisent le comportement fréquentiel du système considéré. $|G(j\omega)|$ est souvent noté simplement $G(\omega)$.

2. Les diagrammes de Bode

Les diagrammes de Bode consistent à tracer deux graphes correspondant respectivement au gain réel et au déphasage. Pour la courbe de gain, on trace $G_{dB} = 20\log G(\omega)$ défini comme le gain en décibels et, de surcroît, avec une échelle logarithmique en abscisse (figure 57.2).

Copyright © 2015 Dunod.

Outre les raisons historiques qui ont présidé à ce choix, il existe deux intérêts essentiels au choix du tracé logarithmique du gain, intérêts que nous mettrons en évidence dans les pages qui suivent. L'axe des ordonnées est bien évidemment gradué en décibels. Un gain réel $G(\omega)$ supérieur à 1 correspond à un gain en décibels positif tandis qu'un gain réel inférieur à 1 correspond à un gain en décibels négatif. On a bien sûr $20\log G(\omega) = 0$ dB pour $G(\omega) = 1$. En règle générale, on porte directement les valeurs de ω sur l'axe des abscisses en respectant l'échelle logarithmique et en plaçant la pulsation $\omega = 1$ à l'origine de cet axe (puisqu'elle correspond à $\log\omega = 0$). On notera également que la pulsation $\omega = 0$ ne peut apparaître sur l'axe qu'en « moins l'infini ».

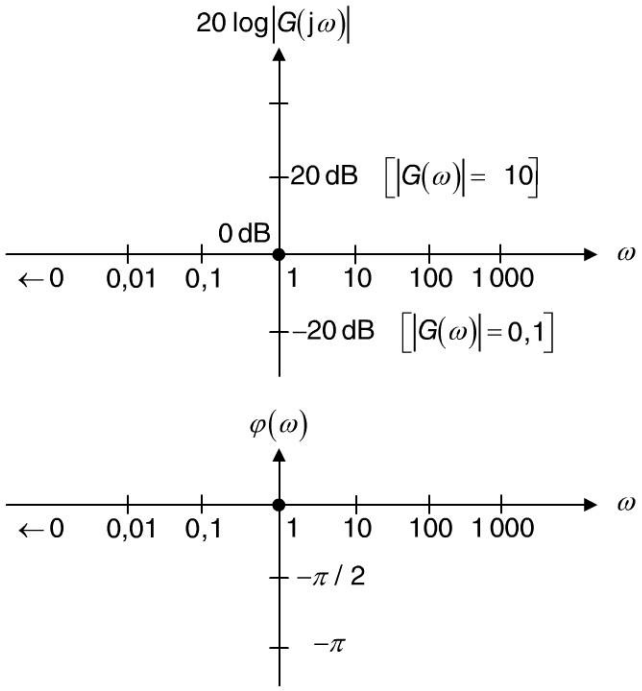


Figure 57.2



Remarque

On se contente souvent du diagramme de gain qui permet de visualiser le gain fréquentiel du système. On parle aussi de courbe de réponse fréquentielle. Attention, il s'agit bien du logarithme décimal.

Grâce au diagramme de Bode, on peut voir d'un seul coup d'œil l'allure de la réponse fréquentielle d'un système et par conséquent, avoir une idée immédiate du type de traitement (amplification ou atténuation) qu'il fait subir aux différentes composantes sinusoïdales. Ne pas oublier (chapitre 2) que tous les signaux peuvent se décomposer en sommes finies ou infinies, discrètes ou continues, de signaux sinusoïdaux.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 58 Les diagrammes de Bode asymptotiques

Les diagrammes de Bode asymptotiques sont des tracés simplifiés des diagrammes réels permettant d'accéder rapidement et avec peu de calculs, à l'allure générale de la réponse fréquentielle d'un filtre.

1. Définition et intérêt pratique

La plupart du temps, on ne cherche pas à obtenir le tracé exact d'un diagramme de Bode (même si ce dernier peut facilement être obtenu à l'aide d'outils tels que logiciels mathématiques, calculatrices graphiques, voire même un simple tableur), mais on effectue seulement ce qu'on appelle le tracé asymptotique de ce diagramme de gain. Ce tracé asymptotique revient à rechercher des équivalents de la fonction $20\log|G(j\omega)|$ en fonction des différentes valeurs de ω.

Pour des systèmes linéaires, ces équivalents correspondent systématiquement à des segments de droites dans un diagramme logarithmique.

D'une manière générale, le diagramme asymptotique est une bonne approximation de la courbe réelle compte tenu du lissage effectué par le tracé logarithmique.

2. Principes

La fonction de transfert d'un système linéaire se présente la plupart du temps sous la forme d'une fraction rationnelle de deux polynômes en p. Sa fonction de transfert fréquentielle se présente donc sous la forme d'une fraction rationnelle de deux polynômes en $j\omega$ qui peuvent se factoriser sous la forme :

$$G(p)=\frac{N(p)}{D(p)} \Rightarrow G(j\omega)=\frac{K\left(1+j\frac{\omega}{\omega_1}\right)\left(1+j\frac{\omega}{\omega_2}\right)\times\cdots\times\left(1+j\frac{\omega}{\omega_p}\right)}{\left(1+j\frac{\omega}{\omega'_1}\right)\left(1+j\frac{\omega}{\omega'_2}\right)\times\cdots\times\left(1+j\frac{\omega}{\omega'_n}\right)}$$

Dans ces conditions, l'expression générale du gain réel est :

$$|G(j\omega)|=\frac{K\left|1+j\frac{\omega}{\omega_1}\right|\times\left|1+j\frac{\omega}{\omega_2}\right|\times\cdots\times\left|1+j\frac{\omega}{\omega_p}\right|}{\left|1+j\frac{\omega}{\omega'_1}\right|\times\left|1+j\frac{\omega}{\omega'_2}\right|\times\cdots\times\left|1+j\frac{\omega}{\omega'_n}\right|}$$
$$=\frac{K\sqrt{1+\frac{\omega^2}{\omega_1^2}}\times\sqrt{1+\frac{\omega^2}{\omega_2^2}}\times\cdots\times\sqrt{1+\frac{\omega^2}{\omega_p^2}}}{\sqrt{1+\frac{\omega^2}{\omega_1'^2}}\times\sqrt{1+\frac{\omega^2}{\omega_2'^2}}\times\cdots\times\sqrt{1+\frac{\omega^2}{\omega_n'^2}}}$$

Copyright © 2015 Dunod.

Les différents ω_i correspondent aux pulsations de coupure, c'est-à-dire aux pulsations pour lesquelles le diagramme fréquentiel change d'asymptote. Considérons une pulsation ω quelconque. Le raisonnement asymptotique consiste à considérer que :

$$\text{si } \omega > \omega_i, \text{ alors } \left|1 + \mathrm{j}\frac{\omega}{\omega_i}\right| \approx \frac{\omega}{\omega_i} \text{ et si } \omega < \omega_i, \text{ alors } \left|1 + \mathrm{j}\frac{\omega}{\omega_i}\right| \approx 1.$$

Dans ces conditions, on peut considérer que, quelle que soit la pulsation ω, tous les termes de $|G(\mathrm{j}\omega)|$ seront équivalents soit à ω / ω_i, soit à 1. La fonction $|G(\mathrm{j}\omega)|$ sera donc obligatoirement de la forme $|G(\mathrm{j}\omega)| = C\omega^k$, k étant un entier relatif et C une constante réelle.

On a donc : $20\log|G(\mathrm{j}\omega)| = 20\log C\omega^k$, soit : $20\log|G(\mathrm{j}\omega)| = 20\log C + 20k\log\omega$.

Dans un diagramme où l'on trace $20\log|G(\mathrm{j}\omega)| = f(\log\omega)$, cela correspond à l'équation d'une droite de pente égale à $20k$.

Cette pente correspond à une augmentation de $20k$ dB lorsque la pulsation est multipliée par 10 (soit un intervalle d'une décade).

En effet :

$$\begin{cases} 20\log|G(\mathrm{j}\omega)| = 20\log C + 20k\log\omega \\ 20\log|G(\mathrm{j}10\omega)| = 20\log C + 20k(\log 10 + \log\omega) = 20\log C + 20k\log\omega + 20k \end{cases}$$

Remarque

Cette augmentation peut en réalité correspondre à une atténuation si k est négatif.

On dit alors que la pente de ce segment de droite asymptotique du diagramme de Bode est égale à $20k$ dB par décade, une décade étant l'intervalle séparant une pulsation quelconque ω de son décuple 10ω. Comme k est un entier relatif, les pentes sont toujours des multiples de 20 dB/décade.

Nous allons vite nous rendre compte que dans un diagramme de Bode, les asymptotes ne peuvent prendre pour pente que les valeurs multiples de 20 dB/décade. Ce « 20 dB/décade » est donc en quelque sorte l'unité élémentaire de pente. Nous appellerons pente d'ordre n, une pente égale à $20n$ dB/décade.

3. Le diagramme asymptotique de phase

Pour tracer approximativement le diagramme de phase, on considère chaque intervalle compris entre deux pulsations de coupure et la direction asymptotique de phase se déduit immédiatement du diagramme de gain en multipliant l'ordre de la pente par π / 2.

Fiche 60

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 59

Les différents types de filtres

1. Les familles de filtres

Un filtre est un dispositif électronique spécialement conçu pour présenter une courbe de réponse fréquentielle effectuant une amplification ou une atténuation sélective de certaines composantes fréquentielles.

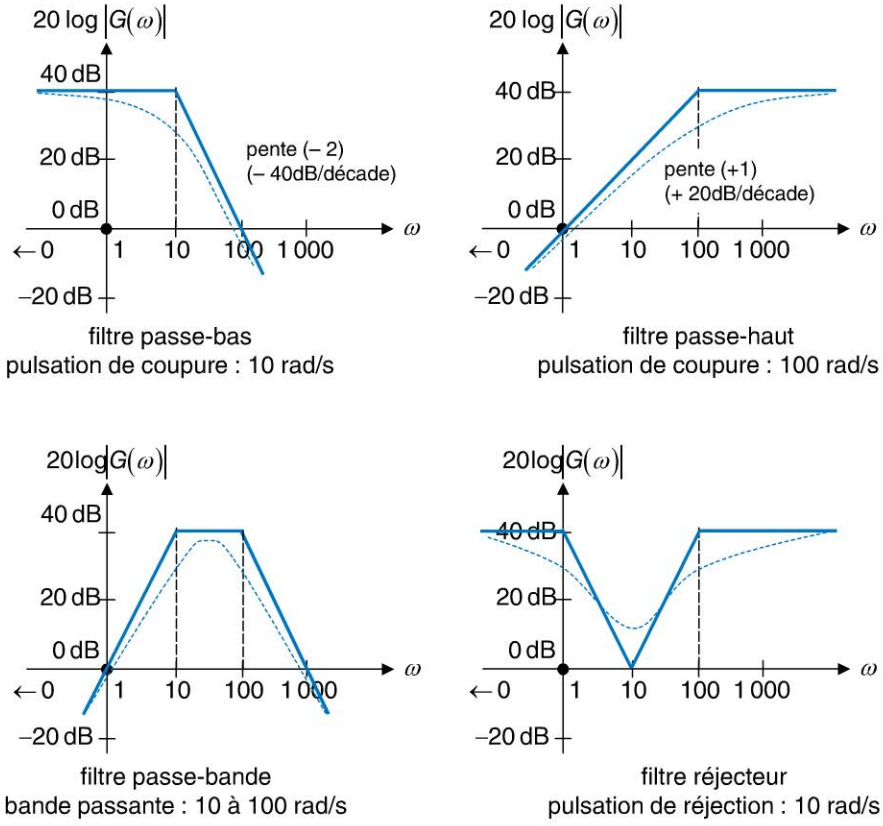


Figure 59.1

On distingue (figure 59.1) quatre grandes familles de filtres selon leur comportement fréquentiel, c'est-à-dire selon la courbe de réponse qu'ils présentent :

- les **filtres passe-bas** qui présentent une atténuation du signal de sortie au-delà d'une certaine fréquence dite de coupure ;
- les **filtres passe-haut** qui atténuent les composantes fréquentielles des signaux en dessous d'une certaine fréquence de coupure ;
- les **filtres passe-bande** qui amplifient les signaux dont la pulsation est comprise dans un intervalle particulier et qui les atténuent en dehors de cet intervalle ;
- les **filtres réjecteurs** qui atténuent les signaux dont la pulsation est située autour d'une fréquence centrale dite de réjection.

Copyright © 2015 Dunod.

Les graphes en trait plein correspondent aux tracés asymptotiques tandis que les graphes en pointillé représentent la courbe de réponse réelle. On appelle bande passante d'un filtre l'intervalle de pulsations (ou de fréquences) à l'intérieur duquel le gain est constant et maximal.

2. Les filtres passifs et les filtres actifs

Les filtres passifs sont constitués uniquement de composants linéaires passifs (résistances, condensateurs, bobines). En règle générale, le gain maximal qu'ils permettent d'obtenir dans leur bande passante est de 1, soit 0 dB.

Les filtres actifs, quant à eux, possèdent des éléments permettant d'amplifier certaines plages de fréquence et/ou d'en atténuer d'autres. On utilise à cet effet des montages à transistors ou à amplificateurs opérationnels, par exemple.

3. La sélectivité et l'ordre d'un filtre

Un filtre change de comportement autour d'une ou plusieurs pulsations de coupure. La sélectivité d'un filtre est la qualité que l'on recherche en priorité : il s'agit de sa capacité à atténuer ou à amplifier le plus exactement possible les composantes fréquentielles de part et d'autre de ses pulsations de coupure. On remarquera sur la figure 59.1 que le filtre passe-haut est moins sélectif que le filtre passe-bas car la pente correspondant à l'atténuation est plus faible dans le premier que dans le second.

Il en est ainsi de tous les filtres : il n'est pas possible de construire un filtre idéal qui aurait un gain nul pour les fréquences à éliminer et un gain non nul pour les fréquences à conserver. En revanche, pour disposer d'un filtre le plus sélectif possible, il s'agira de concevoir des dispositifs présentant des courbes de réponse aux pentes les plus élevées possibles.

Pour concevoir des filtres de grande sélectivité, il est nécessaire d'avoir recours à des montages caractérisés par une fonction de transfert d'ordre le plus élevé possible. Le filtre passe-bas représenté sur la figure 59.1 est un filtre d'ordre 2, dont la fonction de transfert sera de degré 2 et caractérisé par une pente de -40 dB/décade tandis que le filtre passe-haut est un filtre d'ordre 1 (fonction de transfert de degré 1).

Les filtres actifs permettent de générer des fonctions de transfert parfois singulières qui améliorent la sélectivité au voisinage des pulsations de coupure.

4. Applications pratiques

De nombreux dispositifs nécessitent l'utilisation de filtres afin d'effectuer des opérations particulières sur les signaux. Nous avons tous en tête l'application qui consiste à corriger la courbe de réponse d'un amplificateur audio pour atténuer ou amplifier les basses, les médiums ou les aigus, voire les égaliseurs graphiques qui permettent, par l'intermédiaire de curseurs, de modifier le gain pour chaque bande de fréquences.

On utilise aussi souvent les filtres pour extraire d'un signal une certaine partie, dite utile. Lorsque deux signaux ne se situent pas dans la même plage de fréquences, ils peuvent par exemple être mélangés pour être transmis sur le même support ou traités par le même système. On les sépare ensuite en effectuant une simple opération de filtrage.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 60 Le filtre passif passe-bas du premier ordre

Il existe d'innombrables montages correspondant à des filtres. Nous nous limiterons ici à deux exemple (sur cette fiche et sur la fiche 61) afin de mettre en évidence la méthode générale d'étude qui se décline ensuite à l'infini sur n'importe quel montage.

1. Montage et fonction de transfert

Il s'agit là du filtre le plus simple qui soit, construit avec une simple résistance et un condensateur, représenté sur la figure 60.1 dans sa forme temporelle et dans sa représentation laplacienne.

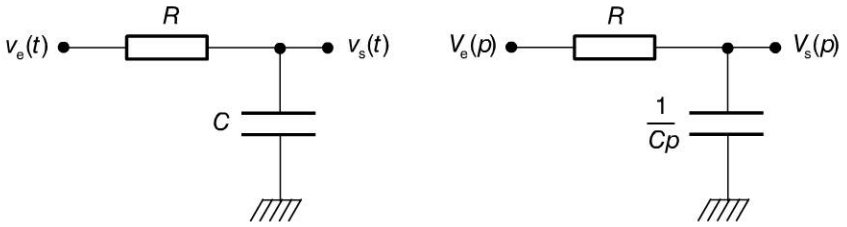


Figure 60.1

On tire immédiatement la fonction de transfert de ce système à partir du modèle laplacien en utilisant le principe du pont diviseur de tension :

$$V_s(p) = V_e(p) \times \frac{1/Cp}{R + 1/Cp} \Rightarrow G(p) = \frac{V_s(p)}{V_e(p)} = \frac{1}{1 + RCp}$$

K et T sont deux constantes positives. K est le gain statique du système, T sa constante de temps. Nous justifierons plus loin ces dénominations.

2. Calcul de gain en fréquence

$$\text{On a : } G(j\omega) = \frac{1}{1 + jRC\omega}, \text{ d'où : } \begin{cases} G(\omega) = \dfrac{1}{\sqrt{1 + R^2C^2\omega^2}} \\ \varphi(\omega) = -\arctan RC\omega \end{cases}$$

L'étude asymptotique de cette fonction nous donne :

- pour $\omega \to 0$, autrement dit pour $\omega << \dfrac{1}{RC}$, on a : $G(\omega) \to 1 \Rightarrow 20\log G(\omega) \to 0$ dB.

  Ceci correspond à une asymptote horizontale.

Copyright © 2015 Dunod.

- Pour $\omega \to +\infty$, autrement dit pour $\omega >> \dfrac{1}{RC}$ on a :

$$G(\omega) \approx \frac{1}{RC\omega} \Rightarrow 20\log G(\omega) \approx -20\log RC - 20\log\omega$$

Cet équivalent de la fonction $G(\omega)$ pour $\omega \to +\infty$ correspond à une droite puisque l'échelle des abscisses est logarithmique. Cette droite possède une pente de -20 dB/décade, ce qui signifie que le gain chute de 20 dB lorsque la pulsation est multipliée par 10. Compte tenu de l'effet « lissant » du logarithme, la courbe réelle reste longtemps proche de ses asymptotes (qui par conséquent constituent une approximation suffisante du graphe). Pour s'en convaincre, il suffit de calculer la vraie valeur du gain pour la pulsation $\omega = \dfrac{1}{RC}$: $G\left(\dfrac{1}{RC}\right) = \dfrac{1}{\sqrt{1+1}} = \dfrac{1}{\sqrt{2}} \Rightarrow 20\log G\left(\dfrac{1}{RC}\right) = -3dB.$

Le point en question se trouve donc à 3 dB en dessous du gain statique (figure 60.1). La pulsation $\omega = \dfrac{1}{RC}$ est la pulsation de coupure et le point où se croisent les deux asymptotes.

En ce qui concerne la courbe de déphasage, il s'agit d'une fonction arctangente : pour $\omega \to 0$, on a $\varphi(\omega) \to 0$, tandis que pour $\omega \to +\infty$, on a $\varphi(\omega) \to -\dfrac{\pi}{2}$.

On a, par ailleurs : $\varphi\left(\dfrac{1}{RC}\right) = -\dfrac{\pi}{4}$

Il n'est bien sûr pas question ici d'assimiler les asymptotes (en trait plein) à la courbe (en trait pointillé).

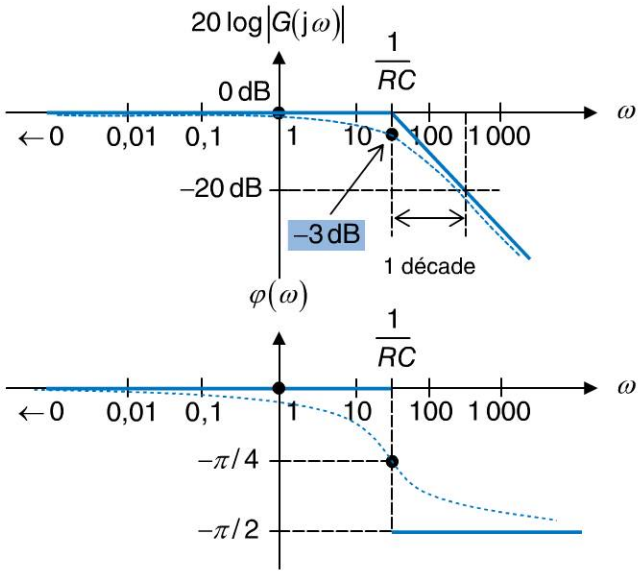


Figure 60.2

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 61

Le filtre actif passe-bande

La principale différence entre un filtre passif et un filtre actif réside dans la présence, dans le second cas, d'éléments nécessitant une alimentation externe, en l'occurrence, dans l'étude que nous allons mener dans cette fiche, un amplificateur opérationnel. En règle générale, les filtres actifs permettent d'obtenir des courbes de réponses plus complexes que les filtres passifs.

1. Montage

Les amplificateurs opérationnels se prêtent volontiers à la réalisation de filtres actifs. Cette fiche présente un exemple de filtre passe-bande (figure 61.1) ainsi que la méthode générale employée pour déterminer la courbe de réponse d'un filtre.

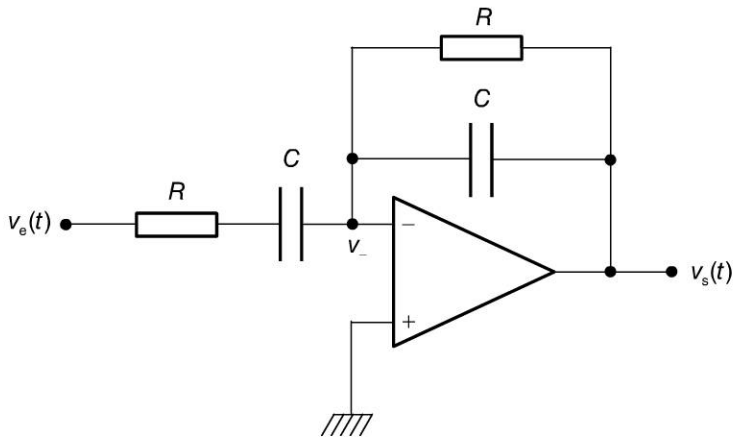


Figure 61.1

2. Calcul de la fonction de transfert

En transformant le schéma dans son modèle laplacien et en nommant $Z_1(p)$ et $Z_2(p)$ les deux impédances généralisées formées respectivement de l'association série RC et de l'association parallèle de la boucle de contre-réaction, on a :

$$Z_1(p) = R + \frac{1}{Cp} = \frac{RCp+1}{Cp} \text{ et } Z_2(p) = \frac{R \times \frac{1}{Cp}}{R + \frac{1}{Cp}} = \frac{R}{RCp+1}$$

La fonction de transfert du montage est donc :

$$G(p) = \frac{V_s(p)}{V_e(p)} = -\frac{Z_2(p)}{Z_1(p)} = \frac{RCp}{(RCp+1)^2}$$

Copyright © 2015 Dunod.

3. Tracé de la courbe de réponse

On a : $G(j\omega) = \dfrac{jRC\omega}{(1 + jRC\omega)^2} \Rightarrow G_{dB} = 20\log|G(j\omega)| = 20\log\dfrac{RC\omega}{1 + R^2C^2\omega^2}$

Effectuons un raisonnement asymptotique :

- Si $\omega << \dfrac{1}{RC} \Rightarrow G_{dB} \approx 20\log\dfrac{RC\omega}{1} = 20\log RC + 20\log\omega$, c'est une droite de pente égale à + 20 dB/décade et passant par : $\left(\omega = \dfrac{1}{RC} ; G_{dB} = 0\ \text{dB}\right)$
- Si $\omega >> \dfrac{1}{RC} \Rightarrow G_{dB} = 20\log|G(j\omega)| \approx 20\log\dfrac{RC\omega}{R^2C^2\omega^2} = -20\log RC - 20\log\omega$, c'est une droite de pente égale à – 20 dB/décade et passant par ce même point.

La figure 61.2 représente le diagramme de Bode asymptotique de ce filtre (en trait fin).

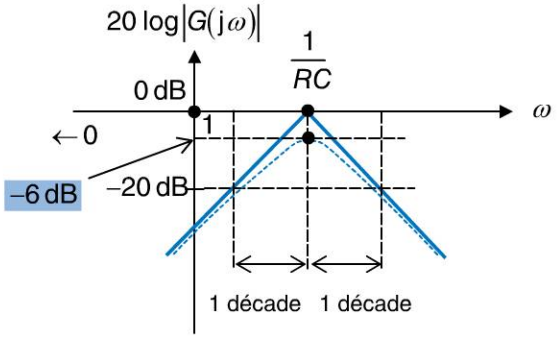


Figure 61.2

La courbe réelle ne pouvant pas être rigoureusement assimilée à ses asymptotes, il est tout à fait logique que la valeur maximale du gain, qui correspond à la pulsation, $\omega = 1 / RC$ ne soit pas égale à 0 dB. Pour déterminer cette valeur, il suffit de considérer la valeur exacte du gain :

$$G_{dB}\left(\frac{1}{RC}\right) = 20\log\left|G\left(\frac{j}{RC}\right)\right| = 20\log\frac{RC \times \dfrac{1}{RC}}{1 + R^2C^2 \times \dfrac{1}{R^2C^2}} = 20\log\frac{1}{2}$$

Soit : $G_{dB}\left(\dfrac{1}{RC}\right) = -20\log 2 = -20 \times 0{,}3 = -6\ \text{dB}.$

La connaissance de ce maximum permet de positionner la courbe réelle de gain avec une meilleure précision (en trait gras). Même si la courbe réelle est relativement proche de ses asymptotes, il est conseillé, lorsque cela est possible, de déterminer avec précision la position des points remarquables tels que les maxima ou minima de la courbe de gain réelle.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

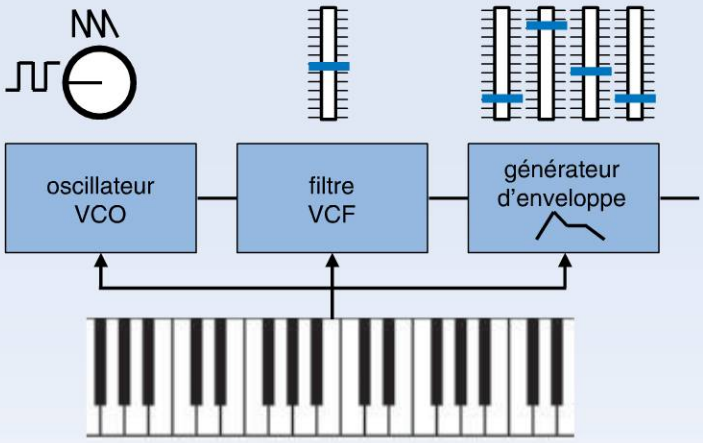
FOCUS Musique !

Les premiers synthétiseurs analogiques sont nés au début des années 1960 et étaient monophoniques ou monodiques, c'est-à-dire qu'ils ne pouvaient produire qu'un seul son à la fois. Leur principe de base est reproduit sur la figure ci-dessous.

Le synthétiseur est constitué d'un oscillateur délivrant un signal périodique riche en harmonique (signal en dents de scie ou impulsionnel) dont la fréquence fondamentale est déterminée par une tension délivrée par le clavier en fonction de la note appuyée (VCO : *Voltage Controlled Oscillator*).

Le signal produit par le VCO est ensuite filtré pour ajuster le timbre du son. Il s'agit d'éliminer certaines harmoniques pour modifier la sonorité en utilisant un filtre passe-bas. Le filtre a une fréquence de coupure variable qui dépend de la note appuyée. En effet, pour conserver le même timbre quelle que soit la note, il convient de décaler la fréquence de coupure en fonction de la note sélectionnée. Il s'agit donc d'un filtre contrôlé par la tension délivrée par le clavier (VCF : *Voltage Controlled Filter*).

Enfin, l'enveloppe du son, c'est-à-dire son volume sonore en fonction du temps est déterminée par un amplificateur dont le gain est variable au cours du temps (VCA : *Voltage Controlled Amplifier*). Une tension variable, déclenchée par l'appui sur une note est délivrée par un générateur d'enveloppe qui commande le gain de cet amplificateur. En général, quatre réglages sont disponibles : la durée de l'attaque, la durée du déclin du son, son niveau de maintien tant que la touche est enfoncée et la durée de l'évanouissement du son après avoir relâché la touche.



Les synthétiseurs ont évolué au fil des années au même rythme que celui des technologies de l'électronique. Ils sont devenus polyphoniques et les formes d'ondes sont de plus en plus complexes. Les oscillateurs ont même été remplacés par des sons réels échantillonnés et mis en mémoire, parfois même note par note, pour reproduire le plus fidèlement possible les sonorités des instruments traditionnels. Dans le domaine des musiques actuelles, l'informatique et le traitement numérique des signaux ont même pris le pas sur l'électronique et les possibilités offertes par les machines modernes sont sans limites.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

7.1 Si un filtre possède un gain de 0 dB dans une bande de fréquences donnée :

- ☐ **a.** les signaux correspondants à cette bande sont éliminés
- ☐ **b.** les signaux correspondant à cette bande sont amplifiés au maximum
- ☐ **c.** les signaux correspondants à cette bande ne sont pas modifiés

7.2 Un filtre passe-bande :

- ☐ **a.** atténue les composantes hautes fréquences
- ☐ **b.** atténue les composantes basses fréquences
- ☐ **c.** amplifie les composantes situées à l'intérieur d'un intervalle de fréquences donné

7.3 Un filtre passe-haut d'ordre 1 :

- ☐ **a.** est régi par une équation différentielle d'ordre 1
- ☐ **b.** possède une fonction de transfert d'ordre 1
- ☐ **c.** amplifie les composantes spectrales de fréquences élevées

7.4 Dans un diagramme de Bode, une décade correspond :

- ☐ **a.** à un gain de 10 dB
- ☐ **b.** un intervalle compris entre une fréquence et cette même fréquence multipliée par deux
- ☐ **c.** un intervalle compris entre une fréquence et cette même fréquence multipliée par dix

7.5 Un filtre actif :

- ☐ **a.** permet d'amplifier certaines composantes spectrales
- ☐ **b.** ne contient aucun dipôle linéaire passif
- ☐ **c.** nécessite une alimentation

7.6 En plaçant un filtre passe-bas en cascade avec un filtre passe-bande :

- ☐ **a.** on forme obligatoirement un filtre passe-bande
- ☐ **b.** on forme obligatoirement un filtre réjecteur
- ☐ **c.** on forme soit un filtre passe-bande, soit un filtre réjecteur

7.7 Un filtre passe-bas d'ordre 2 :

- ☐ **a.** est plus sélectif qu'un filtre d'ordre 1
- ☐ **b.** est plus délicat à régler qu'un filtre d'ordre 1
- ☐ **c.** possède une bande passante plus large qu'un filtre d'ordre 1

7.8 À la fréquence de coupure d'un filtre passif passe-bas, le gain du système est égal à :

- ☐ **a.** 3 dB
- ☐ **b.** 0 dB
- ☐ **c.** −3 dB

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

7.1 **c.** Un gain de 0 dB correspond à un gain réel égal à 1.

7.2 **a.** et **b.** Un filtre passe-bande est censé éliminer les composantes fréquentielles situées en dehors d'un intervalle de fréquences donné. Donc *a priori*, il s'agira de composantes basses fréquences et de composantes hautes fréquences. La réponse c ne convient pas car il n'y a pas toujours amplification des composantes situées dans l'intervalle considéré. Le gain peut être égal à 1.

7.3 **a.** et **b.** L'ordre d'un filtre correspond à l'ordre de dérivation le plus élevé et par conséquent aussi à l'ordre de sa fonction de transfert. Un filtre passe-haut n'amplifie pas obligatoirement les composantes spectrales de fréquences élevées. Le gain en haute fréquence peut être inférieur ou égal à 0 dB. Le filtre restera passe-haut du moment que le gain, dans les basses fréquences, est plus faible.

7.4 **c.** Il s'agit de la définition de la décade.

7.5 **a.** Un filtre actif est composé, en général, de dipôles passifs, de transistors et/ou d'amplificateurs opérationnels qui nécessitent une alimentation. Les filtres actifs permettent d'obtenir des gains supérieurs à 1 (soit à 0 dB).

7.6 **c.** Selon les fréquences de coupure des deux filtres, il est possible de former ou l'un ou l'autre. Voir exercice 7.2.

7.7 **a.** L'ordre du filtre est directement lié à sa sélectivité. L'ordre n'a rien à voir avec la bande passante.

7.8 **c.** Voir Fiche 60, Figure 60.2.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 377).

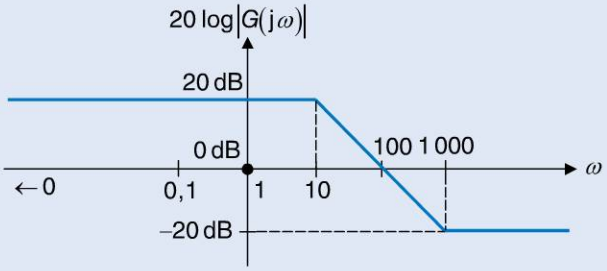
7.1 La figure ci-dessous représente le diagramme de Bode de gain d'un filtre. On injecte dans ce filtre le signal d'entrée $v_e(t) = V_0 \cos \omega t$ avec $V_0 = 5$ V.

Déterminer l'amplitude V_1 du signal de sortie de ce filtre dans les trois cas suivants :

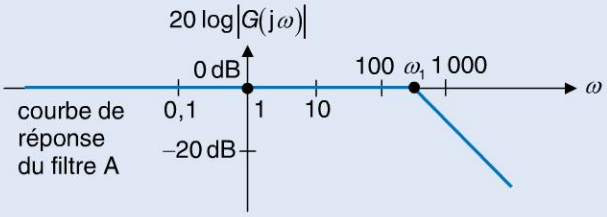
a) $\omega = 10$ rad/s

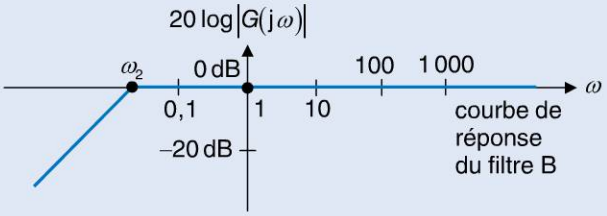
b) $\omega = 100$ rad/s

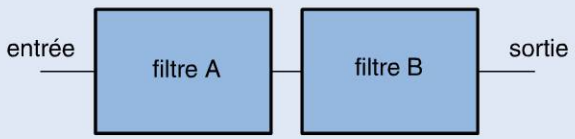
c) $\omega = 10^4$ rad/s



7.2 On considère deux filtres A et B possédant respectivement les courbes de gain représentées sur les figures ci-dessous. Ces deux filtres sont placés en cascade, comme indiqué sur la figure. Montrer, qu'en choisissant judicieusement les pulsations ω_1 et ω_2, on constitue ainsi un montage qui se comporte globalement comme un filtre passe-bande.







Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

7.3 Tracer le diagramme asymptotique de Bode de gain du filtre dont la fonction de transfert fréquentielle a pour expression :

$$G(j\omega) = \frac{10}{1 + \dfrac{j\omega}{2\pi \times 100}}$$

De quel type de filtre s'agit-il ? Tracer son diagramme de phase $\varphi(\omega)$.

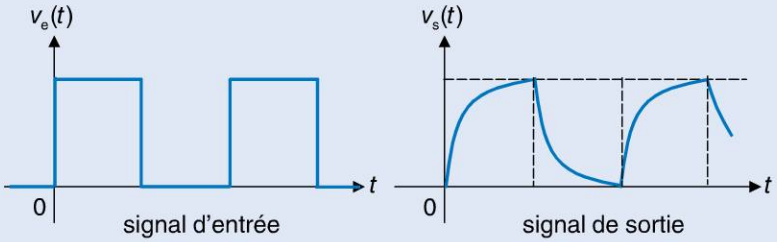
7.4 Mêmes questions pour le filtre de fonction de transfert :

$$G(p) = \frac{p}{p + (2\pi \times 100)}$$

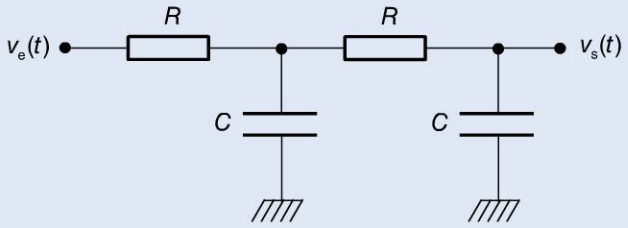
7.5 Tracer le diagramme de Bode asymptotique (gain uniquement) du filtre dont la fonction de transfert a pour expression :

$$G(p) = \frac{100}{\left(1 + \dfrac{p}{10}\right)^2}$$

7.6 Lorsqu'on injecte dans un filtre passe-bas de fréquence de coupure $f_c = 10\,000$ Hz un signal carré de fréquence égale à 1 000 Hz, on obtient en sortie du filtre le signal représenté sur la figure ci-dessous. Comment peut-on expliquer ce phénomène ?

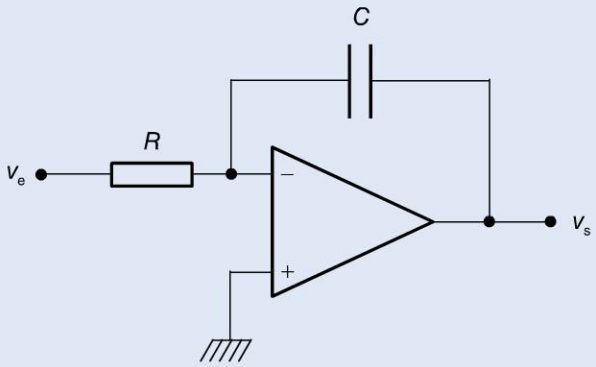


7.7 Calculer la fonction de transfert en fréquence du filtre représenté sur la figure ci-dessous.

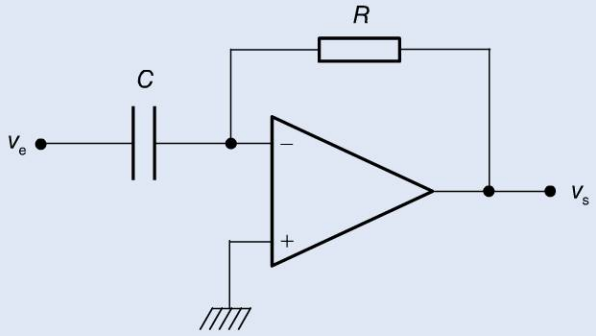


Copyright © 2015 Dunod.

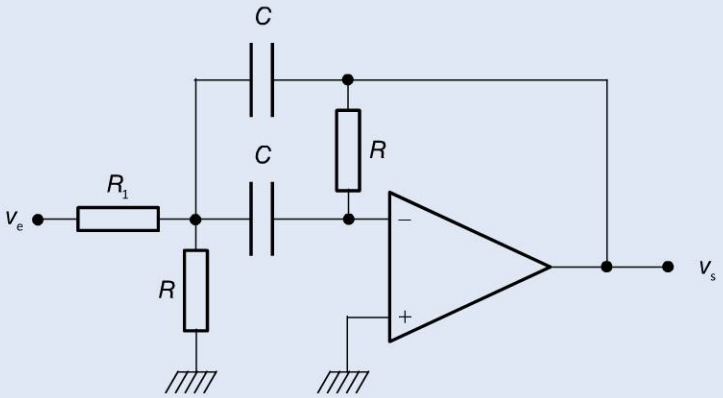
7.8 Calculer la fonction de transfert en fréquence du filtre représenté sur la figure ci-dessous. Tracer le diagramme de Bode de gain de ce montage. De quel type de filtre s'agit-il ?



7.9 Calculer la fonction de transfert en fréquence du filtre représenté sur la figure ci-dessous. Tracer le diagramme de Bode de gain de ce montage. De quel type de filtre s'agit-il ?



7.10 Calculer la fonction de transfert en fréquence du filtre représenté sur la figure ci-dessous. De quel type de filtre s'agit-il ?



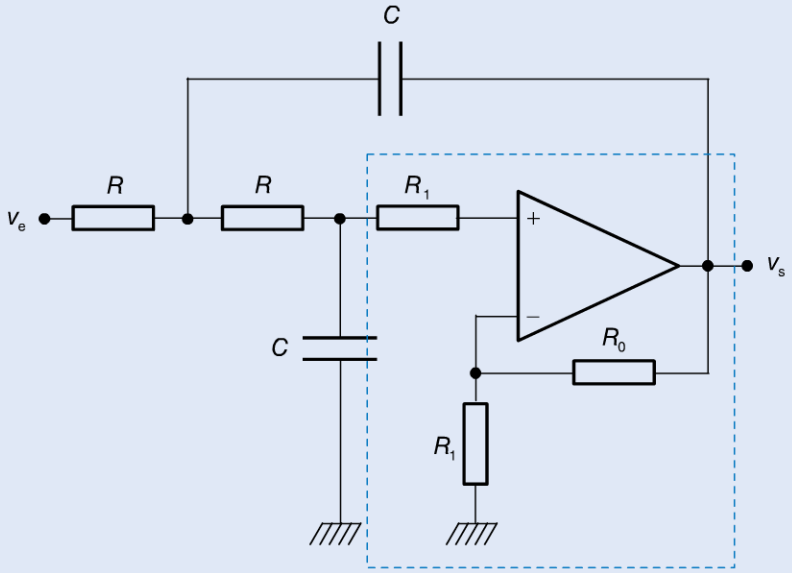
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

7.11 On considère le montage de la figure ci-dessous.

a) Montrer que l'ensemble entouré en pointillé et constitué de l'amplificateur opérationnel, de la résistance R_0 et des deux résistances R_1 remplit une fonction particulière.

b) Déterminer la fonction de transfert fréquentielle de ce circuit.

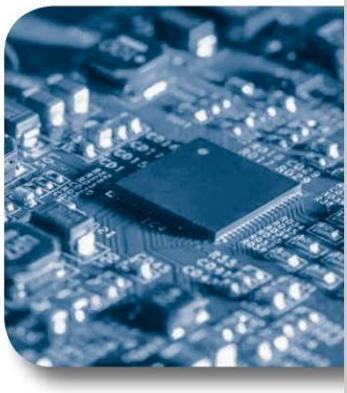
c) De quel type de filtre s'agit-il ?



Copyright © 2015 Dunod.

Chapitre 8

Les amplificateurs opérationnels en régime non linéaire



Objectifs

En l'absence de boucle de contre-réaction, l'amplificateur opérationnel, en général, ne se comporte plus linéairement, mais présente un fonctionnement qui l'apparente à un comparateur. Ce type de fonctionnement permet de concevoir des montages qui tirent parti de cette non linéarité. Ainsi, les triggers de Schmitt, les montages monostables mais aussi les oscillateurs à relaxation de type astable font partie de la panoplie de systèmes réalisant des fonctions très utiles en électronique. Ce chapitre est consacré à l'étude de ces dispositifs.

Copyright © 2015 Dunod.

fiche 62

Le comparateur

1. L'amplificateur opérationnel en régime non linéaire

Compte tenu de son gain en tension très élevé et, par conséquent, de sa zone de linéarité très étroite, un amplificateur opérationnel démuni d'une boucle de contre-réaction possède un fonctionnement caractérisé par les relations suivantes :

- si $v_+ > v_- : v_s = V_{max}$;
- si $v_+ < v_- : v_s = V_{min}$.

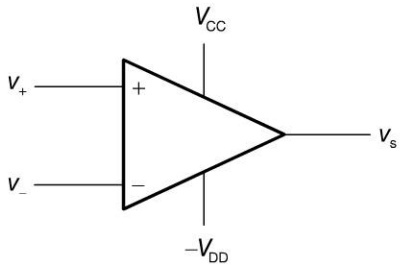


Figure 62.1

Ce type de fonctionnement s'apparente à une opération de comparaison entre les deux tensions placées à l'entrée de l'amplificateur opérationnel.

Les tensions de sortie V_{max} et V_{min} sont en général voisines des tensions d'alimentation V_{CC} et $-V_{DD}$ qui peuvent donc être choisies en fonction des valeurs de sortie souhaitées.

Remarque

Les valeurs des tensions v_- et v_+ doivent être comprises dans l'intervalle $[V_{min} ; V_{max}]$.

2. Le comparateur à collecteur ouvert

Les amplificateurs opérationnels classiques se prêtent sans problème à un fonctionnement en mode comparateur, mais on leur préfère souvent des circuits spécifiquement destinés à ce type d'opération.

À titre d'exemple, la contrainte concernant l'égalité des tensions de sortie et des tensions d'alimentation pose très souvent un problème lorsque l'on veut conserver une alimentation symétrique (en général +15 V / −15 V) et disposer de niveaux de sortie spécifiques (par exemple 0 V / 5 V).

Copyright © 2015 Dunod.

Ce problème trouve sa solution dans l'utilisation d'un comparateur dit à collecteur ouvert : il s'agit d'un amplificateur opérationnel dont l'étage de sortie est constitué d'un transistor bipolaire dont seule la base est reliée aux étages amont. L'émetteur et le collecteur de ce transistor sont accessibles de l'extérieur et l'utilisateur peut, à sa guise, compléter ce montage comme il l'entend (figure 62.2).

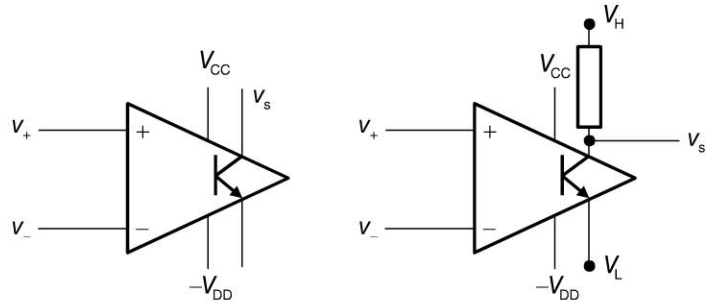


Figure 62.2

D'une manière générale, ce transistor de sortie sera relié, par l'intermédiaire d'une résistance de collecteur, à un couple de tensions V_H et V_L qui constitueront les deux niveaux de sortie possibles (figure 62.2).

Le circuit fonctionne alors de la manière suivante :

- si $v_+ > v_-$, le transistor est bloqué est on a : $v_s = V_H$;
- si $v_+ < v_-$, le transistor est saturé est on a : $v_s = V_L$.

On peut par exemple choisir $V_H = 5$ V et placer l'émetteur du transistor à la masse de sorte que $V_L = 0$ V.

Remarque

La résistance de collecteur doit être choisie de manière à ce que le transistor puisse effectivement être saturé. Elle doit être inférieure à une certaine valeur prescrite par le constructeur du circuit.

3. Applications

En première approximation, le comparateur permet de déterminer laquelle de ses deux entrées se trouve au potentiel le plus élevé mais le principal intérêt de cette fonction est de participer à des montages plus élaborés pouvant par exemple transformer des signaux ou en générer, comme nous allons le voir au cours des fiches qui suivent.

Les exercices proposés à la fin de ce chapitre présentent par ailleurs un certain nombre de montages classiques qui démontrent l'importance de cette fonction de comparaison dans de nombreux dispositifs électroniques. Le lecteur découvrira également qu'ils ont leur place jusque dans les systèmes logiques et numériques, ainsi que dans les outils d'instrumentation.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 63

Le basculement d'un comparateur

1. Le temps de commutation

Un comparateur ne bascule pas instantanément, pour la bonne et simple raison que ses composants internes et, en particulier son transistor de sortie, possède un temps de commutation non nul.

Dès lors que des signaux d'entrée sont injectés dans un comparateur, celui-ci présente alors un temps de basculement qui varie en fonction de sa conception technologique.

Afin de minimiser ce paramètre, certains circuits sont d'ailleurs plus spécifiquement étudiés pour fonctionner en comparateur que pour être utilisés comme amplificateurs opérationnels dans des montages linéaires.

2. La sensibilité au bruit

Le montage de la figure 63.1 représente un comparateur à l'entrée duquel on injecte une tension $v_e(t) = V_0 \cos \omega t$. On s'attend évidemment à observer un signal carré en sortie, étant donné que $v_+ > 0 \Rightarrow v_s = V_{max}$ et que $v_+ < 0 \Rightarrow v_s = V_{min}$.

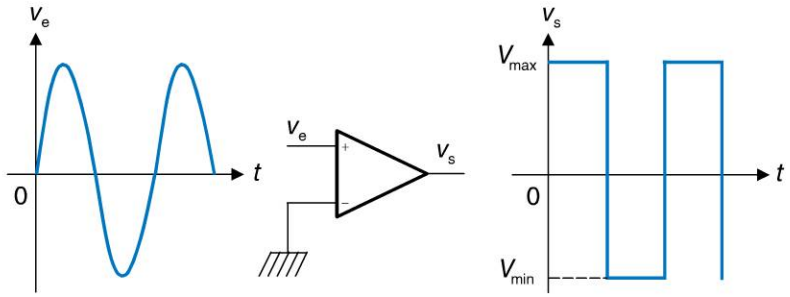


Figure 63.1

Or en analysant avec précision la forme du signal de sortie, on remarque que les transitions ne sont pas franches (figure 63.2) : on note la présence de basculements multiples autour du point de transition théorique. Ce phénomène s'explique par le fait que les signaux utilisés en électronique ne sont jamais tout à fait « purs » ; on y relève souvent la présence de parasites, dus, notamment, au bruit de fond généré dans les montages. Ainsi, un signal sinusoïdal, examiné de très près, présente presque toujours un profil quelque peu chaotique. Ce phénomène, bien que d'intensité très faible est généralement négligeable dans bon nombre d'applications. Il est néanmoins suffisant pour provoquer, dans un comparateur suffisamment sensible, des basculements multiples lors du franchissement du niveau 0 V.

Copyright © 2015 Dunod.

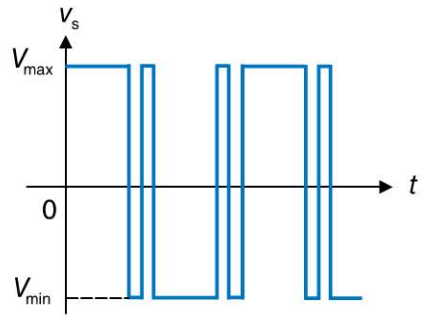


Figure 63.2

La figure 63.3 montre comment le signal sinusoïdal « bruité » peut en réalité franchir plusieurs fois le seuil de basculement alors que l'on s'attendait à ce qu'il ne le franchisse qu'une seule fois. Ce franchissement multiple entraîne alors le phénomène présenté sur la figure 63.2.

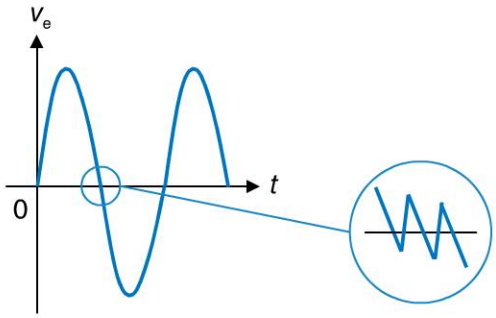


Figure 63.3

Pour remédier à ce problème, on utilise des comparateurs un peu particuliers qui présentent des seuils de basculement différents selon que le signal croît ou décroît. Ces comparateurs sont appelés triggers de Schmitt et sont étudiés dans la fiche suivante. Il existe des circuits intégrés qui réalisent cette fonction. On peut aussi construire un trigger de Schmitt avec un simple amplificateur opérationnel et quelques résistances.

Les questions du temps de basculement et de la sensibilité au bruit sont des paramètres très importants en électronique pour les systèmes qui sont destinés à produire à leur sortie deux niveaux de tension distincts en fonction des signaux que l'on place à leurs entrées. Nous retrouvons ces paramètres dans les dispositifs possédant des transistors en commutation mais nous verrons également qu'ils jouent un rôle crucial en électronique logique. Cela signifie qu'il peut y avoir quelques différences entre le fonctionnement théorique d'un montage électronique « sur le papier » et son comportement réel une fois réalisé pratiquement.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 64

Le trigger de Schmitt inverseur

1. Montage

Le montage de la figure 64.1 représente un trigger de Schmitt. On injecte dans ce montage un signal d'entrée $v_e(t) = V_0 \cos \omega t$. On suppose que l'amplificateur opérationnel est caractérisé par les deux valeurs de sortie V_{min} et V_{max} telles que $V_{min} = -V_{max}$ et $\dfrac{R_1}{R_1 + R_2} V_{max} < V_0$. On pose $\alpha = \dfrac{R_1}{R_1 + R_2}$.

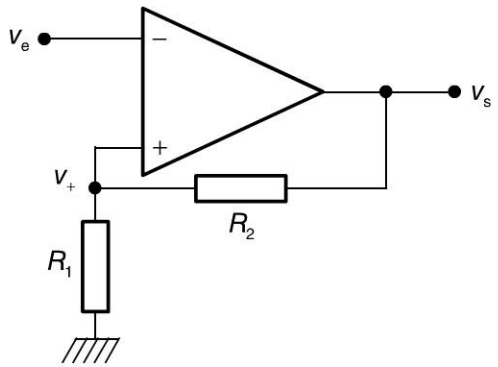


Figure 64.1

Quelle que soit la valeur de la tension de sortie, on a : $v_+ = \left(\dfrac{R_1}{R_1 + R_2}\right) v_s = \alpha v_s$.

À $t = 0$, on a $v_- = v_e = V_0$, puisque $v_e(t) = V_0 \cos \omega t$. Comme il n'y a aucune boucle de contre-réaction sur le montage, l'amplificateur opérationnel fonctionne en comparateur. La sortie v_s est donc égale, soit à la tension V_{max}, soit à la tension $-V_{max}$. Si on formule l'hypothèse que $v_s = V_{max}$ à $t = 0$, on doit alors avoir $v_+ = \alpha V_{max}$ et puisque $v_s = V_{max}$, on a nécessairement $v_+ > v_-$. Par conséquent, $\alpha V_{max} > V_0$. Cela est contraire à l'hypothèse de départ. On ne peut donc avoir, à $t = 0$, que la relation $v_s = -V_{max}$.

2. Le basculement pour une tension d'entrée décroissante

On suppose à présent que v_e décroît à partir de cet état initial, de V_0 vers $-V_0$ et on s'intéresse à sa valeur pour laquelle se produit le basculement de la tension de sortie. Comme la tension de sortie v_s est égale à $-V_{max}$ et que la tension d'entrée non inverseuse vaut $v_+ = \alpha v_s = -\alpha V_{max}$, la condition de basculement du comparateur correspondra au franchissement, par la tension v_e, du seuil $-\alpha V_{max}$. Dès que v_e devient inférieure à $-\alpha V_{max}$, la sortie v_s du comparateur bascule à V_{max}. Nous pouvons représenter ce basculement de deux manières différentes (figure 64.2) : sur un diagramme temporel où l'on représente les variations de la tension d'entrée et celles de la tension de sortie ou sur une caractéristique $v_s = f(v_e)$ qui met en évidence, en abscisse, le seuil de basculement du circuit. Comme nous avons étudié ce basculement lorsque v_e décroît, nous orientons cette caractéristique comme indiqué sur le graphe.

Copyright © 2015 Dunod.

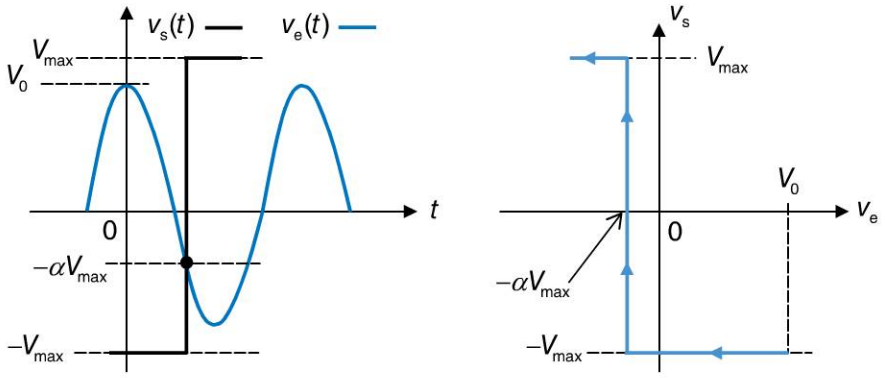


Figure 64.2

3. Le basculement pour une tension d'entrée croissante

Pour que la sortie rebascule de $v_s = V_{max}$ à $v_s = -V_{max}$, il faudra attendre que la condition $v_+ = v_-$ se produise à nouveau. Mais comme désormais, $v_s = V_{max}$, on a $v_+ = \alpha V_{max}$.

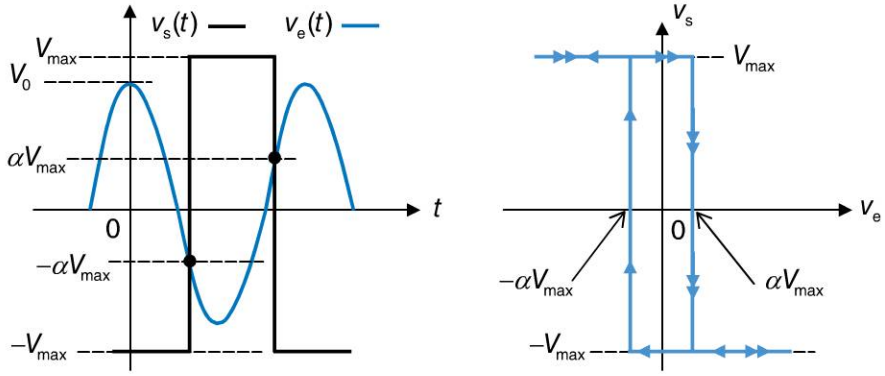


Figure 64.3

La condition de basculement s'écrit donc $v_e = \alpha V_{max}$. Nous pouvons donc compléter le diagramme temporel de représentation des variations de v_e et de v_s (figure 64.3) ainsi que la caractéristique $v_s = f(v_e)$ avec son double seuil de basculement qui fait ainsi apparaître un phénomène dit d'hystérésis (retard ou décalage) qui traduit le principe fondamental de fonctionnement de ce trigger de Schmitt. Son principal intérêt réside dans la disparition du phénomène « d'hésitation » au niveau du basculement de la tension de sortie.

Fiche 63
Figure 63.3

Nous attirons l'attention du lecteur sur la manière dont la caractéristique électrique du trigger de Schmitt est dessinée sur la figure 64.3 pour matérialiser le phénomène d'Hystérésis. Les flèches bleues simples ou doubles permettent d'identifier le chemin suivi au cours du processus.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 65

Le trigger de Schmitt non inverseur

1. Montage

Le montage de la figure 65.1 présente un trigger de Schmitt qui présente l'intérêt de ne pas inverser la tension de sortie comme cela était le cas dans le montage étudié sur la fiche précédente. On suppose toujours que l'amplificateur opérationnel est caractérisé par les deux valeurs de sortie $V_{\min}$ et $V_{\max}$ telles que $V_{\min} = -V_{\max}$ et $\dfrac{R_1}{R_2}V_{\max} < V_0$. On pose $\alpha = \dfrac{R_1}{R_2}$.

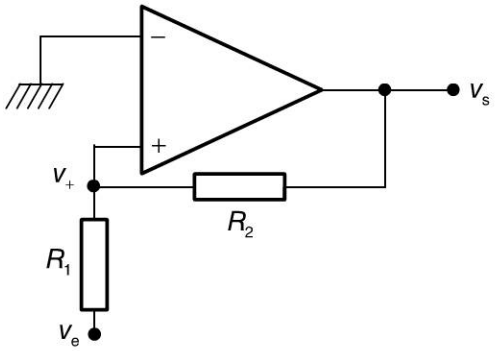


Figure 65.1

2. L'analyse des conditions de basculement

L'égalité des courants dans les deux résistances nous conduit immédiatement à l'expression de la tension v_+ en fonction des tensions v_e et v_s :

$$\frac{v_e - v_+}{R_1} = \frac{v_+ - v_s}{R_2} \Rightarrow v_+\left(\frac{R_1 + R_2}{R_1 R_2}\right) = \frac{v_e}{R_1} + \frac{v_s}{R_2}$$

Laissons momentanément cette expression sous cette forme et déterminons l'état de la sortie du comparateur à l'instant $t = 0$:

à $t = 0$, on a $v_e = V_0$, puisque $v_e(t) = V_0 \cos \omega t$. Donc : $v_+\left(\dfrac{R_1 + R_2}{R_1 R_2}\right) = \dfrac{V_0}{R_1} + \dfrac{v_s}{R_2}$

Comme il n'y a aucune boucle de contre-réaction sur le montage, l'amplificateur opérationnel fonctionne en comparateur. La tension de sortie v_s est donc égale, soit à $V_{\max}$, soit à $-V_{\max}$. Formulons l'hypothèse que $v_s = -V_{\max}$ à $t = 0$. Cela suppose que v_+ soit inférieure à v_-, autrement dit, comme l'entrée inverseuse est reliée à la masse, que v_+ soit négative. Si $v_s = -V_{\max}$, on a : $v_+\left(\dfrac{R_1 + R_2}{R_1 R_2}\right) = \dfrac{V_0}{R_1} - \dfrac{V_{\max}}{R_2}$. Or nous avons supposé que

Copyright © 2015 Dunod.

$\frac{R_1}{R_2}V_{max} < V_0$, donc que $\frac{V_0}{R_1} > \frac{V_{max}}{R_2}$. Cela implique que $v_+ > 0$, ce qui est en contradiction avec l'hypothèse de départ. On a donc, à $t = 0$: $v_s = V_{max}$.

Lorsque v_e décroît, la sortie du comparateur reste à ce niveau de tension tant que la condition de basculement n'est pas remplie. Cette condition s'écrit : $v_+ < 0$.

$$\text{Or :} \quad v_+\left(\frac{R_1 + R_2}{R_1 R_2}\right) = \frac{v_e}{R_1} + \frac{v_s}{R_2} = \frac{v_e}{R_1} + \frac{V_{max}}{R_2}$$

$$\text{Donc } v_+ < 0 \Rightarrow \frac{v_e}{R_1} < -\frac{V_{max}}{R_2} \Rightarrow v_e < -\frac{R_1}{R_2}V_{max} \Rightarrow v_e < -\alpha V_{max}$$

Le comparateur basculera donc lorsque v_e, évoluant dans le sens décroissant, franchira le seuil $-\alpha V_{max}$. La tension de sortie vaudra alors $v_s = -V_{max}$.

Cette tension de sortie restera égale à $-V_{max}$ tant qu'une nouvelle condition de basculement n'interviendra pas. Cette nouvelle condition s'écrit désormais $v_+ > 0$.

$$v_+\left(\frac{R_1 + R_2}{R_1 R_2}\right) = \frac{v_e}{R_1} + \frac{v_s}{R_2} = \frac{v_e}{R_1} - \frac{V_{max}}{R_2} > 0 \Rightarrow \frac{v_e}{R_1} - \frac{V_{max}}{R_2} > 0$$

$$\Rightarrow v_e > \frac{R_1}{R_2}V_{max} \Rightarrow v_e > \alpha V_{max}$$

Le comparateur basculera donc lorsque v_e, évoluant dans le sens croissant, franchira ce seuil αV_{max}. La tension de sortie vaudra alors à nouveau $v_s = V_{max}$. La figure 65.2 représente les diagrammes temporels des tensions d'entrée et de sortie et la caractéristique $v_s = f(v_e)$ qui fait apparaître les deux seuils de basculement.

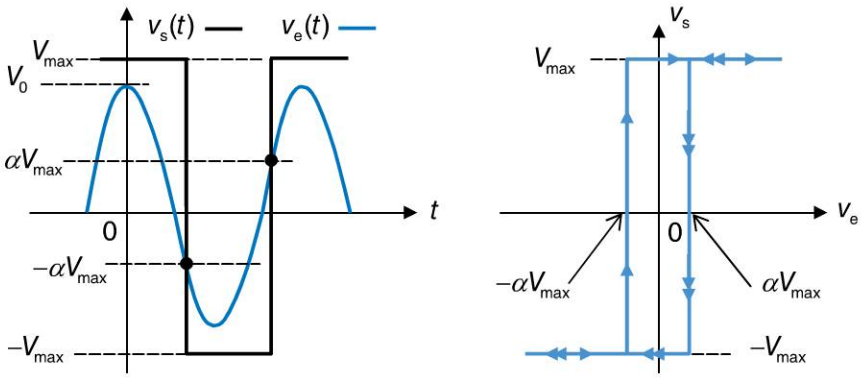


Figure 65.2

Il est intéressant de noter que ce montage est constitué des mêmes composants que celui présenté dans la fiche 64 mais que son fonctionnement est très différent. Nous avons ici un trigger de Schmitt non inverseur, autrement dit un comparateur qui présente l'intérêt de préserver le signe de la tension de sortie en fonction de celui de la tension d'entrée.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 66

Les montages astables et monostables

1. Le montage astable

Un montage astable (figure 66.1) est un système délivrant une tension variable oscillant entre deux valeurs données (astable signifie : « qui n'est pas stable »). On évite d'utiliser le terme d'oscillateur pour ce type de montage, préférant réserver cette appellation aux systèmes qui délivrent des tensions sinusoïdales. On rencontrera toutefois, de temps à autre, la dénomination d'oscillateurs à relaxation pour qualifier ces astables. Le rapport cyclique du signal est défini par $\alpha = \theta / T$. Si $\alpha = 0{,}5$, il s'agit d'un signal carré.

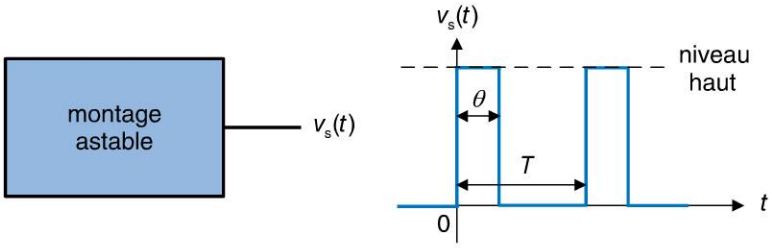


Figure 66.1

2. Le montage monostable

Un montage monostable (figure 66.2) est un système délivrant une impulsion de durée donnée T, commandée par un signal d'entrée, lui-même impulsionnel. C'est le changement de niveau (appelé front) du signal d'entrée qui déclenche le basculement du monostable, donc le début de l'impulsion de sortie. Indépendamment de l'impulsion d'entrée, la sortie repasse spontanément à son niveau d'origine (ou de repos) après la durée T. Seul ce niveau de repos est stable, d'où le terme monostable.

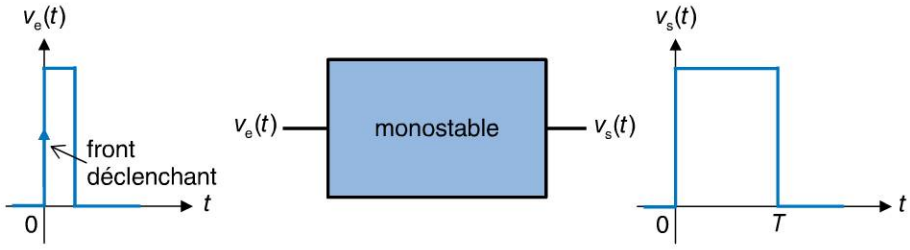


Figure 66.2

La figure 66.2 représente un monostable déclenchant sur front montant et délivrant une impulsion positive de largeur T. Les monostables déclenchent soit sur front montant, soit sur front descendant et délivrent une impulsion qui est soit positive, soit négative. Le monostable de la figure 66.3 déclenche ainsi à titre d'exemple, une impulsion négative de durée T sur front descendant.

Copyright © 2015 Dunod.

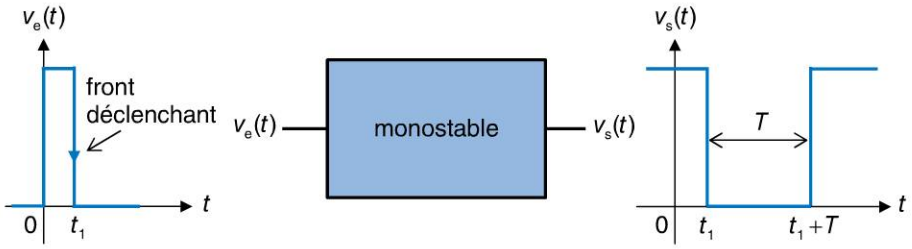


Figure 66.3

L'intervalle de temps T est aussi appelé temporisation du monostable. Le principal intérêt des monostables consiste à convertir une impulsion d'entrée en impulsion de sortie de durée prédéterminée et à maintenir la tension de sortie pendant cette durée de temporisation. Un monostable est dit redéclenchable si la temporisation peut être réinitialisée avant d'être terminée (figure 66.4) ; il est dit non redéclenchable dans le cas contraire ; dans ce cas, une impulsion en entrée restera sans effet tant que la temporisation ne sera pas arrivée à son terme (figure 66.5).

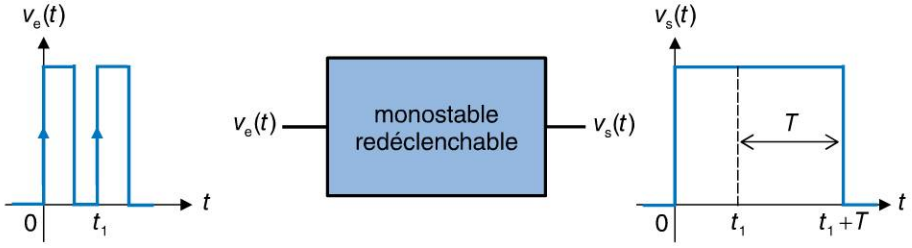


Figure 66.4

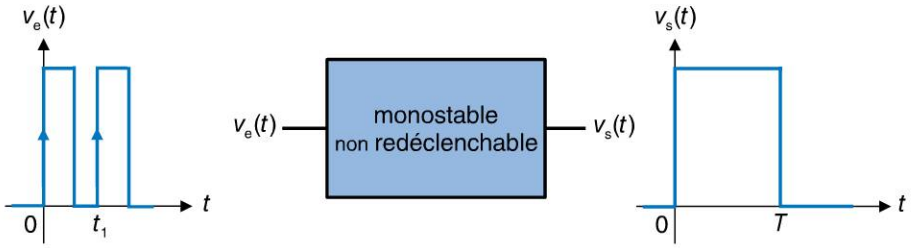


Figure 66.5

Dans la pratique, on peut implémenter des montages astables ou monostables à partir de composants simples comme des comparateurs et quelques résistances. Toutefois, il existe des petits circuits intégrés bon marché et faciles à mettre en œuvre qui permettent de réaliser ces fonctions en les paramétrant très aisément. Le circuit intégré présenté à la fin de ce chapitre en focus en est la parfaite illustration.

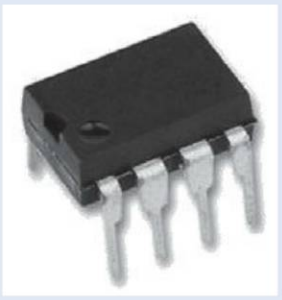
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

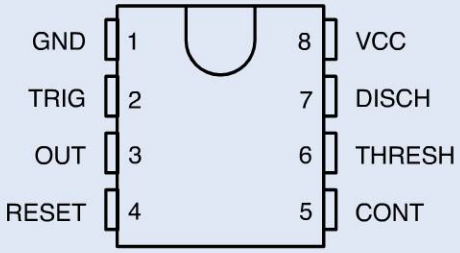
FOCUS Le circuit intégré 555

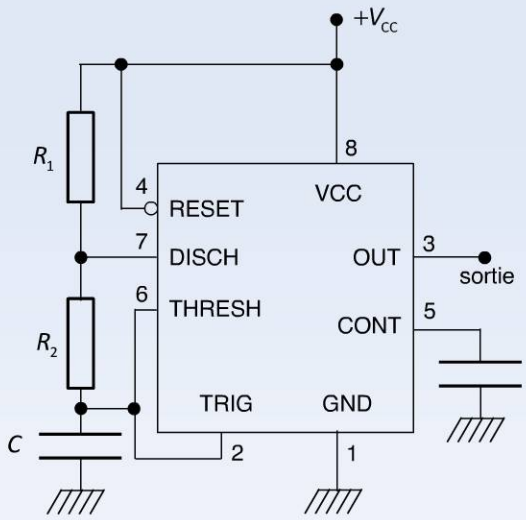
Le circuit intégré 555 est un circuit intégré bon marché, facile à mettre en œuvre et à paramétrer, fiable et universellement utilisé pour réaliser des fonctions de type astable, monostable ou autre temporisation et signaux d'horloge. Il remplace avantageusement des dispositifs réalisés à partir de composants discrets et il s'en vend plus d'un milliard d'unités par an depuis le début de sa fabrication industrielle en 1971.

Fiches 72 et 85

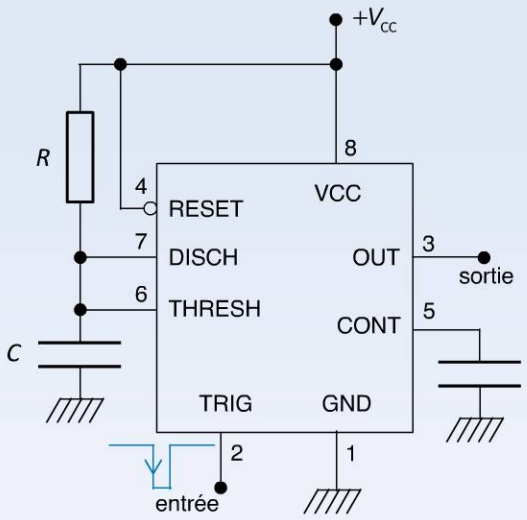
Il s'agit d'un circuit à huit broches composé de deux comparateurs, d'une bascule R/S et d'un inverseur. Le fonctionnement général du circuit se base sur la présence de composants externes et en particulier d'une résistance R et d'un condensateur C qui déterminent une constante de temps qui sert de référence au circuit.







montage astable



montage monostable

Les deux schémas ci-dessus montrent comment ce simple circuit intégré, entouré de trois ou quatre composants linéaires discrets (résistances et condensateurs) peut être monté en astable ou en monostable.

Sur la figure de droite, la borne de sortie délivre un signal rectangulaire de fréquence f et de rapport cyclique α avec $f = \frac{1{,}44}{(R_1 + 2R_2)C}$ et $\alpha = \frac{R_1 + R_2}{R_1 + 2R_2}$. Sur la figure de gauche, le monostable est déclenché sur un front descendant appliqué sur l'entrée TRIG. La sortie délivre alors une impulsion de durée $T = 1{,}1\,RC$.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

8.1 Un amplificateur opérationnel fonctionne en comparateur :

- ☐ **a.** si aucune boucle de contre-réaction n'est mise en place
- ☐ **b.** si les tensions d'alimentation sont symétriques
- ☐ **c.** si la sortie est à collecteur ouvert

8.2 Dans un comparateur collecteur ouvert :

- ☐ **a.** on peut fixer les niveaux bas et haut de sortie du comparateur à des valeurs différentes des tensions d'alimentation
- ☐ **b.** on dispose d'un transistor de sortie que l'on peut saturer ou bloquer
- ☐ **c.** la résistance de collecteur doit être la plus élevée possible

8.3 Un trigger de Schmitt :

- ☐ **a.** est un comparateur présentant une hystérésis
- ☐ **b.** possède une sensibilité au bruit très importante
- ☐ **c.** permet d'éviter les basculements parasites

8.4 Un circuit délivrant une impulsion de largeur donnée sur sollicitation d'un front montant ou descendant :

- ☐ **a.** est un montage astable
- ☐ **b.** est un monostable
- ☐ **c.** est un oscillateur

8.5 Un monostable est redéclenchable :

- ☐ **a.** si un nouveau front déclenchant ramène la sortie à zéro
- ☐ **b.** si un nouveau front déclenchant prolonge la durée de l'impulsion de sortie
- ☐ **c.** si un nouveau front déclenchant est sans effet sur la sortie

8.6 Le rapport cyclique d'un signal rectangulaire est défini par :

- ☐ **a.** le rapport de la durée pendant laquelle le signal est en l'état haut sur la période totale
- ☐ **b.** le rapport de la durée pendant laquelle le signal est en l'état bas sur la période totale
- ☐ **c.** le nombre d'impulsions par période

8.7 Lorsqu'on veut faire fonctionner un amplificateur opérationnel en comparateur :

- ☐ **a.** il ne doit pas y avoir de boucle de contre-réaction
- ☐ **b.** les tensions à comparer doivent être comprises dans l'intervalle déterminé par les tensions d'alimentation
- ☐ **c.** les signaux à comparer sont limités en fréquence

8.8 En injectant une sinusoïde oscillant autour de 0 V sur une des entrées d'un comparateur, l'autre entrée se trouvant à la masse, on obtient en sortie :

- ☐ **a.** un signal carré de même fréquence que la sinusoïde
- ☐ **b.** une sinusoïde redressée simple alternance
- ☐ **c.** un signal carré de fréquence double de celle de la sinusoïde

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

8.1 **a.** C'est bien l'absence de contre-réaction qui caractérise le fonctionnement en comparateur.

8.2 **a.** et **b.** La résistance de collecteur doit être inférieure à une certaine valeur pour que le transistor sature.

8.3 **a.** et **c.** Bien noter que c'est une sensibilité au bruit importante qui est la cause de basculements parasites. L'hystérésis que présente la caractéristique du trigger de Schmitt permet d'éviter les basculements causés par le bruit.

8.4 **b.** C'est la définition du monostable.

8.5 **b.** Dans un monostable redéclenchable, la temporisation est réinitialisée par tout nouveau front déclenchant.

8.6 **a.** Voir Figure 66.1.

8.7 **b.** et **c.** Parmi les exercices présentés dans ce chapitre, le lecteur trouvera des exemples de montages dans lesquels la présence d'une boucle de contre-réaction n'empêche pas l'amplificateur opérationnel de fonctionner en comparateur. Par ailleurs, l'architecture interne de l'amplificateur opérationnel nécessite bien que les tensions appliquées sur ses bornes soient toujours inférieures à la tension d'alimentation maximale et supérieures à la tension d'alimentation minimale. Enfin, le basculement du comparateur n'est jamais instantané et est assujetti aux temps de commutation de ses composants. Par conséquent, cela limite la fréquence des signaux à comparer.

8.8 **a.** Supposons que l'entrée inverseuse qui est reliée à la masse. Pendant la demi-alternance positive de la tension sinusoïdale injectée sur l'entrée non inverseuse, on a $v_+ > v_-$. La sortie du comparateur est donc égale à V_{max}. Pendant la demi-alternance négative, on a au contraire $v_+ < v_-$. La sortie du comparateur est donc égale à V_{min}. La sortie du comparateur oscille donc, sous la forme d'un signal carré, entre V_{min} et V_{max}, à la même fréquence que la sinusoïde d'entrée.

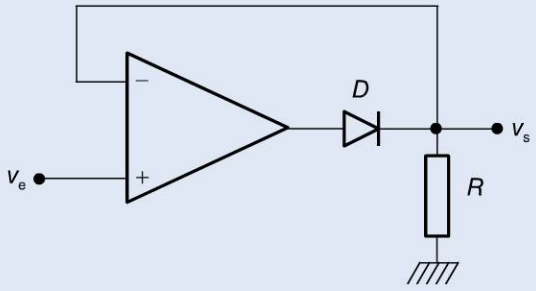
Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 386).

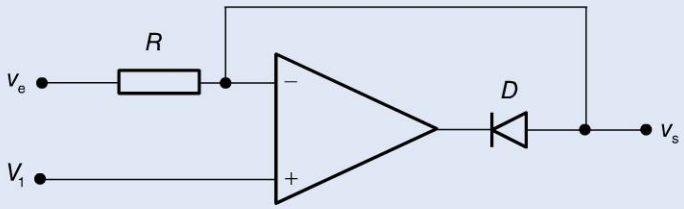
8.1 On considère le montage de la figure ci-dessous dans lequel on injecte un signal d'entrée sinusoïdal $v_e(t) = V_0 \cos \omega t$. Tracer l'évolution de la tension de sortie de ce montage.

La diode sera supposée idéale (différence de potentiel nulle en sens direct). L'amplificateur est alimenté par un couple de tensions symétriques de sorte qu'en régime non linéaire, il soit caractérisé par les deux tensions de sortie possibles V_{min} et V_{max} telles que $V_{min} = -V_{max}$.



8.2 On considère le montage de la figure ci-dessous dans lequel on injecte un signal d'entrée sinusoïdal $v_e(t) = V_0 \cos \omega t$. Tracer l'évolution de la tension de sortie du montage.

La diode sera supposée idéale (différence de potentiel nulle en sens direct). L'amplificateur est alimenté par un couple de tensions symétriques de sorte qu'en régime non linéaire, il soit caractérisé par les deux tensions de sortie possibles V_{min} et V_{max} telles que $V_{min} = -V_{max}$. On supposera par ailleurs que : $V_0 < V_{max}$.



8.3 Le montage de la figure ci-dessous représente un comparateur à fenêtre.

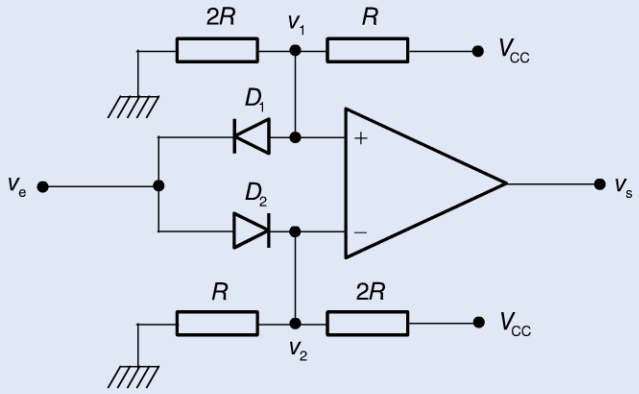
a) Déterminer le générateur équivalent de Thévenin au point correspondant à la tension v_1.

b) Faire de même pour le point correspondant à la tension v_2.

c) Déterminer la valeur de la tension de sortie v_s en fonction de la tension d'entrée v_e et représenter la caractéristique $v_s = f(v_e)$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On supposera que les caractéristiques des diodes sont parfaites (différences de potentiels égales à 0,7 V en sens direct). L'amplificateur opérationnel est alimenté par un couple de tensions symétriques de sorte qu'en régime non linéaire, il est caractérisé par les deux tensions de sortie possibles V_{min} et V_{max} telles que $V_{min} = -V_{max}$.



8.4 Dans le montage de la figure dessous, l'amplificateur opérationnel est alimenté symétriquement de sorte que sa tension de sortie puisse prendre les deux valeurs V_{min} et V_{max} telles que $V_{min} = -V_{max}$.

a) Calculer l'expression de v_+ en fonction de v_s et montrer que la tension v_- est solution d'une équation différentielle.

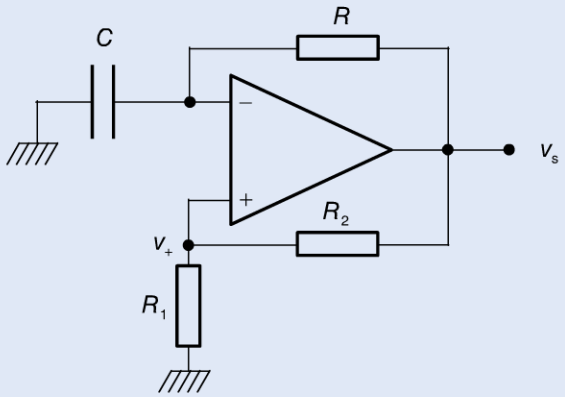
On suppose qu'à l'instant $t = 0$, le condensateur est déchargé et que $v_s = V_{max}$.

b) Déterminer et tracer en fonction du temps les variations de la tension v_- jusqu'au point de basculement du comparateur.

c) Le comparateur ayant basculé, déterminer et tracer les nouvelles variations de la tension v_-.

d) Montrer que le comparateur basculera à nouveau et que ce processus instable se répète indéfiniment.

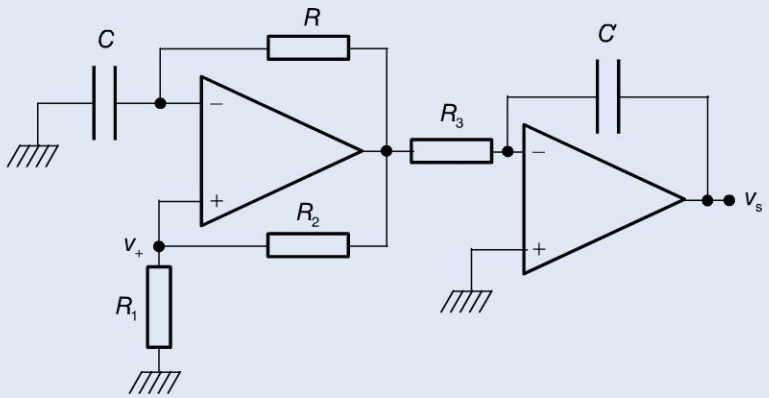
e) Calculer la période des oscillations du signal de sortie du comparateur.



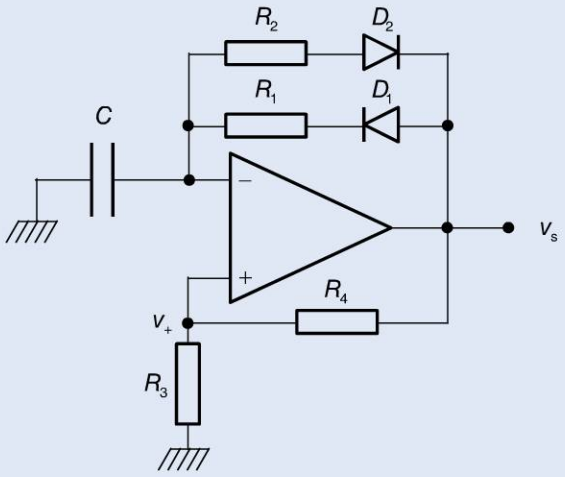
Copyright © 2015 Dunod.

8.5 Dans le montage de la figure ci-dessous, déterminer et tracer en fonction du temps les variations de la tension de sortie v_s.

Les amplificateurs opérationnels sont alimentés par un couple de tensions symétriques : $+V_{CC}$ / $-V_{CC}$.



8.6 Le montage de la figure ci-dessous s'inspire de celui de l'exercice 8.4 dans lequel on a remplacé la simple résistance R de contre-réaction par deux dipôles formés chacun d'une résistance et d'une diode idéale. Déterminer et tracer en fonction du temps les variations de v_s.

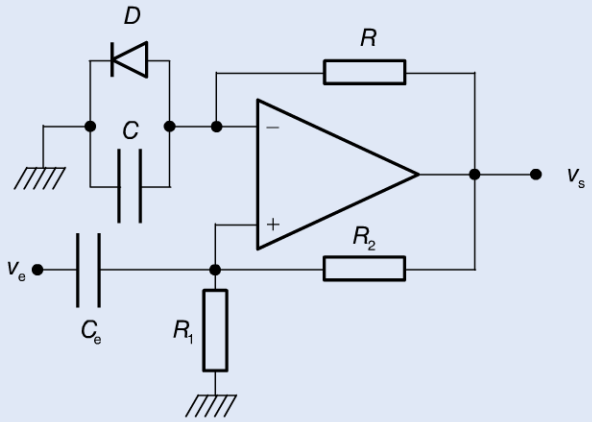


8.7 On considère le montage de la figure ci-dessous. On suppose que le circuit se trouve au repos avec $v_e = 0$. La diode sera supposée idéale (différence de potentiels nulle en sens direct). L'amplificateur est alimenté par deux tensions symétriques de sorte qu'en régime non linéaire, il soit caractérisé par deux tensions de sortie possibles V_{min} et V_{max} telles que $V_{min} = -V_{max}$.

a) Montrer que le circuit ne peut pas fonctionner en régime linéaire et calculer la valeur de la tension de sortie v_s.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

b) À un instant considéré comme origine des temps, on injecte dans ce dispositif une brève impulsion négative sur l'entrée v_e. Le condensateur C_e d'entrée permet de superposer brièvement cette impulsion négative sur l'entrée v_+ de l'amplificateur opérationnel. Montrer que la sortie du montage bascule pendant une certaine durée T puis revient à son état de repos.

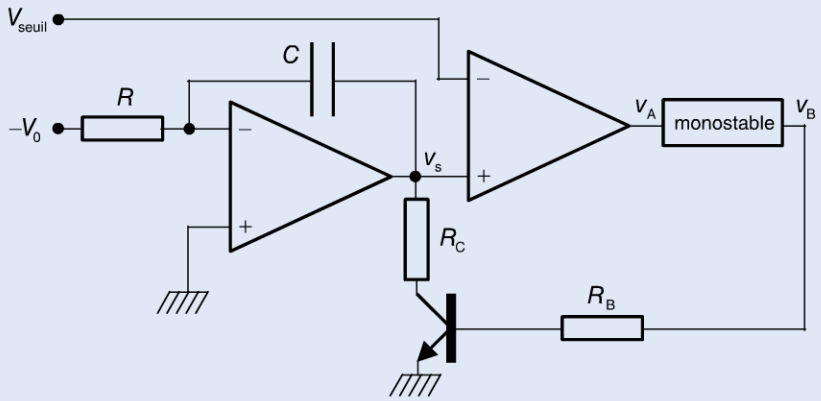


8.8 Dans le montage de la figure ci-dessous, le condensateur C est supposé initialement déchargé. On applique à l'entrée du premier ampli op une tension $-V_0$ négative à l'instant $t = 0$. Cet ampli op est alimenté en +15 V / −15 V. Le second est alimenté en +5 V / 0 V. Le monostable possède une tension de sortie égale, à 0 V au repos et délivre, sur un front montant à l'entrée, une impulsion positive de hauteur 5 V et de largeur τ.

a) Déterminer l'expression de la tension v_s et de la tension v_A. Calculer l'instant T correspondant au basculement de la tension v_A. La tension V_{seuil} est positive.

b) Montrer que le transistor, initialement bloqué, peut saturer lorsque le monostable délivre son impulsion de sortie. Quelle est alors la valeur de v_s ? Montrer que le processus recommence dès que le transistor se bloque à nouveau.

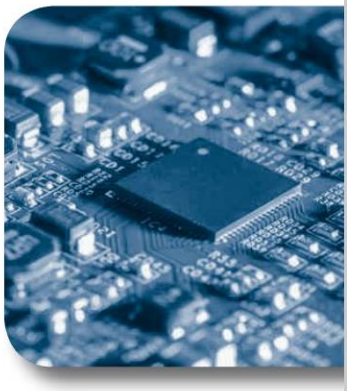
c) Tracer au cours du temps les variations des tensions v_s et v_A ainsi que de la tension v_B correspondant à la sortie du monostable. Calculer la fréquence des oscillations de la tension v_s en fonction de la tension V_0. On supposera que $\tau << T$.



Copyright © 2015 Dunod.

Chapitre 9

Les transistors à effet de champ



Objectifs

Les transistors bipolaires, bien que toujours très utiles en électronique, sont malgré tout caractérisés par un certain nombre de défauts comme, notamment, leur impédance d'entrée relativement faible. Par ailleurs, leur principal comportement, qui fait d'eux des sources de courant commandées en courant, est parfois problématique. Les transistors à effet de champ offrent une alternative intéressante aux transistors bipolaires. Faisant partie des transistors unipolaires, ils sont caractérisés par une grande impédance d'entrée et par un comportement que l'on peut assimiler à celui d'une source de courant commandée en tension. Ils ont certes un certain nombre de défauts que n'ont pas les transistors bipolaires, ce qui justifie le fait que chaque famille de transistors fait bien toujours partie des composants utiles de l'électronique.

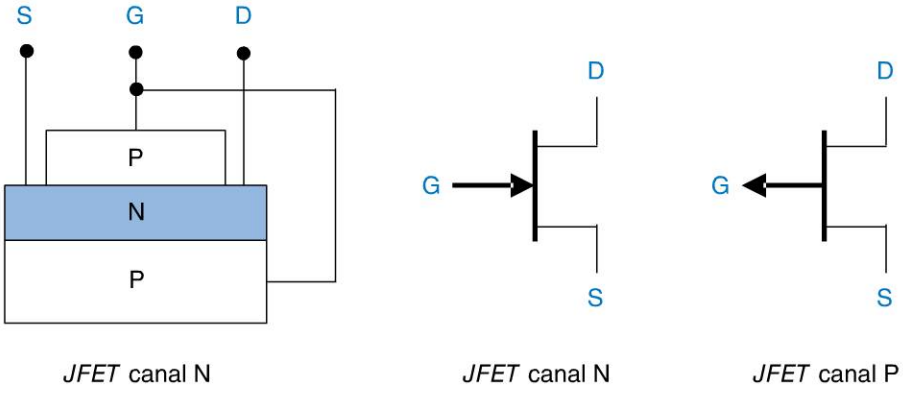
Copyright © 2015 Dunod.

fiche 67 Les transistors à effet de champ à jonction

Il existe plusieurs familles de transistors à effet de champ. Nous nous limiterons à évoquer, dans ce chapitre, les transistors à jonction (JFET) et les transistors MOSFET. Les transistors à effet de champ font partie des transistors unipolaires.

1. Définition

Un transistor à effet de champ à jonction (JFET *: Junction Field Effect Transistor*) est constitué d'un canal de silicium, dopé N par exemple, et de deux zones dopées différemment qui l'entourent (zones dopées P si le canal est dopé N). Les deux zones P sont reliées entre elles (figure 67.1) et forment la grille G du transistor. Deux contacts déposés sur le canal N forment son drain D et sa source S. La figure 67.1 présente le symbole de ce transistor à effet de champ à jonction canal N. Si les zones N et P sont inversées, on dit que le transistor JFET est canal P.



JFET canal N — *JFET* canal N — *JFET* canal P

Figure 67.1

2. Les caractéristiques des transistors à effet de champ

Le principe de fonctionnement du transistor à effet de champ canal N est le suivant : le canal N, entre le drain et la source, constitue un dipôle qui a vocation à être conducteur, c'est-à-dire à être parcouru par un courant que l'on note I_D et que l'on appelle le courant de drain (même s'il est également, par définition, le courant de source). La présence d'une différence de potentiels négative entre la grille et la source (soit V_{GS}), crée un effet électrostatique dans le canal et confère au transistor les propriétés suivantes :

- si $V_c \leq V_{GS} \leq 0$, le canal drain – source est conducteur ;
- si $V_{GS} \leq V_c$, le canal drain – source est bloqué.

La tension V_c est une caractéristique du transistor. Il s'agit de la **tension de blocage** qui, pour un transistor canal N, est de l'ordre de -5 V.

Copyright © 2015 Dunod.

Lorsque le transistor est conducteur, il peut présenter deux types de comportement en fonction de la tension V_{DS} entre le drain et la source :

- si $0 \leq V_{DS} \leq V_p$, le canal se comporte comme une résistance. Le courant de drain I_D est proportionnel à la tension V_{DS} ; la valeur de cette résistance dépend toutefois de la valeur de V_{GS} ; on dit que le transistor fonctionne dans sa zone ohmique ou résistive ;
- si $V_{DS} > V_p$, le courant I_D devient quasi constant et indépendant de V_{DS} ; on dit qu'il y a pincement du canal. Le transistor fonctionne alors dans sa zone linéaire car les variations de I_D sont proportionnelles à V_{GS}.

La tension V_p est appelée **tension de pincement** du transistor ; elle est de l'ordre de 2 à 3 volts pour un JFET canal N. Notons par ailleurs que pour une valeur de V_{DS} donnée, le courant de drain varie en fonction de la tension V_{GS} selon la loi : $I_D = I_{Dmax}\left(1 - \frac{V_{GS}}{V_p}\right)^2$

Remarque

Le courant I_{Dmax} dépend de V_{DS} : plus V_{DS} est élevée, plus I_{Dmax} est important.

L'ensemble est résumé sur le réseau de caractéristiques de la figure 67.2. Le JFET apparaît bien comme un dipôle commandé par la tension V_{GS}. Pour un transistor canal P, le principe de fonctionnement reste le même à ceci près que tous les signes des courants et des tensions doivent être inversés.

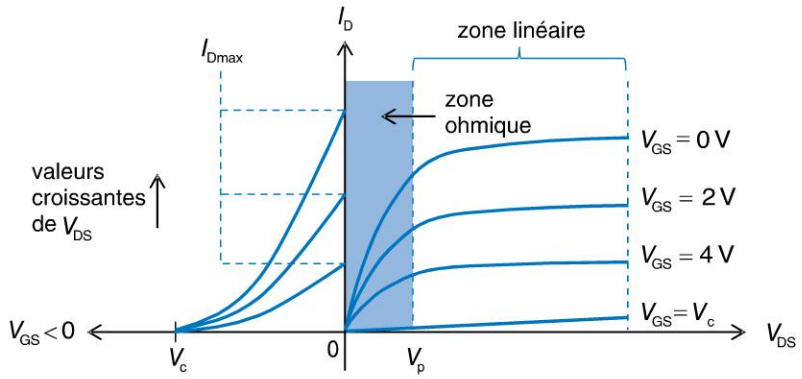


Figure 67.2

De prime abord, le fonctionnement du transistor à effet de champ semble plus simple que celui du transistor bipolaire. Cette simplicité qui apparaît dans la caractéristique de la figure 67.2 va se retrouver dans les principes de polarisation que nous étudierons dans la fiche 68 et sur les schémas équivalents que nous étudierons dans la fiche 69. Toutefois, la mise en œuvre des transistors à effet de champ nécessite une certaine vigilance quant à certains phénomènes de distorsion dont les signaux peuvent faire l'objet (voir fiche 69).

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 68

La polarisation des transistors JFET

1. La polarisation simple

Polariser un transistor à effet de champ revient à l'inclure dans un montage, de sorte que son point de repos, en régime continu, soit situé dans sa zone de fonctionnement linéaire. Il faut donc avoir : $V_{DS} > V_p$. La figure 68.1 présente un circuit de polarisation basique à l'aide d'une simple résistance de drain. On notera que le courant de grille, très faible, est la plupart du temps négligé.

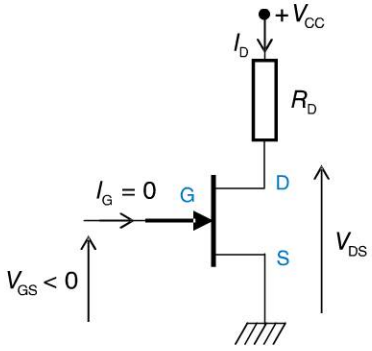


Figure 68.1

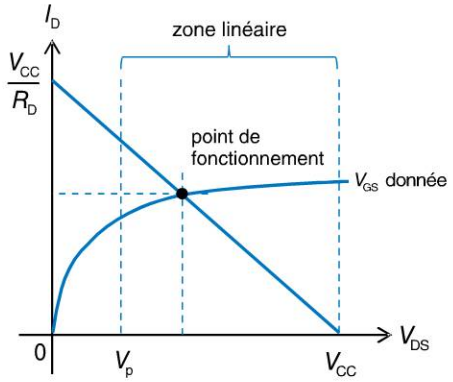


Figure 68.2

Fiche 67

Si la tension V_{GS} est donnée, la caractéristique $I_D = f(V_{DS})$ est entièrement déterminée parmi toutes les courbes du réseau de la figure 67.2.

On a, par ailleurs : $I_D = \dfrac{V_{CC} - V_{DS}}{R_D}$. Cette équation correspond à la droite de charge dont l'intersection avec la caractéristique du transistor nous donne le point de fonctionnement. Si on souhaite effectivement polariser le JFET dans sa zone linéaire, on choisira la résistance de drain de sorte que ce point soit tel que $V_{DS} > V_p$ (figure 68.2).

Copyright © 2015 Dunod.

2. La polarisation par pont de résistances

Dans le montage de la figure 68.3, on utilise le transistor à effet de champ dont les caractéristiques sont fournies sur le graphe et on souhaite le polariser grâce au montage en pont de 4 résistances. R_1 et R_2 servent à fixer le potentiel de grille. Comme aucun courant ne peut entrer dans la grille du transistor, elles constituent un pont diviseur de tension.

On a donc : $V_G = \dfrac{R_2}{R_1 + R_2} V_{CC}$

Pour polariser le transistor à effet de champ, on choisit une tension V_{GS} négative, par exemple $V_{GS} = -2$ V. On choisit dans un premier temps le potentiel de grille, par exemple 5 V et on en déduit le potentiel de source V_S qui doit être égal, dans notre exemple, à 7 V.

Il s'agit ensuite de déterminer la condition sur la valeur de la résistance R_D ainsi que la valeur de la résistance R_S pour que le transistor soit polarisé dans sa zone de fonctionnement linéaire avec ce choix de $V_{GS} = -2$ V. D'après la caractéristique de la figure 68.3, $V_{GS} = -2\,\text{V} \Rightarrow I_D = 12$ mA.

On aura donc : $R_S = \dfrac{V_S}{I_D} = \dfrac{7}{12 \times 10^{-3}} = 583\,\Omega$

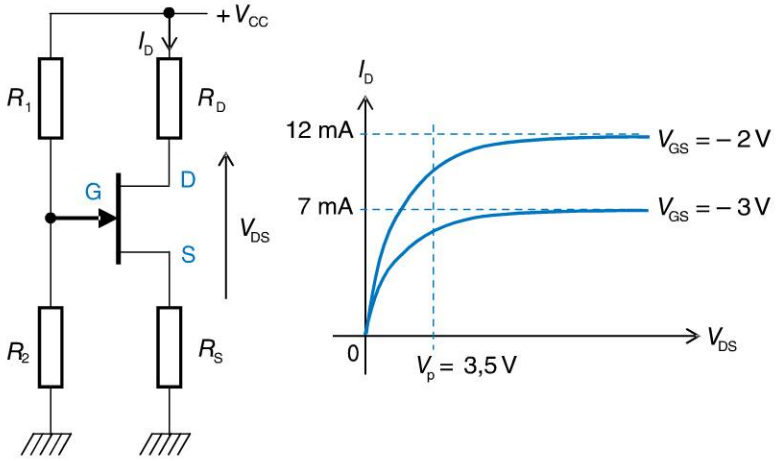


Figure 68.3

La condition à respecter pour que le transistor soit polarisé dans sa zone linéaire s'écrit : $V_{DS} > V_P$. Il suffit donc d'exprimer V_{DS} en fonction de R_D pour traduire cette condition sous la forme d'une contrainte sur R_D :

$$V_D - V_S > V_P \Rightarrow V_{CC} - R_D I_D - V_S > V_P \Rightarrow R_D < \frac{V_{CC} - V_S - V_P}{I_D} \Rightarrow R_D < 375\,\Omega.$$

Selon les applications considérées, d'autres méthodes de polarisation peuvent être envisagées. Il s'agit toujours de déterminer le point de fonctionnement ou point de repos du transistor préalablement au fonctionnement dynamique qu'on entend lui imposer.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 69 Le schéma équivalent en régime linéaire

1. Définitions

Comme pour le transistor bipolaire, le transistor à effet de champ a vocation à participer à des montages dans lesquels ses propriétés de fonctionnement linéaire seront exploitées. Il s'agit, ici, d'utiliser la proportionnalité entre le courant de drain et la tension V_{GS}, ce qui met l'accent sur la particularité du JFET d'être parcouru par un courant commandé par une tension. Si le transistor est polarisé dans sa zone linéaire et si on superpose un signal variable v_{GS} à la tension de polarisation continue V_{GS}, des variations i_D et v_{DS} apparaîtront autour des valeurs continues I_D et V_{DS}.

On a : $i_D = sv_{GS} + \dfrac{v_{DS}}{\rho}$

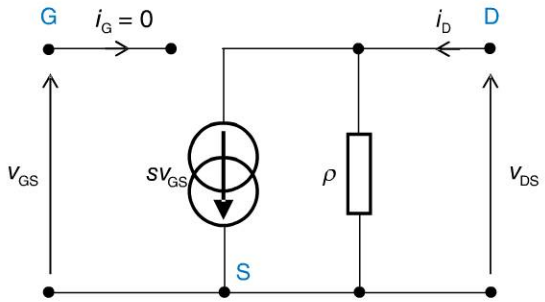


Figure 69.1

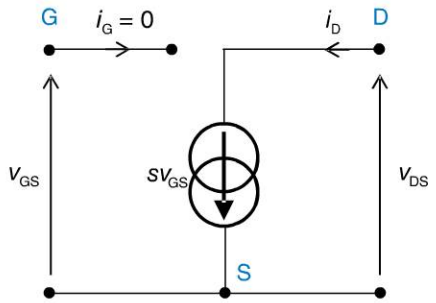


Figure 69.2

Dans cette expression, s correspond à la pente dynamique du transistor, encore appelée **transconductance** et qui, pour les JFET usuels, est de l'ordre de 10^{-3} S (le siemens est l'unité de conductance, équivalente au Ω^{-1}) et ρ représente la résistance dynamique de sortie du transistor, en général supérieure à 100 kΩ et que nous pourrons, dans certains cas, considérer comme infinie. Les figures 69.1 et 69.2 traduisent cette équation en deux schémas équivalents valables pour le fonctionnement du JFET en régime de petits signaux. selon que l'on tient compte, ou non, de la présence de la résistance ρ.

Copyright © 2015 Dunod.

2. Le phénomène de distorsion quadratique

En régime dynamique, la transconductance s d'un transistor à effet de champ n'est pas constante et varie en fonction de la tension v_{GS}. Le paramètre s est défini, en régime de petits signaux, par la relation :

$$i_D = sv_{GS} + \frac{v_{DS}}{\rho}$$

Cette pente dynamique se trouve donc correspondre à la pente de la courbe $I_D = f(V_{GS})$ au point de polarisation du transistor. On voit très nettement, sur la figure 69.3 que cette pente dépend non seulement de la position du point de polarisation, mais que lorsqu'une tension variable se superpose à ce point, son évolution se traduit inévitablement par une variation de s.

En observant le résultat attendu quant aux variations du courant i_D, on remarque une distorsion du signal. Comme la caractéristique $I_D = f(V_{GS})$ est une parabole, on l'appelle la distorsion quadratique du transistor à effet de champ.

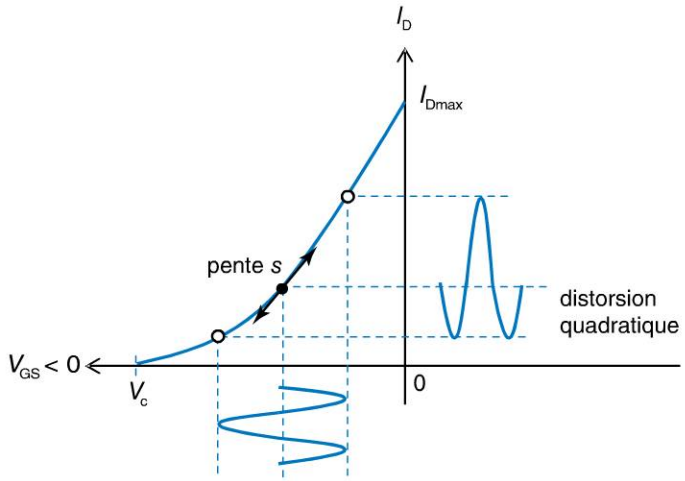


Figure 69.3

Il est possible de corriger ce phénomène de distorsion grâce à certains montages particuliers, notamment dans le cas où l'on envisage de construire des amplificateurs. L'objectif consiste alors à obtenir des gains qui ne dépendent pas de la transconductance du transistor à effet de champ. Ainsi, les variations de ce paramètre seront sans effet sur le fonctionnement du dispositif.

Sur la fiche 70, on étudiera un amplificateur simple dit à source commune pour lequel le phénomène de distorsion quadratique apparaît nettement dans l'expression du gain. Puis, dans l'exercice 9.5, nous éliminerons ce phénomène au moyen d'une résistance dite de masquage.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 70

Les amplificateurs à JFET

À l'instar des transistors bipolaires, les transistors à effet de champs permettent de réaliser des amplificateurs. Les principes de fonctionnement et les méthodes d'étude sont tout à fait comparables.

1. Le montage source commune

La figure 70.1 présente un amplificateur source commune. Le transistor est censé être polarisé dans sa zone de fonctionnement linéaire. À l'instar de ce qui est pratiqué pour des amplificateurs à transistors bipolaires, on note la présence de condensateurs de découplage qui isolent les composantes continues des signaux variables.

On pose $R_0 = \dfrac{R_1 R_2}{R_1 + R_2}$

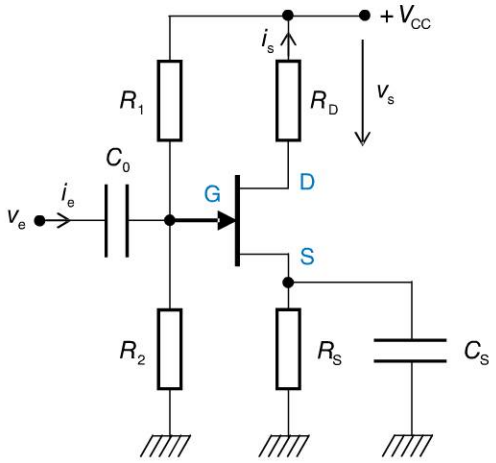


Figure 70.1

2. Le schéma équivalent en régime dynamique

On suppose que la résistance dynamique du transistor à effet de champ est infinie, ce qui simplifie grandement le schéma équivalent en régime de petits signaux. Dans le schéma équivalent (figure 70.2), les résistances R_1 et R_2 se trouvent en parallèle ; on les remplace par leur résistance équivalente R_0. Les condensateurs se comportent comme des courts-circuits. D'après ce schéma, on a : $v_s = R_D i_s = -R_D i_D = -sR_D v_{GS}$. Comme $v_{GS} = v_e$, on en déduit $G_V = \dfrac{v_s}{v_e} = \dfrac{-sR_D v_{GS}}{v_{GS}} = -sR_D$. En général, ce gain n'est pas très élevé.

L'expression du gain en tension montre que celui-ci dépend de la pente du transistor. Par conséquent, comme nous l'avons montré dans la fiche 69, le signal de sortie présentera une distorsion quadratique.

Copyright © 2015 Dunod.

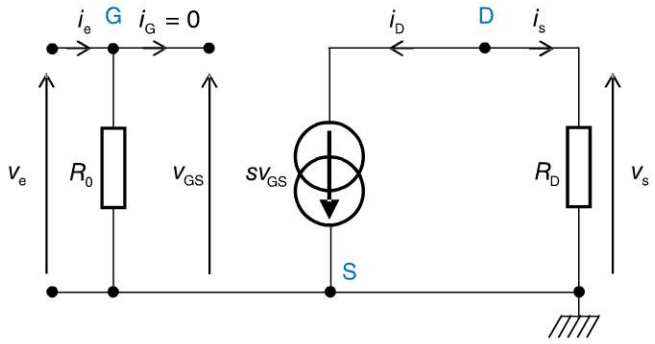


Figure 70.2

Le gain en courant se détermine tout aussi facilement : $G_A = \dfrac{i_s}{i_e} = \dfrac{-sv_{GS}}{\dfrac{v_{GS}}{R_0}} = -sR_0$

L'impédance d'entrée a pour expression : $Z_e = \dfrac{v_e}{i_e} = R_0$

En choisissant R_0 la plus grande possible, on peut ajuster cette impédance d'entrée de sorte qu'elle soit très importante. Par conséquent, le gain en courant peut, lui aussi, être relativement élevé. Quant à l'impédance de sortie, la présence de la source de courant sv_{GS} en série dans le dipôle de sortie lui confère une valeur, en théorie, infinie.

Le montage à source commune est un amplificateur de courant possédant une très grande impédance de sortie et une impédance d'entrée ajustable, pouvant être relativement élevée. Dans cette version simple, on relève une distorsion quadratique du signal de sortie dont on étudiera une correction à l'aide d'une résistance dite de masquage dans l'exercice 9.5 proposé à la fin de ce chapitre.
On notera la présence des condensateurs de découplage qui jouent exactement le même rôle que dans le cas des amplificateurs à transistors bipolaires.

Exercice 9.5

Outre le montage à source commune, on peut réaliser des amplificateurs à drain commun ou à grille commune, ce qui n'est pas sans rappeler les différentes possibilités offertes par les transistors bipolaires. Les exercices 9.6 et 9.7 sont consacrés à ces autres montages amplificateurs dont on notera, tout comme nous l'avons fait pour les transistors bipolaires, les différents gains, impédances d'entrée et de sortie obtenus.

Dans chaque cas, la démarche reste la même : on effectue le schéma équivalent du montage initial et on en déduit les paramètres recherchés. On notera que les calculs sont plus rapides et plus simples avec les transistors à effet de champ. Cela est dû au fait qu'il n'existe aucun courant de grille et que la jonction drain – source se réduit à une source de courant commandée par la tension grille – source.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 71

Les transistors JFET en commutation

1. Le fonctionnement des transistors JFET en commutation

Tout comme les transistors bipolaires, les transistors à effet de champ peuvent fonctionner en commutation. Ils sont ainsi à la base de la réalisation de circuits logiques, notamment les circuits CMOS et présentent pour ceci l'avantage, par rapport aux transistors bipolaires, d'avoir une impédance d'entrée très grande et d'être immédiatement aptes à être commandés par des tensions. Les circuits logiques sont donc plus simples à réaliser avec de tels composants.

En ce qui concerne le JFET canal N, on considérera que le transistor est bloqué si $V_{GS} \approx -5\ V$ et qu'il est conducteur (court-circuit entre le drain et la source) si on a $V_{GS} = 0\ V$.

Ce phénomène est assez simple à analyser : supposons qu'une tension V_{DS} positive soit appliquée au transistor (figure 71.1). L'application d'une tension négative entre la grille et la source crée un champ électrique interne dirigé du cœur du canal N vers les zones dopées P qui l'entourent. Ce champ est très intense du côté du drain et l'est moins du côté de la source. En effet : $V_{GD} = V_{GS} - V_{DS}$.

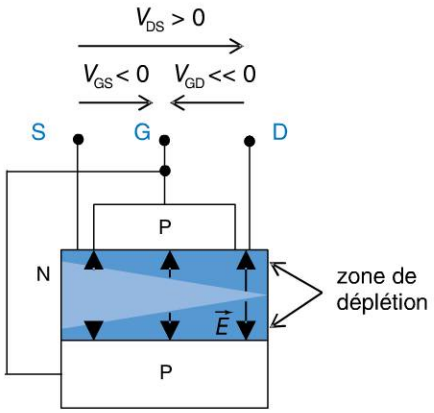


Figure 71.1

La différence de potentiels entre la grille et le drain est encore plus élevée, en valeur absolue, que la différence de potentiels entre la grille et la source.

Sous l'effet de ce champ, les porteurs N majoritaires ont tendance à s'éloigner de la grille (un peu du côté de la source, beaucoup du côté du drain). Une zone de déplétion apparaît. Le canal de conduction se réduit donc d'autant plus que la tension négative V_{GS} est grande, en valeur absolue. Lorsqu'elle atteint la valeur V_c, le canal de conduction est tellement réduit qu'aucun courant ne peut plus y circuler : le transistor est bloqué.

Pour le JFET canal P, on considérera que le transistor est bloqué si $V_{GS} \approx 5\ V$ et qu'il est conducteur si on a $V_{GS} = 0\ V$.

Copyright © 2015 Dunod.

2. Les transistors MOS

Il existe de nombreuses familles de transistors à effet de champ. L'une des plus répandues rassemble les transistors à effet de champ appelés transistors MOS (*Metal Oxyde Semiconductor*), ou encore MOSFET (*MOS Field Effect Transistor*). Dans ces transistors, la grille est séparée de sa connexion par une couche isolante d'oxyde de silicium (d'où leur appellation). Leur courant de grille est alors rigoureusement nul et leur fonctionnement reste sensiblement analogue à celui du JFET, à ceci près que leur tension V_{GS} peut être positive. Il existe des transistors MOS canal N et canal P (figure 71.2).

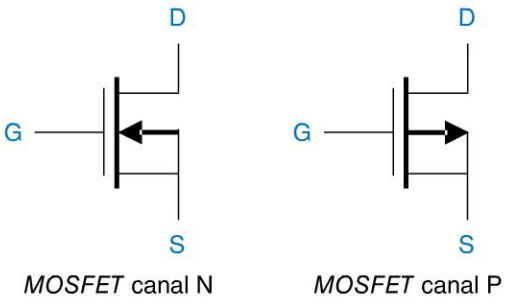


Figure 71.2

- Le MOSFET canal N est bloqué pour $V_{GS} = 0$ V et conducteur pour $V_{GS} \approx 5$ V.
- Le MOSFET canal P est bloqué pour $V_{GS} = 0$ V et conducteur pour $V_{GS} \approx -5$ V.

Remarque

Il faut noter que, tout comme les transistors bipolaires, les transistors à effet de champ sont caractérisés par un temps de commutation non nul, même si celui-ci est négligeable dans bon nombre d'applications. Les transistors à effet de champ sont, par ailleurs, réputés plus lents, en terme de commutation, que les transistors bipolaires.

3. Les différents types de transistors MOS

Les transistors MOS décrits dans le paragraphe précédent sont dits à appauvrissement ou encore appelés D-MOSFET. Ils sont caractérisés par un canal drain source étroit qui a vocation à perdre sa conductivité lorsqu'on applique une tension négative sur sa grille. Il existe également des transistors MOS à enrichissement ou E-MOSFET dont le drain et la source ne sont pas reliés par un canal du même type. En appliquant une tension de grille positive, on augmente la conductivité du dipôle drain-source.

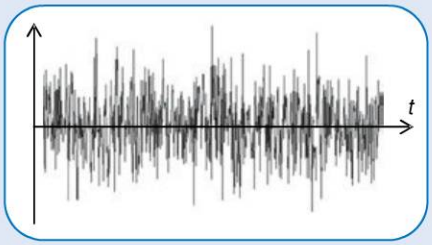
Signalons également que les MOSFET de puissance sont conçus de manière assez différente mais que leur fonctionnement est tout à fait similaire.

Enfin, il convient de mentionner l'existence des transistors IGBT (*insulated Gate Bipolar Transistor*) qui combine les avantages des deux technologies (bipolaire et FET). Il s'agit d'un transistor bipolaire dont la commande est isolée et qui par conséquent, peut être considéré comme un transistor bipolaire qui serait commandé comme un transistor à effet de champ. Ce type de composant est surtout utilisé en électronique de puissance.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Le bruit de fond

Les dispositifs électroniques délivrent, captent, mesurent, transforment et traitent des signaux électriques qui contiennent des informations. Ainsi, un amplificateur audio a pour vocation de délivrer un signal d'une puissance suffisante pour faire fonctionner des haut-parleurs. Malheureusement, ces mêmes dispositifs sont susceptibles d'être le siège d'apparition de signaux parasites. Ils peuvent en effet être sensibles par exemple aux signaux électromagnétiques ambiants, les capter et les mélanger aux signaux utiles. Ils peuvent aussi produire eux-mêmes de tels signaux parasites comme par exemple le bruit de fond. Il s'agit là d'un phénomène dû en particulier au mouvement erratique des électrons dans les conducteurs qui génère des forces électromotrices aléatoires qui se superposent aux signaux traités. Si on reprend l'exemple d'un ampli audio, nous avons tous constaté qu'en l'absence de signal et en portant le volume sonore à un niveau suffisamment élevé, nous percevons dans les haut-parleurs un souffle continu. Il s'agit du bruit de fond généré par l'amplificateur lui-même.



La détection synchrone

Le bruit de fond (tel que représenté sur la figure ci-dessus) est par définition aléatoire et il est par conséquent très difficile de le supprimer. Il possède néanmoins des propriétés statistiques, notamment en ce qui concerne sa composition spectrale. Ainsi, il est fréquent que le bruit soit plus important dans les basses fréquences. Dans ces conditions, une astuce consiste à décaler le spectre des signaux utiles vers les hautes fréquences, à y effectuer le traitement voulu, puis à redécaler le signal traité dans sa bande spectrale initiale. Cette technique s'appelle la détection synchrone.

S'il est impossible de décrire temporellement le bruit a priori, il est néanmoins possible, à partir de ses propriétés statistiques, de définir sa valeur efficace moyenne.

Le rapport signal sur bruit

En effectuant le rapport entre la valeur efficace du signal et celle du bruit, on obtient ce qu'on appelle le rapport signal sur bruit, qu'on préfère en général exprimer en décibels. Toute la problématique, en présence de bruit, est de maximiser ce rapport de sorte que les signaux parasites aient in fine peu d'impact sur les signaux utiles.

On peut aussi utiliser des composants électroniques haut de gamme qui produisent peu de bruit ou déployer des dispositifs, parfois assez complexes, pour réduire le bruit. Par exemple, le système Dolby, inventé par l'entreprise du même nom et qui consiste à suramplifier les signaux de faible amplitude au moment de leur enregistrement afin d'éviter que leur niveau soit comparable à celui du bruit.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

9.1 Dans un transistor à effet de champ à jonction :

- ☐ **a.** le courant de grille est proportionnel à la tension drain-source
- ☐ **b.** le courant de grille est proportionnel à la tension grille-source
- ☐ **c.** le courant de grille est quasiment nul

9.2 La résistance dynamique de sortie d'un transistor JFET :

- ☐ **a.** est en général très faible
- ☐ **b.** est en général très grande
- ☐ **c.** est égale à sa résistance équivalente dans sa zone ohmique

9.3 La tension de pincement d'un transistor JFET canal P est :

- ☐ **a.** négative
- ☐ **b.** positive
- ☐ **c.** nulle

9.4 Un transistor JFET est bloqué :

- ☐ **a.** quand sa tension V_{GS} est égale à sa tension de pincement V_p
- ☐ **b.** quand sa tension V_{GS} est inférieure à sa tension de blocage V_c
- ☐ **c.** quand son courant de grille est nul

9.5 Dans un transistor JFET canal N, plus V_{DS}est importante :

- ☐ **a.** plus le courant I_D est important
- ☐ **b.** plus le courant I_{Dmax} est important
- ☐ **c.** moins le courant I_{Dmax} est important

9.6 L'amplificateur source commune :

- ☐ **a.** amplifie la tension
- ☐ **b.** amplifie le courant
- ☐ **c.** possède une grande impédance d'entrée

9.7 Un transistor MOS :

- ☐ **a.** possède un courant de grille rigoureusement nul
- ☐ **b.** ne peut pas fonctionner linéairement
- ☐ **c.** peut fonctionner avec une tension V_{GS} positive

9.8 Les transistors à effet de champ fonctionnent en commutation :

- ☐ **a.** plus lentement que les transistors bipolaires
- ☐ **b.** plus rapidement que les transistors bipolaires
- ☐ **c.** à la même vitesse que les transistors bipolaires

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

9.1 **c.** Le courant de grille d'un JFET est effectivement extrêmement faible et n'intervient pas dans le fonctionnement du transistor.

9.2 **b.** La résistance dynamique d'un JFET est même souvent considérée comme infinie.

9.3 **a.** Dans un JFET canal P, tous les signes des tensions sont inversés par rapport à un JFET canal N.

9.4 **b.** Ne pas confondre la tension de blocage et la tension de pincement.

9.5 **b.** Voir Fiche 67.

9.6 **b.** et **c.** Voir Fiche 70.

9.7 **a.** et **c.** Voir Fiche 71.

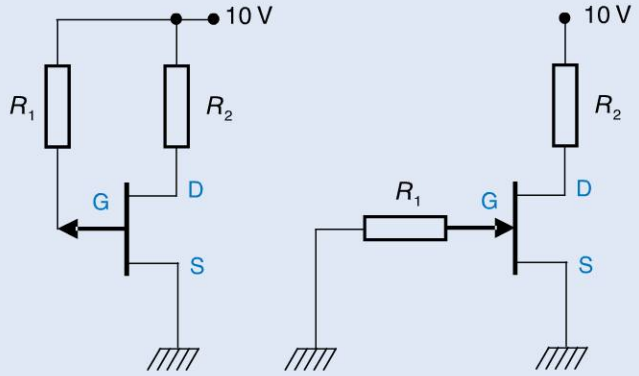
9.8 **a.** Les transistors à effet de champ ont en effet des temps de commutation réputés plus grands que les transistors bipolaires.

Copyright © 2015 Dunod.

EXERCICES

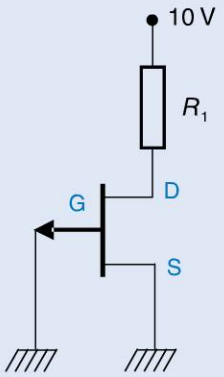
Les corrigés sont regroupés en fin d'ouvrage (p. 399).

9.1 Dans les quatre circuits représentés ci-dessous, déterminer si le transistor à effet de champ JFET est bloqué ou non.

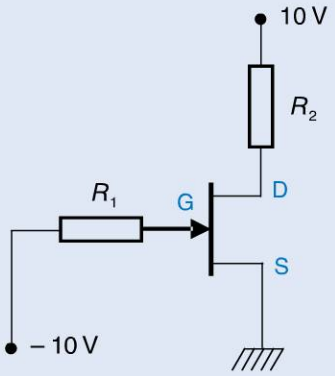


circuit A

circuit B



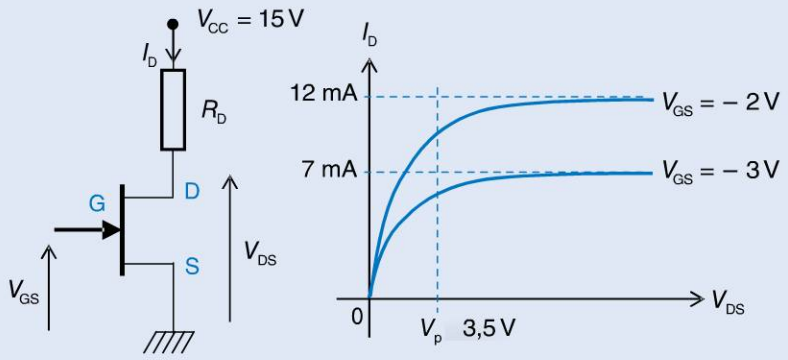
circuit C



circuit D

9.2 On considère un transistor à effet de champ à jonction canal N et son réseau de caractéristiques présenté ci-dessous. Ce transistor est polarisé par une résistance de drain.

a) On choisit $R_D = 100\,\Omega$ et on applique une tension $V_{GS} = -2$ V. Le transistor est-il polarisé dans sa zone ohmique ou dans sa zone linéaire ? Quelle est la valeur de son courant de drain ?



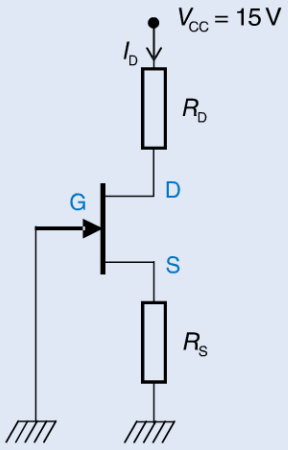
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

b) Répondre aux mêmes questions avec $R_D = 3\,k\Omega$ et $V_{GS} = -2\,V$.

c) Répondre aux mêmes questions avec $R_D = 1\,k\Omega$ et $V_{GS} = -3\,V$.

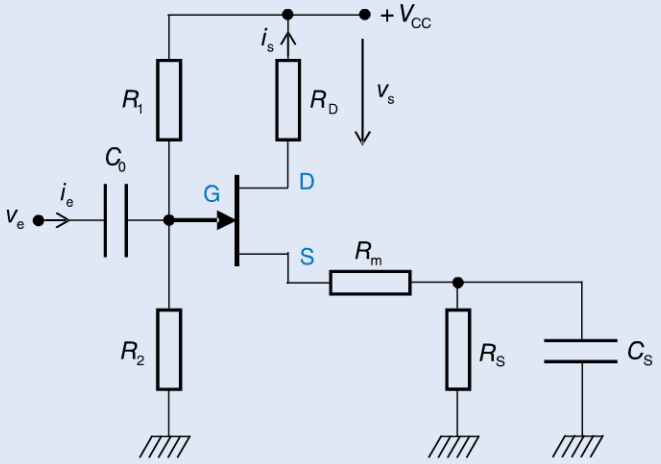
9.3 On reprend le transistor de l'exercice précédent avec son réseau de caractéristiques et on l'inclut dans le montage de la figure ci-dessous. On souhaite faire fonctionner le transistor dans sa zone linéaire avec un point de polarisation défini par : $V_{DS} = 5\,V$ et $V_{GS} = -3\,V$.

Déterminer les valeurs des deux résistances R_D et R_S.



9.4 On reprend le schéma de la figure ci-dessus, avec le même transistor et on souhaite à présent le polariser dans sa zone ohmique avec, pour point de polarisation : $V_{DS} = 1{,}75\,V$ et $V_{GS} = -3\,V$. Déterminer les valeurs des deux résistances R_D et R_S.

9.5 Dans le montage de la figure ci-dessous, on reprend le montage amplificateur à source commune étudié dans la fiche 70 en modifiant légèrement la manière dont le découplage de source est effectué. Il s'agit d'un découplage dit partiel de la résistance de source.



a) Calculer l'expression du gain en tension.

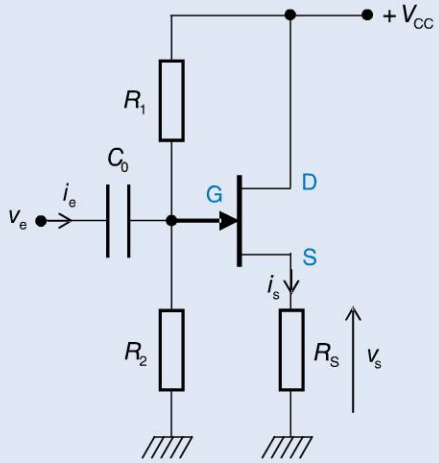
b) Montrer que si $R_m >> 1 / s$, ce gain ne dépend plus du paramètre s.

c) Conclure sur l'intérêt de cet aménagement dans le circuit.

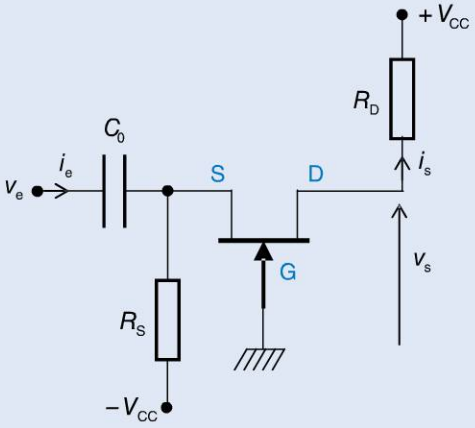
Copyright © 2015 Dunod.

9.6 Le schéma de la figure ci-dessous représente un montage amplificateur à drain commun.

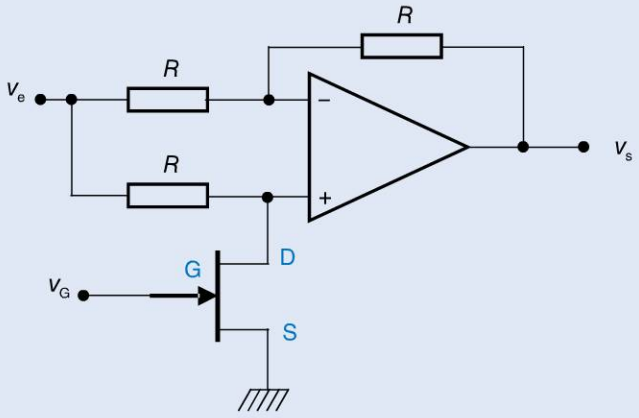
Calculer les expressions du gain en tension, du gain en courant et de l'impédance de sortie de ce montage.



9.7 Dans le montage de la figure ci-dessous, le transistor à effet de champ est monté en grille commune. Calculer l'expression du gain en tension et de l'impédance d'entrée de ce montage. Quelle est la valeur approchée de l'impédance d'entrée si on choisit la résistance R_S très supérieure à $1 / s$?

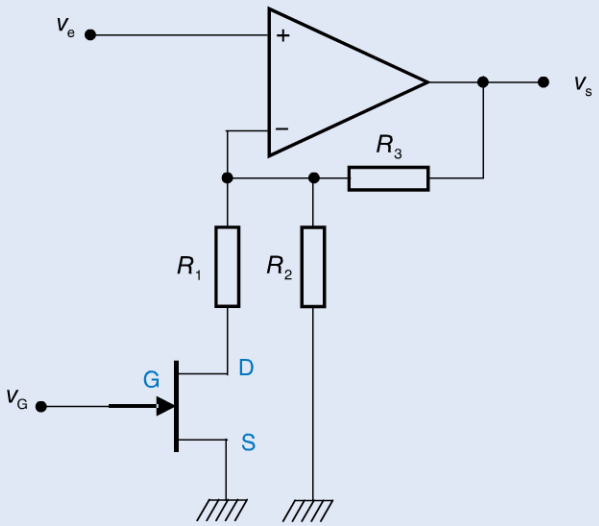


9.8 Dans le montage de la figure ci-dessous, la tension V_G du JFET peut être égale à 0 V ou à –5 V. Déterminer dans chacun des deux cas la valeur du gain en tension $G_V = v_s / v_e$ de ce montage.

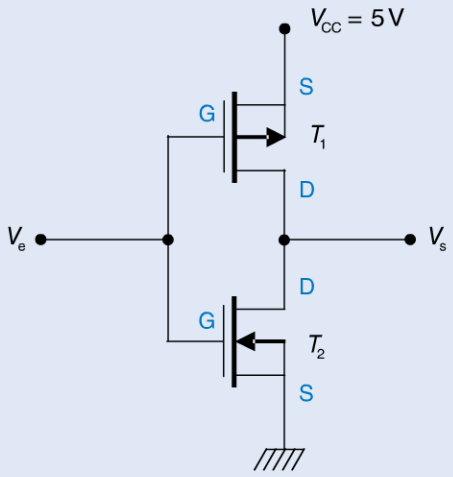


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

9.9 Dans le montage de la figure ci-dessous, la tension V_G du JFET peut être égale à 0 V ou à −5 V. Déterminer dans chacun des deux cas la valeur du gain en tension $G_V = v_s / v_e$ de ce montage.



9.10 Le schéma de la figure ci-dessous représente un inverseur MOS : le transistor T_1 est un MOSFET canal P, le transistor T_2 est un MOSFET canal N. Ces deux transistors fonctionnent en commutation.

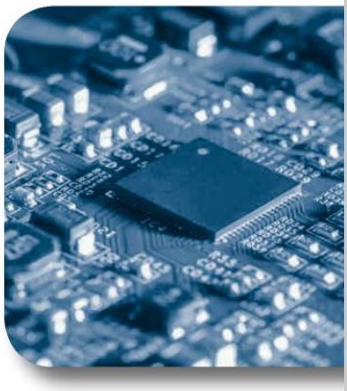


Déterminer la valeur de la tension de sortie V_s lorsque $V_e = 0$ V, puis lorsque $V_e = 5$ V.

Copyright © 2015 Dunod.

Chapitre 10

Les circuits logiques combinatoires



Objectifs

L'électronique est présente partout dans les produits industriels et commerciaux. Et ce sont les fonctions numériques sous différentes formes qui dominent les systèmes électroniques. Deux catégories de fonctions numériques peuvent être distinguées. Ce chapitre va présenter les fonctions logiques appelées combinatoires. Elles permettent à partir de briques élémentaires de concevoir la majorité des opérateurs de calcul algébrique utilisés par exemple dans les microprocesseurs. Nous verrons aussi les outils mathématiques simples de l'algèbre de Boole pour étudier et concevoir les fonctions logiques combinatoires.

Copyright © 2015 Dunod.

fiche 72

Les fonctions logiques

1. Principe et définition

La logique est un outil pour concevoir des circuits de calcul ou d'actionnement numériques. Les fonctions logiques sont un ensemble de variables logiques et d'opérateurs logiques reliés entre eux. Une fonction logique ne peut prendre que deux états : vrai ou faux traduit en algèbre de Boole par : 1 ou 0. Une variable logique est une variable qui peut prendre deux états binaires (0 ou 1). Dans le schéma électrique de la figure 72.1, un appui sur le bouton-poussoir « *a* » ferme le circuit et la lampe *L* s'allume. Le bouton peut prendre deux états : fermé (1) ou ouvert (0) et la lampe *L* peut prendre deux états allumée (1) et éteinte (0). L'allumage de la lampe peut donc s'écrire sous la forme d'une fonction logique : $L = a$.

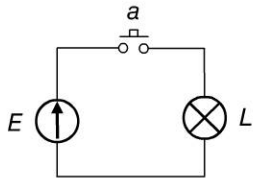


Figure 72.1

2. Les opérateurs logiques

Les trois opérateurs « ET », « OU » et « NON » permettent de réaliser toutes les fonctions logiques (figure 72.2).

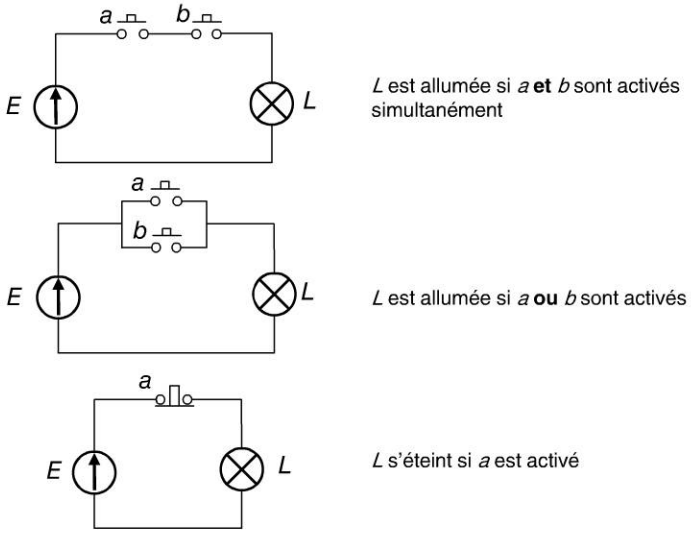


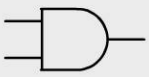
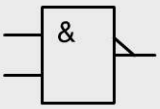
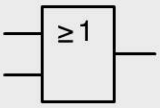
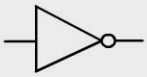
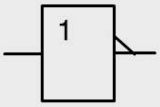
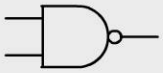
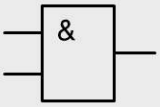
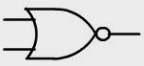
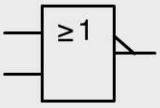
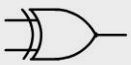
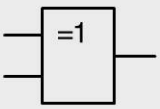
Figure 72.2

Copyright © 2015 Dunod.

3. La représentation schématique des opérateurs logiques

Il existe deux ensembles de symboles pour les opérateurs ou portes logiques d'usage courant. Les deux sont définies dans la norme ANSI/IEEE Std 91-1984 et son supplément ANSI/IEEE Std 91a-1991. Le tableau 1 présente les deux symbolisations ainsi que la représentation algébrique et la table de vérité pour chaque opérateur.

Tableau 1

Type	Forme distinctive	Forme rectangulaire	Équation	Table de vérité
ET			$A \cdot B$	A B A et B 0 0 0 0 1 0 1 0 0 1 1 1
OU			$A + B$	A B A ou B 0 0 0 0 1 1 1 0 1 1 1 1
NON			$\overline{A}$.	A Non A 0 1 1 0
NAND			$\overline{A \cdot B}$	A B $\overline{A.B}$ 0 0 1 0 1 1 1 0 1 1 1 0
NOR			$\overline{A + B}$	A B $\overline{A + B}$ 0 0 1 0 1 0 1 0 0 1 1 0
XOR OU exclusif			$A \oplus B$	A B $A \oplus B$ 0 0 0 0 1 1 1 0 1 1 1 0

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 73

Les nombres binaires entiers

1. Comment coder un nombre ?

Nous avons vu comment représenter une valeur logique. Pour faire du calcul numérique, il faut pouvoir coder des nombres. Supposons que nous voulions coder un nombre entier positif (0, 1, 2, 3, 4…). Pour cela, on peut choisir d'utiliser un nombre V de variables logiques (a_{V-1}, a_{V-2}…, a_2, a_1, a_0) pouvant prendre chacune la valeur 0 ou 1. On appelle aussi bits les variables binaires de codage. Le nombre est formé des variables et c'est leur positions relatives qui définit leur poids dans la valeur du nombre $a_{V-1}, a_{V-2}…, a_2, a_1, a_0$.



La valeur d'un nombre binaire E de V bits est donnée par le polynôme E :

$$E = a_{V-1} \times 2^{V-1} + a_{V-2} \times 2^{V-2} + \ldots + a_2 \times 2^2 + a_1 \times 2^1 + a_0 \times 2^0$$

E est le nombre formé de V bits (chiffres binaires). a_i est le bit de rang i avec i allant de 0 à V–1. 2^i est le poids du rang i.

Dans la vie quotidienne, on utilise les nombres en base 10 alors que dans les circuits numériques on utilise le codage en base 2. D'une manière générale, si b est la base de la numération la valeur d'un nombre entier N de V chiffres (a_{V-1}…, a_0) en base b s'écrit :

$$N = a_{V-1} \times b^{V-1} + a_{V-2} \times b^{V-2} + \ldots + a_2 \times b^2 + a_1 \times b^1 + a_0 = \sum_{i=0}^{i=V-1} a_i \times b^i$$



La conversion en base 10 d'un nombre écrit en base b se fait par l'équation polynomiale exprimant la valeur du nombre.

Exemple

Le nombre 432 en base 10 a pour valeur : $4 \times 10^2 + 3 \times 10^1 + 2 \times 10^0$
Le nombre 1001101 en base 2 est composé de sept bits (sept variables binaires) et sa valeur est :

$$(1001101)_2 = 1 \times 2^6 + 0 \times 2^5 + 0 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = (77)_{10}$$



Remarque

Pour les nombres décimaux, la puissance de deux est négative après la virgule.
Exemple : $(101{,}11)_2 = 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-2} = (5{,}75)_{10}$

Copyright © 2015 Dunod.

2. Les autres bases de numération

La base 10 est la base utilisée dans la vie quotidienne. La base 2, utilisée dans les circuits, n'est pas la seule base utilisée par les ingénieurs de conception de ces circuits numériques. En effet, il est facile de constater que le codage binaire n'est pas très compact. Il faut entre trois et quatre fois plus de chiffres pour coder un nombre en base 2 par rapport à un nombre en base 10. Ainsi, la base 8 (octal), proche de la base 10, et la base 16 (hexadécimal), sont également très largement utilisées pour le codage des nombres. La conversion entre ces bases et la base 2 est facilitée par le fait que 8 et 16 sont des puissances de 2 ($8 = 2^3$ et $16 = 2^4$). Les chiffres de la base 8 sont : 0, 1, 2, 3, 4, 5, 6, 7.

La base 16 : hexadécimal

Les symboles de la base 16 sont les dix chiffres : 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 et les six lettres A, B, C, D, E, F. Les valeurs en base 10 sont : A = 10, B = 11, C = 12, D = 13, E = 14, F = 15. Les chiffres hexadécimaux sont parfois notés par un préfixe tel que : $ ou 0x exemple : $(10F)_{16}$ = $10F = 0x10F

3. La conversion entre bases de numération

Nous nous intéresserons dans cette partie qu'aux nombres entiers positifs. S'agissant de circuits numériques la conversion se fera soit de la base b vers la base 2 soit de la base 2 vers la base b.

Conversion de la base 2^m vers 2 et inversement

Pour convertir un nombre écrit en base 2^m (base 8 ou 16), il suffit de remplacer chaque chiffre du nombre à convertir par son code en base 2. Pour convertir un nombre binaire en un nombre en base 2^m, il suffit de regrouper les chiffres binaires par groupe de m bits en partant des unités et en complétant par des 0 sur les poids forts, le cas échéant.

Exemples

Conversions pour un nombre en octal (base 8) :

$(5703)_8 = (101\ 111\ 000\ 011)_2$
$(37)_8 = (011\ 111)_2$
$(1001101)_2 = 001\ 001\ 101 = (115)_8$
$(1010001000001111)_2 = 001\ 010\ 001\ 000\ 001\ 111 = (121017)_8$

Conversions pour les nombres hexadécimaux (base 16) :

$(A20F)_{16} = 1010\ 0010\ 0000\ 1111$
$(BC3)_{16} = 1011\ 1100\ 0011$
$(1001101)_2 = 0100\ 1101 = (4D)_{16}$
$(1010001000001111)_2 = 1010\ 0010\ 0000\ 1111 = (A20F)_{16}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 74

L'algèbre de Boole

L'algèbre de Boole, du nom du mathématicien anglais George Boole (1815-1864), permet de manipuler des propositions logiques à l'aide d'équations mathématiques. Ces équations utilisent deux opérateurs logiques : + et . (« ou », « et » logique) et la négation logique notée par une barre horizontale au-dessus de la variable ou de la fonction concernée par la négation. Les règles de l'algèbre de Boole répondent aux postulats et axiomes suivant.

1. Postulats et axiomes

Les postulats suivants sont facilement vérifiables par un circuit électrique équivalent :

$0 \cdot 0 = 0$	$0 + 0 = 0$
$1 \cdot 1 = 1$	$1 + 1 = 1$
$0 \cdot 1 = 1 \cdot 0 = 0$	$0 + 1 = 1 + 0 = 1$
$\overline{0} = 1$	$\overline{1} = 0$

Exemple

Exemples de circuits électriques

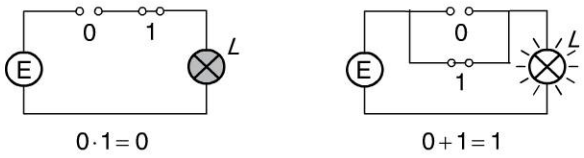


Figure 74.1

De ces postulats découlent les axiomes suivants :

Commutativité	$a + b = b + a$	$a \cdot b = b \cdot a$
Associativité	$(a + b) + c = a + (b + c)$	$(a \cdot b) \cdot c = a \cdot (b \cdot c)$
Distributivité	$a.(b + c) = a.b + a.c$	$a + (b.c) = (a + b).(a + c)$
Complémentation	$\overline{a} + a = 1$	$\overline{a} \cdot a = 0$
Élément neutre	$a + 0 = a$	$a \cdot 1 = a$

Remarque

La commutativité et l'associativité existent en algèbre classique. Pour la distributivité en algèbre classique, seule la distribution de la multiplication par rapport à l'addition est possible. En algèbre de Boole, la distribution du « ou » logique par rapport au « et » logique est autorisée.

Copyright © 2015 Dunod.

2. Les théorèmes de base

Les théorèmes suivants peuvent être démontrés par les axiomes et postulats précédents. Il est aisé de constater qu'une propriété de dualité existe dans tous ces théorèmes et axiomes. Cette dualité s'effectue en remplaçant le (+) par (.), les « 0 » par des « 1 » et vice et versa.

Idempotence	$a + a = a$	$a \,.\, a = a$
Élément absorbant	$a + 1 = 1$	$a \,.\, 0 = 0$
Absorption	$a + a.b = a$	$a \,.(a + b) = a$
de Morgan	$\overline{a + b} = \bar{a} \cdot \bar{b}$	$\overline{a \cdot b} = \bar{a} + \bar{b}$
Autre	$a + \bar{a} \cdot b = a + b$	$a \cdot (\bar{a} + b) = a \cdot b$

3. La décomposition de Shannon

La décomposition de Shannon permet de simplifier les fonctions logiques complexes. De plus la démonstration du théorème de Morgan est facilitée par l'utilisation de la décomposition de Shannon.

Soit une fonction logique f des variables logiques $x_1, x_2, x_3 \ldots, x_{n-1}, x_n$ alors la décomposition de Shannon s'écrit :

$$f(x_1, x_2, x_3 \ldots, x_{n-1}, x_n) = \bar{x}_1 . f(0, x_2 \ldots, x_n) + x_1 . f(1, x_2 \ldots, x_n)$$

Ou bien aussi :

$$f(x_1, x_2 \ldots, x_{n-1}, x_n) = (\bar{x}_1 + f(1, x_2 \ldots, x_n)) . (x_1 + f(0, x_2 \ldots, x_n))$$



Le théorème de Morgan s'écrit : $\overline{a + b} = \bar{a} \cdot \bar{b}$, il peut être démontré en utilisant la décomposition de Shannon

Ainsi, si $f(a, b) = \overline{a + b}$ suivant la décomposition de Shannon on peut écrire :

$$f(a, b) = \bar{a} \cdot f(0, b) + a \cdot f(1, b)$$

Or $f(0, b) = \overline{0 + b} = \bar{b}$ et $f(1, b) = \overline{1 + b} = 0$

Il en ressort : $f(a, b) = \bar{a} \cdot \bar{b} + a \,.\, 0 = \bar{a} \cdot \bar{b}$.



Remarque

Le théorème de Morgan est très utile comme on le verra dans la conception de fonctions combinatoires car il permet de se servir indifféremment des zéros et des uns dans une table de vérité.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 75

Les circuits logiques combinatoires

1. Définition d'un circuit combinatoire

Les circuits logiques combinatoires peuvent avoir plusieurs entrées et plusieurs sorties. La fonction logique définit les sorties en fonction des entrées sous forme d'équation booléenne ou de table de vérité. Le circuit définit la manière dont la fonction est implémentée (donc réalisée). Les circuits combinatoires sont caractérisés par la propriété déterministe que pour chaque combinaison logique des entrées du circuit est associé une seule combinaison logique des sorties.

2. Produit de sommes et sommes de produit

En utilisant les théorèmes et axiomes de l'algèbre de Boole ou bien la décomposition de Shannon, on peut transformer toute fonction logique en fonction écrite soit sous la forme d'une somme de produits soit sous la forme d'un produit de sommes. Ces écritures permettent d'implémenter les fonctions logiques dans un circuit à deux niveaux. *Exemple* : pour la somme de produits, les produits sont réalisés par des portes ET suivis de la somme réalisée par une porte OU.

Exemple

Exemple de transformation en somme de produits et inversement

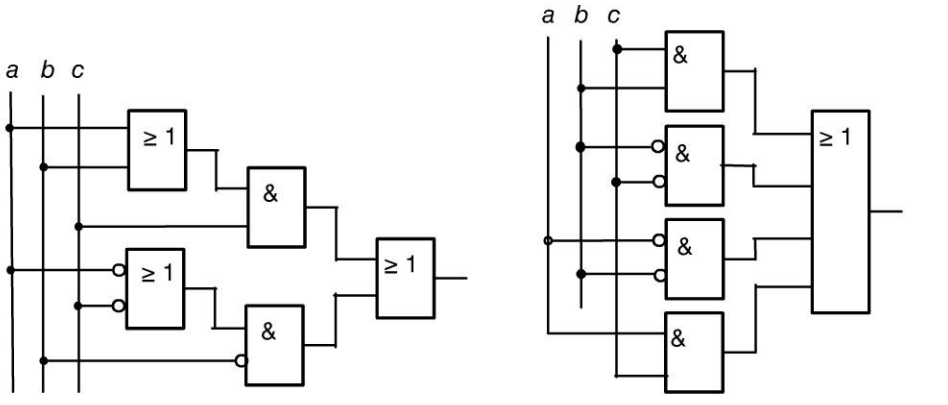
Soit la fonction $f(a, b, c) = c \cdot (a + b) + \overline{b} \cdot (\overline{a} + \overline{c})$ équation (1)

Par la distribution on obtient : $f(a, b, c) = c \cdot a + c \cdot b + \overline{b} \cdot \overline{a} + \overline{b} \cdot \overline{c}$ équation (2)

En utilisant la seconde décomposition de Shannon la fonction prend la forme :

$f(a, b, c) = (a + \overline{b} + c) \,.\, (\overline{a} + \overline{b} + c)$ équation (3)

Les circuits ci-dessous représentent deux des trois formes de la fonction $f(a, b, c)$.



Circuit à trois niveaux de l'équation (1) Circuit à deux niveaux de l'équation (2)

Figure 75.1

Copyright © 2015 Dunod.

3. Formes canoniques et table de vérité

La forme canonique d'une fonction est soit la somme de produits où tous les termes produits comportent toutes les variables d'entrée, soit le produit de sommes où tous les termes sommes comportent toutes les variables d'entrée de la fonction. La forme canonique est obtenue par la décomposition complète de Shannon. À partir de la forme canonique il est possible de représenter la table de vérité de la fonction.

La table de vérité

Dans les fiches précédentes la table de vérité a été introduite pour représenter les opérateurs logiques de base. Plus généralement, la table de vérité exprime la valeur logique des sorties pour toutes les combinaisons des variables d'entrée. Elle est donc composée sur la gauche de la liste de toutes les combinaisons des entrées (soit 2^N pour N entrées) arrangées dans l'ordre croissant binaire. Le côté droit de la table détaille les valeurs de sortie pour chaque ligne c'est-à-dire chaque combinaison. Le tableau ci-dessous illustre cette représentation.

Table de vérité générique pour une fonction $g(e_2, e_1, e_0)$ à trois variables

Ligne	e_2	e_1	e_0	$g(e_2, e_1, e_0)$
0	0	0	0	$g(0, 0, 0)$
1	0	0	1	$g(0, 0, 1)$
2	0	1	0	$g(0, 1, 0)$
3	0	1	1	$g(0, 1, 1)$
4	1	0	0	$g(1, 0, 0)$
5	1	0	1	$g(1, 0, 1)$
6	1	1	0	$g(1, 1, 0)$
7	1	1	1	$g(1, 1, 1)$

Exemple

Exemple de table de vérité pour $f(a, b, c) = c \cdot (a + b) + \overline{b} \cdot (\overline{a} + \overline{c})$

a	b	c	$f(a, b, c)$
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 76 Méthode de conception d'un circuit combinatoire

Après la présentation de l'algèbre de Boole et la définition des circuits combinatoires cette fiche présente une méthode générale pour concevoir un circuit combinatoire à partir de l'exposé d'un problème.

1. Démarche générale

La méthode consiste, à partir d'un problème logique, à établir les équations logiques des différentes sorties d'un circuit à partir des états logiques d'entrée. Le problème est en général exprimé sous la forme d'une suite de propositions ou de contraintes logiques exprimées sous forme textuelle. C'est l'emploi de la table de vérité qui permet d'obtenir les équations logiques des sorties.



Méthode de conception en cinq étapes

1. **Préciser toutes les variables d'entrée et de sortie.** L'objectif est d'identifier les variables d'entrée en s'assurant que chacune d'elles est bien binaire. Rendre binaire les entrées qui ne le sont pas, en effectuant une décomposition en plusieurs variables binaires.
2. **Établir la table de vérité.** On commencera par lister l'ensemble des combinaisons des variables d'entrée. Puis, pour chaque ligne et à partir des propositions logiques, on complétera les valeurs de sortie.
3. **Déduire les équations logiques à partir de la table de vérité.** La table de vérité permet d'obtenir la fonction en somme de produit ou en produit de sommes. Les fonctions sont appelées canoniques car tous les termes sommes sont composés de l'ensemble des variables d'entrée.
4. **Réduire les équations logiques.** L'objectif est de modifier les équations en général pour supprimer les redondances. Cette opération est aussi appelée simplification des équations. Cette opération peut être réalisée en utilisant les propriétés de l'algèbre de Boole ou par d'autres méthodes.
5. **Effectuer l'implémentation logique.** Cette opération consiste à faire le choix des portes logiques et à faire le schéma logique du circuit.

2. L'application de la méthode de conception combinatoire

La méthode présentée dans le paragraphe précédent sera illustrée sur un exemple simple dont l'énoncé est le suivant :

Un tableau de contrôle comporte trois contacts électriques numérotés de 1 à 3. Pour minimiser le nombre de fils transmettant l'information jusqu'à l'ordinateur de contrôle, il est proposé de coder en binaire le numéro du contact fermé. En cas de contacts fermés multiples, la priorité sera donnée au numéro le plus élevé. Il est possible de coder sur deux bits 4 états correspondant à chacun des trois contacts et l'état '00' sera associé à la situation où tous les contacts sont ouverts. Ainsi, au lieu de trois fils seuls deux fils seront nécessaires.

Copyright © 2015 Dunod.

Étape 1 : spécifier les variables. On appellera E_1, E_2, E_3, les trois contacts du tableau. L'état '1' correspond à l'état fermé du contact, le '0' à l'état ouvert. On appellera S_1 et S_0 les deux variables de sortie du codeur binaire.

Étape 2 : établir la table de vérité :

Ligne	E_3	E_2	E_1	S_1	S_0
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	1	0
3	0	1	1	1	0
4	1	0	0	1	1
5	1	0	1	1	1
6	1	1	0	1	1
7	1	1	1	1	1

0 : aucun contact n'est fermé.

1 : seul le contact numéroté 1 est fermé.

2 : le contact 2 est fermé.

3 : les contacts 1 et 2 sont fermés, le 2 est prioritaire.

4 à 7 : un ou plusieurs contacts. Le contact 3 est prioritaire.

Étapes 3 et 4 : établir les équations logiques. Pour S_1 il est possible de faire la somme de toutes les lignes à '1' en sortie ou bien la négation de la somme des lignes à '0'.

$$S_1 = \text{ligne 2} + \text{ligne 3} + \text{ligne 4} + \text{ligne 5} + \text{ligne 6} + \text{ligne 7} = \overline{\text{ligne 0} + \text{ligne 1}}$$

ce qui donne :

$$S_1 = \overline{\overline{E}_3 \cdot \overline{E}_2 \cdot \overline{E}_1 + \overline{E}_3 \cdot \overline{E}_2 \cdot E_1} = (E_3 + E_2 + E_1) \cdot (E_3 + E_2 + \overline{E}_1)$$

$$\text{d'où } S_1 = E_3 + E_2$$

De même $S_0 = \overline{\overline{E}_3 \cdot \overline{E}_2 \cdot \overline{E}_1 + \overline{E}_3 \cdot E_2 \cdot \overline{E}_1 + \overline{E}_3 \cdot E_2 \cdot E_1}$

$$S_0 = (E_3 + E_2 + E_1) \cdot (E_3 + \overline{E}_2 + E_1) \cdot (E_3 + \overline{E}_2 + \overline{E}_1) = (E_3 + E_1) \cdot (E_3 + \overline{E}_2 + \overline{E}_1)$$

$$\text{d'où } S_0 = E_3 + E_1 \cdot \overline{E}_2$$

Étape 5 : Réalisation du schéma. $+V_{DD}$ et V_{ss} représentent respectivement la tension du niveau logique '1' et '0'. Les trois résistances R assurent le niveau '0' lorsque les interrupteurs sont ouverts.

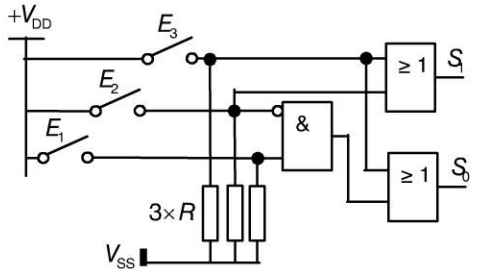


Figure 76.1

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 77

Simplification des fonctions logiques

Nous avons vu précédemment les principes de l'algèbre de Boole. La réduction des fonctions combinatoires en utilisant les propriétés de cette algèbre a déjà été introduite. L'optimisation des coûts d'un circuit logique est un enjeu important pour les systèmes numériques. Il existe de nombreuses techniques pour simplifier les équations logiques. Cette fiche portera essentiellement sur la méthode graphique basée sur les tableaux de Karnaugh. Elle est astucieuse et élégante. Facile à mettre en œuvre elle est, cependant, limitée à environ six variables d'entrée. De plus, elle est moins adaptée que d'autres méthodes algébriques à une résolution informatisée.

1. Constitution du tableau de Karnaugh

Le tableau de Karnaugh est une table de vérité à deux dimensions. En effet, si pour la table de vérité les combinaisons des variables d'entrée étaient présentées sur la colonne de gauche, pour le tableau de Karnaugh elles sont dressées à la fois sur la première colonne et sur la première ligne. Le résultat de la fonction décrite est donné à l'intersection de la ligne et de la colonne d'une combinaison donnée. La figure ci-dessous illustre le tableau de Karnaugh pour deux variables d'entrée.

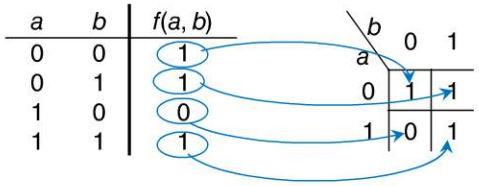


Figure 77.1

2. Simplification par les tableaux de Karnaugh

Le tableau à trois variables a, b, c ci-dessous contient les valeurs de la fonction $f(a, b, c)$. Les combinaisons des variables sont réparties de manière différente de celle d'une table de vérité. Pour la table de vérité on utilise généralement l'ordre croissant en binaire naturel. Pour les tableaux de Karnaugh, la répartition utilise le binaire réfléchi ou code gray. La particularité du code Gray est qu'entre deux cases adjacentes un seul bit ne change d'état. Cette propriété est mise à profit pour la simplification des fonctions logiques.

Le regroupement en trait plein bleu s'écrit :

$$g_1 = a \cdot \overline{b} \cdot c + a \cdot b \cdot c = a \cdot c \cdot (\overline{b} + b) = a \cdot c$$

On constate que pour ce groupement, seules les variables a et c sont à « 1 » alors que b apparaît aussi bien à « 0 » qu'à « 1 » dans le groupement.

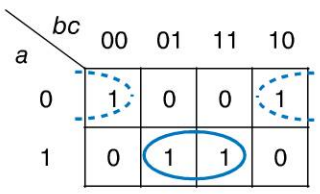


Figure 77.2

Copyright © 2015 Dunod.

Ainsi, le principe de simplification est basé sur l'identification des états des variables du regroupement. Les variables qui apparaissent sous leurs deux formes complémentaires sont éliminées de l'équation. Pour le regroupement en pointillé on identifie a et c à '0' alors que b est à '1' à droite du regroupement et à '0' à gauche. Le résultat est donc : $g_2 = \overline{a} \cdot \overline{c}$. La fonction f est composée des deux regroupements puisqu'aucune autre case du tableau n'est à '1'. Au final :

$$f(a, b, c) = g_1 + g_2 = a \cdot c + \overline{a} \cdot \overline{c}$$

3. Algorithme de simplification

Si on appelle impliquant (respectivement impliqués) un regroupement de cellules adjacentes à '1' (resp. à '0) et formant un rectangle dont les longueurs des côtés sont des puissances de 2. Alors l'algorithme de simplification est le suivant :

- **1.** Trouver les impliquants les plus gros possibles (nombre maximum de cellules), en commençant par le plus gros.
- **2.** S'il reste des cellules, les associer à des impliquants en faisant les plus gros regroupements et en minimisant leur nombre.
- **3.** La fonction logique est la somme logique de tous les termes produits déduits de chaque impliquant.

Exemple

Exemple d'une table à quatre variables f(a, b, c, d)

ab \ cd	00	01	11	10
00	1	0	0	1
01	1	1	1	1
11	1	1	1	1
10	1	0	0	1

$g_2 = \overline{d}$

$g_1 = b$

$f(a, b, c, d) = g_1 + g_2$

$f(a, b, c, d) = b + \overline{d}$

Figure 77.3

Le premier impliquant est décrit par l'équation g_1 et le second par g_2. Il n'y a plus d'autres cellules à '1', la fonction f est donc simplifiée par la somme des deux impliquants.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 78

Multiplexeur, démultiplexeur

En ingénierie de circuits numériques, le rendement de conception est essentiel. La première méthode pour accélérer la conception a été de concevoir en utilisant des briques fonctionnelles génériques. Ces briques fonctionnelles ou macrofonctions ont d'abord été intégrés dans des circuits dédiés. Certaines entrées sorties de ces circuits permettaient de chaîner plusieurs briques de même nature pour former une fonction de plus grosse taille. La conception consistait alors en une analyse à un niveau macrofonction plutôt qu'au niveau porte logique. Le multiplexeur et le démultiplexeur sont deux de ces macrofonctions très utilisées.

1. Le multiplexeur

Le multiplexeur est sans doute la fonction la plus utilisée. Son rôle est d'acheminer une entrée au choix parmi plusieurs. Ainsi, le multiplexeur, ou mux, possède plusieurs entrées de données logiques et des entrées permettant de sélectionner laquelle des entrées logiques sera acheminée vers la sortie.

Exemple

Exemple d'un multiplexeur de 2 vers 1

G	e_1	e_0	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

$$S = G \cdot e_1 + \overline{G} \cdot e_0$$

La table de vérité peut aussi s'écrire sous forme compacte :

G	S
0	e_0
1	e_1

Généralisation pour une taille quelconque

Pour un multiplexeur à 2^n entrées de données ($e_{(2^n-1)}$,…e_1, e_0) il faut n entrées de sélection (G_{n-1}, G_{n-2},…, G_2, G_1, G_0) et sa table de vérité et présentée ci-dessous.

$G_{n-1}\, G_{n-2} \ldots G_1\ G_0$	S
$(0)_2$	e_0
$(1)_2$	e_1
$(2)_2$	e_2
….	…
$(2^n-3)_2$	$e_{(2^n-3)}$
$(2^n-2)_2$	$e_{(2^n-2)}$
$(2^n-1)_2$	$e_{(2^n-1)}$

Copyright © 2015 Dunod.

2. Le démultiplexeur ou décodeur

Le démultiplexeur fonctionne de manière totalement inverse à celle du multiplexeur. Il possède une seule entrée à acheminer vers l'une des 2^n sorties suivant la valeur de sélection appliquée sur les n entrées destinées à cela. Sa table de vérité est donc :

$G_{n-1}\,G_{n-2}\ldots G_1\,G_0$	S_0	S_1	S_2	....	$S_{(2^n-3)}$	$S_{(2^n-2)}$	$S_{(2^n-1)}$
$(0)_2$	e	0	0	0	0	0	0
$(1)_2$	0	e	0	0	0	0	0
$(2)_2$	0	0	e	0	0	0	0
....	0	0	0	....	0	0	0
$(2^n\text{-}3)_2$	0	0	0	0	e	0	0
$(2^n\text{-}2)_2$	0	0	0	0	0	e	0
$(2^n\text{-}1)_2$	0	0	0	0	0	0	e

Comme l'entrée (e) prend une valeur logique '1' ou '0', il est donc difficile de distinguer laquelle des sorties a été sélectionnée, sauf si $e = 1$. Ainsi, souvent, l'entrée est fixée à '1' par construction, ce qui revient à réaliser un décodeur binaire. Le décodeur ayant un nombre n d'entrées codées en binaire. La sortie active à 1 est celle dont l'indice est égal à la valeur d'entrée convertie en décimal. Le décodeur est très utilisé pour la validation des boîtiers mémoire.

Fiche 98

3. Applications des multiplexeurs

L'aiguillage de données est l'application principale du multiplexeur. Toutefois, il est possible d'utiliser le multiplexeur pour concevoir des fonctions combinatoires. En effet, l'équation logique d'un multiplexeur à n entrées de sélection comporte tous les termes produits possibles des entrées de sélection (G_{n-1}, $G_{n-2}\ldots$, G_2, G_1, G_0) :

$$S = e_0 \cdot \overline{G_0} \cdot \overline{G_1} \cdots \overline{G_{n-2}} \cdot \overline{G_{n-1}} + e_1 \cdot G_0 \cdot \overline{G_1} \cdots \overline{G_{n-2}} \cdot \overline{G_{n-1}} + e_2 \cdot \overline{G_0} \cdot G_1 \cdots$$
$$\overline{G_{n-2}} \cdot \overline{G_{n-1}} + \cdots + e_{2^n-2} \cdot \overline{G_0} \cdot G_1 \cdots G_{n-2} \cdot G_{n-1} + e_{2^n-1} \cdot G_0 \cdot G_1 \cdots G_{n-2} \cdot G_{n-1}$$

Une fonction combinatoire à n variables est réalisée par l'application des n variables sur les entrées de sélection et de la valeur logique adéquate sur les entrées ($e_{(2^n-1)}\ldots$, e_1, e_0).

Exemple

Exemple d'une fonction à trois variables *a*, *b*, *c*

$$S = a \cdot \overline{b} \cdot c + \overline{a} \cdot b + \overline{a} \cdot c$$

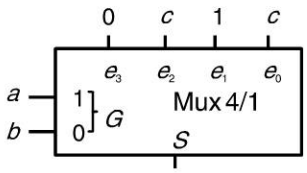


Figure 78.1

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 79

Encodeurs et décodeurs

Les fonctions encodeurs et décodeurs sont également très courantes. Les termes encodeurs et décodeurs englobent des fonctions bien plus complexes que de simples circuits combinatoires. Ainsi, par exemple, il est courant de parler d'encodeur vidéo au format MPEG. Dans ce cas, il s'agit d'une fonction impossible à réaliser en logique combinatoire. Les paragraphes qui suivent présenteront uniquement les encodeurs et décodeurs binaires qui sont réalisés par des circuits purement combinatoires.

1. L'encodeur prioritaire

La fonction d'encodage, comme son nom l'indique, consiste à transformer un codage d'entrée en un code binaire. Le codage d'entrée est ici représenté par les poids affectés à chacune des entrées de l'encodeur. Ainsi, pour 2^n entrées pondérées de 0 à 2^n–1, l'encodeur délivrera une valeur binaire codée sur n bits également en valeur décimale au poids ou à l'indice de l'entrée active (état = '1'). En cas de multiples entrées actives, c'est l'entrée active de plus fort poids (indice le plus fort) qui sera codée, d'où le qualificatif de prioritaire. Sa table de vérité est :

e_0	e_1	e_2	....	$e_{(2^n-3)}$	$e_{(2^n-2)}$	$e_{(2^n-1)}$	$S_{n-1}\,S_{n-2}\ldots S_1\,S_0$	GS
0	0	0	0	0	0	0	000…000	1
1	0	0	0	0	0	0	000…000	0
-	1	0	0	0	0	0	000…001	0
-	-	1	0	0	0	0	000…010	0
-	-	-	....	0	0	0	.....	0
-	-	-	-	1	0	0	111…101	0
-	-	-	-	-	1	0	111…110	0
-	-	-	-	-	-	1	111…111	0

La sortie GS est un indicateur, actif à '1', lorsque toutes les entrées sont à '0'.

2. Le décodeur

Le décodeur possède la fonction inverse de l'encodeur : il délivre une indication correspondant à la valeur binaire d'entrée codée sur n bits. L'unique sortie active à '1' est celle dont l'indice est égal à la valeur décimale du code binaire d'entrée.

$e_{n-1}\,e_{n-2}\ldots e_1\,e_0$	S_0	S_1	S_2	....	$S_{(2^n-3)}$	$S_{(2^n-2)}$	$S_{(2^n-1)}$
000…000	1	0	0	0	0	0	0
000…001	0	1	0	0	0	0	0
000…010	0	0	1	0	0	0	0
.....	0	0	0	....	0	0	0
111…101	0	0	0	0	1	0	0
111…110	0	0	0	0	0	1	0
111…111	0	0	0	0	0	0	1

Copyright © 2015 Dunod.

3. Le décodeur BCD – 7 segments

Le code BCD, pour binaire codé décimal, est composé de 4 bits et ses valeurs sont limitées aux dix chiffres de la base 10 : 0000 à 1001 pour 0 à 9. Ainsi, pour coder un nombre décimal il suffit de coder chaque chiffre séparément sur 4 bits.

Exemple

Le nombre décimal 549 s'écrira en codage BCD : 0101 0100 1001.

Le décodeur BCD – 7 segments a pour rôle de produire les signaux logiques nécessaires à la commande des segments lumineux d'un afficheur à sept segments. La figure 79.1 représente le schéma illustratif d'un décodeur relié à un afficheur. Chacun des sept segments porte une étiquette parmi $\{a, b, c, d, e, f, g\}$.

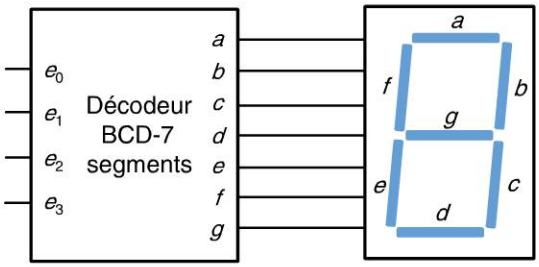


Figure 79.1

La table de vérité du décodeur devient :

Chiffre	e_3	e_2	e_1	e_0	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	0	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 80

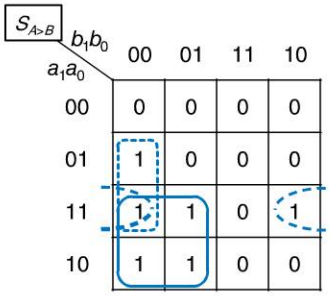
Le comparateur

Le comparateur de magnitude est une fonction très utilisée, elle fait partie intégrante de toutes les unités arithmétiques et logiques des microprocesseurs.

1. Le principe de la comparaison

Le principe consiste à comparer deux nombres binaires entre eux. Soit deux nombres A et B de même taille (avec le même nombre de bits), le comparateur répond aux trois questions : A est-il plus grand que B ou bien A est-il plus petit que B ou bien A est égal à B. Si l'on applique cela à des nombres A et B codés sur deux bits (a_1, a_0) et (b_1, b_0), on obtient la table de vérité suivante pour les sorties $S_{A>B}$, $S_{A<B}$, $S_{A=B}$.
Il est possible de trouver les équations logiques des trois sorties :

a_1	a_0	b_1	b_0	$S_{A>B}$	$S_{A<B}$	$S_{A=B}$
0	0	0	0	0	0	**1**
0	0	0	1	0	**1**	0
0	0	1	0	0	**1**	0
0	0	1	1	0	**1**	0
0	1	0	0	**1**	0	0
0	1	0	1	0	0	**1**
0	1	1	0	0	**1**	0
0	1	1	1	0	**1**	0
1	0	0	0	**1**	0	0
1	0	0	1	**1**	0	0
1	0	1	0	0	0	**1**
1	0	1	1	0	**1**	0
1	1	0	0	**1**	0	0
1	1	0	1	**1**	0	0
1	1	1	0	**1**	0	0
1	1	1	1	0	0	**1**



$$S_{A=B} = \overline{a_1} \cdot \overline{a_0} \cdot \overline{b_1} \cdot \overline{b_0} + \overline{a_1} \cdot a_0 \cdot \overline{b_1} \cdot b_0 + a_1 \cdot \overline{a_0} \cdot b_1 \cdot \overline{b_0} + a_1 \cdot a_0 \cdot b_1 \cdot b_0$$

$$S_{A=B} = \overline{(a_0 \oplus b_0)} \cdot \overline{(a_1 \oplus b_1)}$$

$$S_{A>B} = a_1 \cdot \overline{b_1} + a_1 \cdot a_0 \cdot \overline{b_0} + a_0 \cdot \overline{b_1} \cdot \overline{b_0}$$

Pour $S_{A<B}$ il suffit d'intervertir les bits de A et de B respectivement, ce qui donne :

$$S_{A<B} = b_1 \cdot \overline{a_1} + b_1 \cdot b_0 \cdot \overline{a_0} + b_0 \cdot \overline{a_1} \cdot \overline{a_0}$$

2. Le comparateur de taille *n*

Afin d'exprimer une équation générale pour des données A et B de taille n quelconque, il faut raisonner sur le principe même de la comparaison. Ainsi, A et B sont égaux si chacun des bits de l'un est égal au bit de même poids de l'autre. Donc si $(a_{n-1}, a_{n-2}\ldots, a_2, a_1, a_0)$ sont les bits de A et $(b_{n-1}, b_{n-2},\ldots b_2, b_1, b_0)$ ceux de B alors :

$$S_{A=B} = 1 \text{ si } a_{n-1} = b_{n-1} \text{ et } a_{n-2} = b_{n-2} \text{ et}\ldots \text{ et } a_1 = b_1 \text{ et } a_0 = b_0$$

Copyright © 2015 Dunod.

Par un raisonnement analogue, A est supérieur à B si le bit de poids fort de A est supérieur au bit de poids fort de B ou si les deux bits de poids forts sont égaux et si le poids juste inférieur de A est supérieur à celui de même poids de B, etc. Ce qui se traduit par :

$$S_{A>B} = 1 \text{ si } a_{n-1} > b_{n-1} \text{ ou } a_{n-1} = b_{n-1} \text{ et } a_{n-2} > b_{n-2} \text{ ou ... ou } (a_{n-1} = b_{n-1} \text{ et } a_{n-2} = b_{n-2} \text{ et... et } a_1 = b_1) \text{ et } a_0 > b_0$$

À partir de la table de vérité élémentaire de comparaison entre deux nombres d'un seul bit les sorties s'expriment :

a	b	$a>b$	$a<b$	$a=b$
0	0	0	0	**1**
0	1	0	**1**	0
1	0	**1**	0	0
1	1	**0**	0	**1**

$$(a = b) \rightarrow \overline{a \oplus b} \;;\; (a > b) \rightarrow a \cdot \overline{b} \;;\; (a < b) \rightarrow \overline{a} \cdot b$$

D'où les sorties pour des entrées A et B de taille n :

$$S_{A=B} = (\overline{a_{n-1} \oplus b_{n-1}})(\overline{a_{n-2} \oplus b_{n-2}})\ldots(\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0})$$

$$S_{A>B} = a_{n-1} \cdot \overline{b_{n-1}} + (\overline{a_{n-1} \oplus b_{n-1}})a_{n-2} \cdot \overline{b_{n-2}} + \ldots(\overline{a_{n-1} \oplus b_{n-1}})\ldots (\overline{a_2 \oplus b_2})(\overline{a_1 \oplus b_1}) \cdot a_0 \cdot \overline{b_0}$$

3. La mise en cascade de comparateurs

La mise en cascade de deux fonctions agissant sur des données binaires de taille n consiste à étendre la fonctionnalité sur des données de taille généralement $2 \times n$. Cette cascade est réalisée par une ou plusieurs sorties logiques de l'une des deux fonctions agissant sur des entrées spécifiques de l'autre fonction. Cette cascade peut être réalisée, dans le cas du comparateur, en ajoutant trois entrées supplémentaires $E_{A=B}$, $E_{A>B}$ et $E_{A<B}$ et en modifiant les équations comme suit :

$$S_{A=B} = (\overline{a_{n-1} \oplus b_{n-1}})(\overline{a_{n-2} \oplus b_{n-2}})\ldots(\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0}) \cdot E_{A=B}$$

$$S_{A>B} = a_{n-1} \cdot \overline{b_{n-1}} + (\overline{a_{n-1} \oplus b_{n-1}})a_{n-2} \cdot \overline{b_{n-2}} + .. + (\overline{a_{n-1} \oplus b_{n-1}})\cdots (\overline{a_1 \oplus b_1})(\overline{a_0 \oplus b_0}) \cdot E_{A>B}$$

Exemple

Exemple de comparateur 8 bits avec deux comparateurs 4 bits

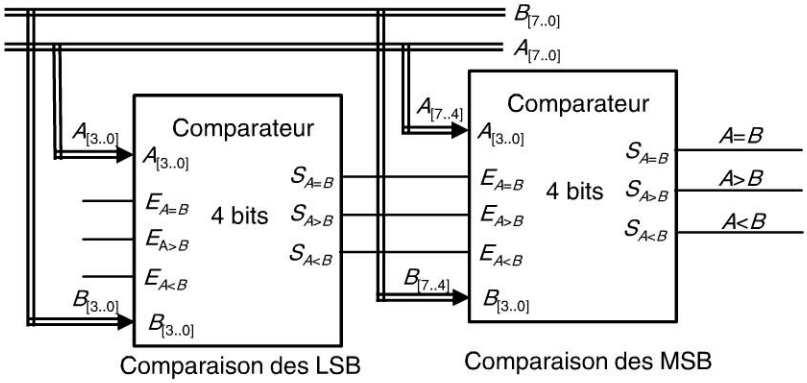


Figure 80.2

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 81

L'additionneur

L'additionneur est très certainement l'opérateur arithmétique le plus important. Il est à la base de la réalisation de quasi tous les autres opérateurs arithmétiques. De nombreuses solutions existent pour l'implémenter.

1. L'additionneur à retenue propagée

L'addition en binaire peut se faire manuellement de la même manière que l'addition en décimal. La différence est qu'en binaire il n'y a que trois additions élémentaires à connaître : 0 + 0 = 0, 0 + 1 = 1 et 1 + 1 = 0 et on retient 1.

Exemple

Exemple d'addition binaire

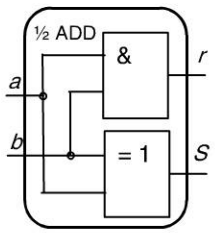
$$\begin{array}{cccc} 0 & 1 & 1 & 1 \\ 1_1 & 0_1 & 1 & 1 \\ \hline 0 & 0 & 0 & 1 \end{array}$$

Les retenues apparaissent en indice sur les colonnes de poids supérieur.

Le demi-additionneur

De cette analyse il est possible d'établir la table de vérité et les équations logiques de ce qui est appelé le **demi-additionneur** : S représente la somme et r la retenue.

a	b	S	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



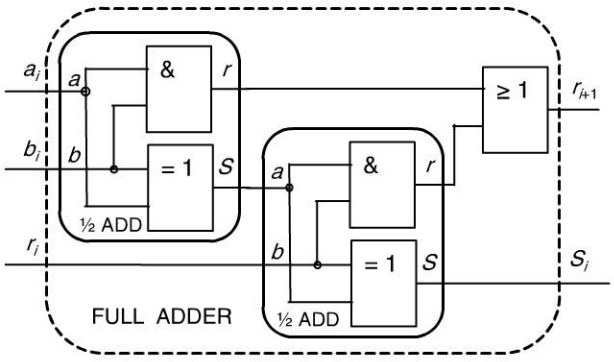
$$S = a \oplus b$$

$$r = a \cdot b$$

L'additionneur complet (*full adder*)

Pour réaliser l'addition colonne après colonne en commençant du poids faible il faut transmettre la retenue au poids supérieur. Ce dernier doit donc avoir une entrée supplémentaire. Cet additionneur élémentaire est appelé **full adder** :

r_i	a_i	b_i	S_i	r_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



Copyright © 2015 Dunod.

Équations : $S_i = a_i \oplus b_i \oplus r_i$ et $r_{i+1} = (a \oplus b) \cdot r_i + a_i \cdot b_i$

Ainsi, pour réaliser l'addition de deux nombres A et B de n bits, il faudra cascader n additionneurs complets, d'où l'appellation d'additionneur à retenue propagée (figure 81.1).

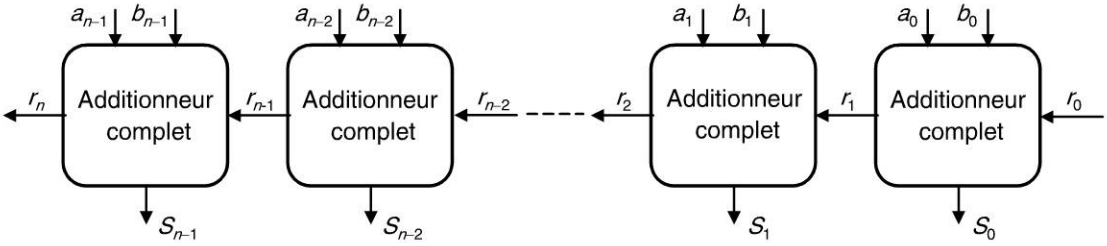


Figure 81.1

2. L'additionneur à retenue anticipée

Il est aisé de constater que pour la structure cascadée de l'additionneur précédent le résultat de la somme au poids x (avec $0 < x < n-1$) dépend des entrées de a et b de même poids et de l'entrée r_x. Cette dernière est obtenue par l'étage précédent dont la retenue de sortie dépend aussi de la retenue précédente, d'où le nom de retenue propagée. La fiche 83 présentera, sur un exercice résolu, les inconvénients de cette propagation. Pour l'additionneur à retenue anticipée, le calcul sur les retenues se fait de la manière suivante :

Fiche 83

$$r_{i+1} = (a_i \oplus b_i) \cdot r_i + a_i \cdot b_i = X_i \cdot r_i + P_i \text{ avec } X_i = (a_i \oplus b_i) \text{ et } P_i = a_i \cdot b_i$$

Ainsi, si on développe les équations des retenues :

$$r_1 = X_0 \cdot r_0 + P_0 \; ; \; r_2 = X_1 \cdot r_1 + P_1 = P_1 + X_1 \cdot (P_0 + X_0 \cdot r_0)$$
$$= P_1 + X_1 \cdot P_0 + X_1 \cdot X_0 \cdot r_0$$

$$r_3 = P_2 + X_2 \cdot r_2 = P_2 + X_2 \cdot (P_1 + X_1 \cdot P_0 + X_1 \cdot X_0 \cdot r_0)$$

$$r_3 = P_2 + X_2 \cdot P_1 + X_2 \cdot X_1 \cdot P_0 + X_2 \cdot X_1 \cdot X_0 \cdot r_0$$

$$r_4 = P_3 + X_3 \cdot r_3 = P_3 + X_3 \cdot (P_2 + X_2 \cdot P_1 + X_2 \cdot X_1 \cdot P_0 + X_2 \cdot X_1 \cdot X_0 \cdot r_0)$$

$$r_4 = P_3 + X_3 \cdot P_2 + X_3 \cdot X_2 \cdot P_1 + X_3 \cdot X_2 \cdot X_1 \cdot P_0 + X_3 \cdot X_2 \cdot X_1 \cdot X_0 \cdot r_0$$

On constate que la retenue ne dépend plus que des a_i, b_i et de r_0.

$$r_i = P_{i-1} + X_{i-1} \cdot P_{i-2} + X_{i-1} \cdot X_{i-2} \cdot P_{i-3} + \cdots$$
$$+X_{i-1} \cdot X_{i-2} \cdots X_2 \cdot X_1 \cdot P_0 + X_{i-1} \cdot X_{i-2} \cdots X_2 \cdot X_1 \cdot X_0 \cdot r_0$$

Ainsi, à chaque poids i d'addition, une équation logique sur les a_i, b_i et r_0 détermine la retenue à prendre en compte. Ceci entraîne une réduction notable des délais de calcul.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 82

Le soustracteur

Avant de décrire la structure logique d'un soustracteur il est nécessaire de définir une manière de coder les nombres négatifs. Les paragraphes suivants présentent le complément à deux et les modifications logiques que cela impose pour réaliser un soustracteur ainsi que la norme IEEE permettant de coder les nombres en virgule flottante intégrants le signe et donc la possibilité de soustraction.

1. Les nombres entiers négatifs

Il existe plusieurs approches pour coder le signe d'un nombre binaire. La représentation en complément à deux est la plus utilisée et la plus pratique pour les nombres entiers binaires. Par définition, si A^* est le complément à 2 de A alors $A + A^* = 0$. Ainsi, pour un nombre codé sur n bits, 2^n est considéré comme égal à 0 puisque les bits de poids 0 jusqu'à n–1 sont à zéro. Il en est déduit la valeur de A^* de la manière suivante :
$A^* + A = 2^n \Rightarrow A^* = 2^n - A$. Par ailleurs, si $\overline{A}$ est le complément de A c'est-à-dire tous les bits de A sont inversés alors on observe facilement que :

$A + \overline{A} = 2^n - 1$ ainsi l'équation de A^* s'écrit : $A^* = A + \overline{A} + 1 - A$ d'où :

$A^* = \overline{A} + 1$ c'est-à-dire que le complément à 2 est égal au complément de $A + 1$

Exemple

Exemple de nombre négatif en complément à 2

Soit A sur 8 bits, A = 00110101 2^n = 10000 0000 A^* = 2^n – 00110101 s'écrit :

	1	0	0	0	0	0	0	0	0
-	1	0_1	0_1	1_1	1_1	0_1	1_1	0_1	1
	0	1	1	0	0	1	0	1	1

Le résultat peut être obtenu en ajoutant 1 à 11001010 qui est le complément de A.
$\overline{A}$ + 1 =11001010 + 1 = 11001011

Le bit de poids fort (2^{n-1}) est à '1' lorsque le nombre est négatif et à 0 pour les nombres positifs.

2. Le soustracteur

Pour effectuer la soustraction, il est possible d'exploiter les propriétés des nombres signés basés sur le complément à deux. Ainsi, l'opération A – B peut s'écrire A + (–B).
D'où $A - B = A + (-B) = A + \overline{B} + 1$

Fiche 81

Il est possible d'intégrer à faible coût la fonction soustracteur au sein de l'additionneur complet. Une entrée permet de choisir entre addition ou soustraction. Si a est sur 1 bit, $a \oplus 1 = \overline{a}$ et $a \oplus 0 = a$. On en déduit la structure suivante de la figure 82.1.

Copyright © 2015 Dunod.

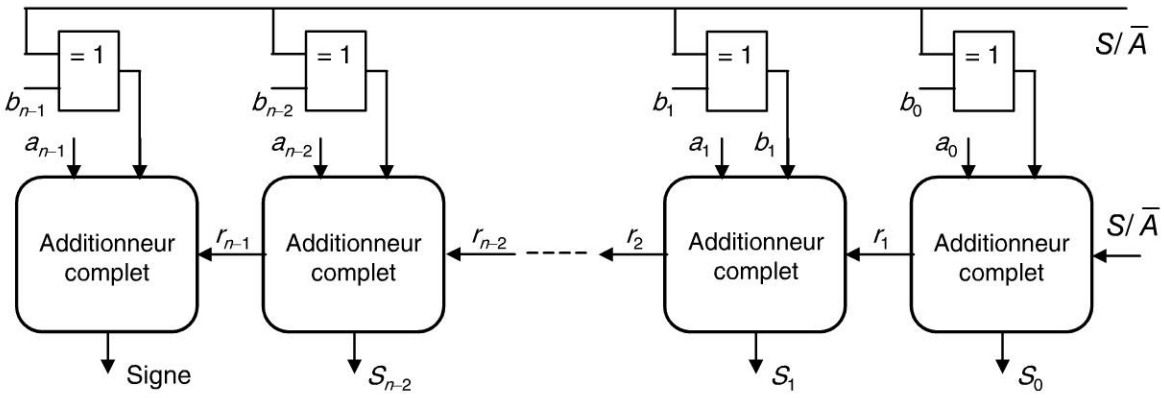
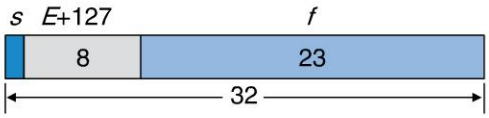


Figure 82.1

L'entrée S / $\overline{A}$ indique que la soustraction se fait sur l'état haut tandis que l'état bas opère une addition entre A et B. Le bit de poids fort devient le bit de signe et les valeurs numériques entières sont comprises pour A et pour B entre $-(2^{(n-1)} - 1)$ et $+(2^{(n-1)} - 1)$: $-(2^{(n-1)} - 1) \leq A$ ou $B \leq +(2^{(n-1)} - 1)$.

3. Le standard IEEE 754

Le complément à 2 n'est pas la seule manière de coder les nombres négatifs. Pour coder les nombres réels, il a été mis en place en 1985 le standard IEEE754. Il est basé sur la notation en virgule flottante. Le principe utilisé est le même qu'en notation scientifique décimale. Par exemple, le nombre 4532781 peut s'écrire : $4{,}532781.10^6$. La particularité en binaire est que les chiffres sont soit 1 soit 0. On considérant que la virgule sera placée juste après le premier bit à 1 de poids fort, alors tous les nombres commenceront par 1.xxx. *Exemple* : 10011101 peut s'écrire $1{,}0011101.2^{111}$ ou bien 0,0010111010 peut s'écrire $1{,}011101.2^{-011}$. Le standard IEEE propose d'ignorer ce bit qui devient implicite. Pour gérer le signe le complément à deux est abandonné au profit d'un simple bit de signe. Pour l'exposant on utilise le codage par excédent qui consiste à ajouter une constante aux nombres négatifs. En simple précision, les nombres sont codés sur 32 bits, un nombre N s'écrit : $N = (-1)^S.1,f.2^E$ où S est le signe 1, f la mantisse et E l'exposant, le tout codé comme ci-dessous sur 32 bits. Le « 0 » est codé avec tous les bits de l'exposant et de la mantisse à 0 (f = 0 et $E = -127$). Si $E = -127$ et f ≠ 0 alors N s'écrit $N = (-1)^S.0,f.2^{-126}$. ± ∞ est codé avec $E + 127 = 255$ et f = 0. L'exposant peut donc aller de −126 à +127, les valeurs −127 et +128 sont réservées pour le zéro, l'infini et les nombres dénormalisés (avec 0,… au lieu de 1,…).



Exemple

Exemple de codage IEEE754

Ainsi, par exemple, le nombre $N = 3{,}25_{10} = 11{,}01_2 = 1{,}101.2^1$ ce qui s'écrira en IEEE : $N = (0100\ 0000\ 0101\ 000...0)_2 = (40500000)_{16}$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 83 Les caractéristiques technologiques des circuits combinatoires

Les circuits combinatoires sont un assemblage de portes logiques pour réaliser la fonction logique décrite par son équation. Les différentes solutions technologiques pour la réalisation électronique des portes logiques font l'objet d'un autre chapitre. Toutefois, un certain nombre de caractéristiques générales et indépendantes de la technologie utilisée, sont nécessaires pour aborder d'autres aspects de la conception et tout particulièrement pour les circuits séquentiels.

1. Les niveaux de commutation

Pour les technologies actuelles, basées sur l'électronique à semi-conducteur, les niveaux logiques haut et bas sont définis par les niveaux de tension à l'entrée ou à la sortie des portes. La liaison électrique qui connecte la sortie d'une porte vers l'entrée d'une autre subit des perturbations de différentes natures telles que : des couplages magnétiques, capacitifs ou électromagnétiques, ou bien du type propagation à impédance mal adaptée. Ces perturbations peuvent conduire à des distorsions et bruits surajoutés (figure 83.1).

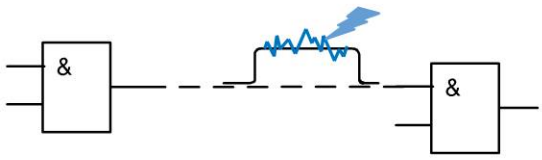


Figure 83.1

Pour une bonne transmission des niveaux logiques plusieurs niveaux de commutation sont définis et forment deux plages de tension appelées marges de bruit. (figure 83.2).

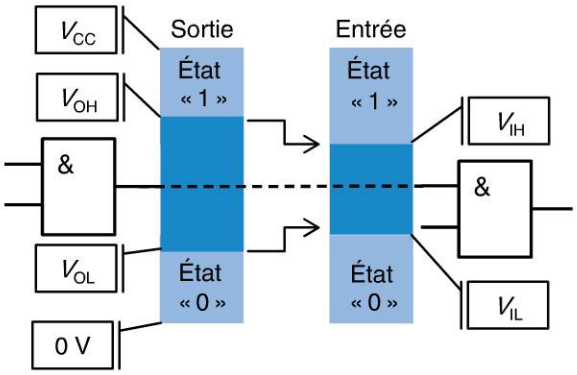


Figure 83.2

Les niveaux V_{OH}, V_{IH}, V_{OL} et V_{IL} dépendent de la technologie du circuit et des niveaux de tension d'alimentation V_{CC}. V_{OH} et V_{OL} correspondent aux seuils de tension des états haut et bas respectivement mesurables à la sortie de la porte. V_{IH} et V_{IL} correspondent aux seuils des états haut et bas respectivement de l'entrée de la porte logique. Il est possible d'en déduire les marges de bruit haute et basse : $V_{BH} = V_{OH} - V_{IH}$ et $V_{BL} = V_{IL} - V_{OL}$.

Copyright © 2015 Dunod.

2. Les caractéristiques temporelles

La figure 83.3 suivante présente un signal E appliqué à l'entrée d'une porte inverseuse. Le signal temporel en sortie est globalement en retard sur le signal d'entrée. Ce retard appelé aussi temps de propagation, est légèrement différent suivant le front évolution. Les retards sont mesurés à 50 % de l'amplitude totale :

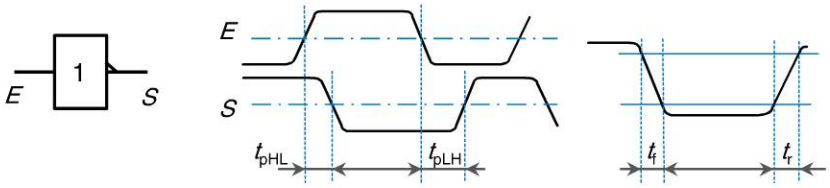


Figure 83.3

t_{pHL} et t_{pLH} correspondent au retard entre sortie et entrée pour une évolution de haut vers bas respectivement bas vers haut. t_f et t_r sont les temps de descente et de montée respectivement et mesurés à 90 % et 10 % d'amplitude. Les temps t_{pHL} et t_{pLH} étant très proches, le retard moyen est défini par :

$$t_D = (t_{pHL} + t_{pLH})/2$$

Exemple

Déterminer le temps pour obtenir le résultat de l'addition de deux nombres binaires codés sur 16 bits à l'aide d'un additionneur à retenue propagée. On donne le temps de propagation moyen : $t_{PD} = 5$ ns

Résolution

La fiche 10 présente la structure de l'additionneur. On peut en déduire que le retard de r_{i+1} par rapport à r_i s'écrit $t_{ri+1/ri} = 2 \times \tau$ où $\tau = t_{PD}$. De même, le retard S_i par rapport à a_i ou b_i s'écrit : $t_{S/ab} = 2 \times \tau$ tandis que S par rapport à r_i vaut : $t_{S/ri} = \tau$. Pour réaliser un additionneur sur 16 bits, il faut 16 étages d'additionneur complets. Ainsi :

$t_{S0/ab0} = 2 \times \tau$
$t_{S1/ab0} = t_{S/r1} + t_{r1/ab0} = \tau + 2 \times \tau = 3 \times \tau$;
$t_{S2/ab0} = t_{S/r2} + t_{r2/r1} + t_{r1/ab0} = \tau + 2 \times \tau + 2 \times \tau = 5\,\tau$
$t_{S3/ab0} = t_{S/r3} + t_{r3/r2} + t_{r2/r1} + t_{r1/ab0} = \tau + 2 \times \tau + 2 \times \tau + 2 \times \tau = 7\,\tau$
…
$t_{S15/ab0} = t_{S/r15} + t_{r15/r14} + t_{r14/r13} + \ldots\, t_{r3/r2} + t_{r2/r1} + t_{r1/ab0} = \tau + 2 \times \tau + \ldots + 2 \times \tau + 2 \times \tau = 31\tau$

Ainsi le temps de calcul total est de 155 ns pour l'additionneur à retenue propagée.

Dans le cas d'un additionneur à retenue anticipée, le retard de chaque sortie par rapport à la retenue est toujours de τ. En revanche, comme les retenues ne sont pas propagées mais calculées pour chaque poids, le temps de propagation est constant quel que soit le nombre de bits de l'additionneur. Trois opérations logiques se succèdent pour calculer la retenue. Ainsi, le temps de calcul sera de $4 \times \tau = 20$ ns. Par contre, il y a une difficulté technologique qui consiste à réaliser des portes à n entrées pour un additionneur sur n bits.

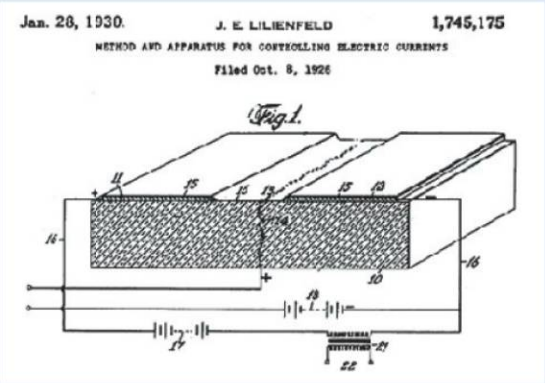
Fiche 81

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Du cristal de silicium à l'ordinateur

En 1874, Ferdinand Braun décrit le courant électrique unidirectionnel d'une pointe métallique avec un cristal de Galène.

En 1926, Julius Lilienfeld dépose un brevet qui décrit un dispositif d'amplification à trois électrodes sur la base des propriétés semi-conductrices de sulfures de cuivre. Les tentatives pour construire un tel dispositif continuent à travers les années 1930.


Jan. 28, 1930. J. E. LILIENFELD 1,745,175

METHOD AND APPARATUS FOR CONTROLLING ELECTRIC CURRENTS

Filed Oct. 8, 1926

Fig. 1.

En 1931, Alan Wilson utilise la mécanique quantique pour expliquer les propriétés de base des semi-conducteurs. Sept ans plus tard Boris Davydov (URSS), Nevill Mott (Royaume-Uni), et Walter Schottky (Allemagne) expliquent indépendamment le fonctionnement de la diode.
En 1947, John Bardeen et Walter Brattain réalisent le premier transistor au germanium au sein du laboratoire « Bell Labs ».

En 1953, les premiers ordinateurs à base de transistors apparaissent. A l'Université de Manchester, Richard Grimsdale et Douglas Webb, mettent au point un prototype d'ordinateur transistorisé de 48 bits utilisant 92 transistors et 550 diodes. Jean H. Felker et son équipe de « Bell Labs », ont conçu et construit un ordinateur entièrement transistorisé surnommé TRADIC (*TRAnsistor Digital Computer*) pour l'US Air Force en 1954. Il utilisait environ 700 transistors à points de contact et plus de 10 000 diodes, le prototype fonctionne à 1 MHz tout en exigeant moins de 100 watts de puissance.

En 1959, avec le brevet de Noyce une équipe d'ingénieurs de Fairchild produit en 1960 les premiers circuits intégrés monolithiques en technologie planar.

En 1960 arrive également le premier transistor MOS développé au laboratoire « Bell labs ». Le transistor MOS représente actuellement 99 % des transistors utilisés en électronique.

En 1971, Ted Hoff et Stanley Mazor mirent au point un prototype de microprocesseur 4 bits chez Intel, le 4004. Assistée par Masatoshi Shima, Federico Faggin a utilisé son expérience dans la technologie des portes MOS pour intégrer les 2300 transistors du processeur 4 bits dans un boîtier de 16 broches.

En 2014, on dénombre autour de 5 milliards de transistors sur une puce pour un processeur intégré (Intel 15-core Xeon, Neurosynaptic d'IBM).

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

10.1 Les bits de poids fort (MSB) et de poids faibles (LSB) d'un nombre codé en base 2 sont :

- ☐ **a.** MSB est la puissance de 2 la plus élevée du nombre et LSB la puissance de 2 la plus faible.
- ☐ **b.** MSB est le chiffre dont l'effet sur la valeur est le plus élevé, tandis que LSB est le chiffre qui a le moins d'effet sur la valeur du nombre
- ☐ **c.** MSB est le premier chiffre en partant de la gauche et LSB et le premier en partant de la droite.

10.2 Pour convertir un nombre hexadécimal en binaire il faut regrouper les bits par groupes de :

- ☐ **a.** 4 en partant du LSB jusqu'au MSB et les remplacer par leur code hexadécimal.
- ☐ **b.** 4 en partant du MSB jusqu'au LSB et remplacer chaque groupe par son code hexadécimal.
- ☐ **c.** 3 en partant du MSB jusqu'au LSB et remplacer chaque groupe par son code hexadécimal.

10.3 Le nombre de combinaisons logiques pour une porte « et » à 4 entrées est :

- ☐ **a.** 1
- ☐ **b.** 16
- ☐ **c.** 4

10.4 Combien de combinaisons d'une porte « + » à trois entrées produit un état logique 1 en sortie ?

- ☐ **a.** 3
- ☐ **b.** 8
- ☐ **c.** 7

10.5 On applique la fonction $\overline{X} + X \cdot Y$ à l'entrée d'un inverseur la sortie vaut :

- ☐ **a.** $\overline{\overline{X} + X \cdot Y}$
- ☐ **b.** $X \cdot \overline{Y}$
- ☐ **c.** $X \cdot (\overline{X} + \overline{Y})$

10.6 Combien d'additionneurs complets sont-ils nécessaires pour faire l'addition de nombres de 32 bits ?

- ☐ **a.** 64
- ☐ **b.** 31
- ☐ **c.** 32

10.7 Quel type de porte logique et combien sont nécessaires pour réaliser un soustracteur 8 bits utilisant un additionneur à retenue propagée ?

- ☐ **a.** Porte « . » ; il en faut 8
- ☐ **b.** Porte « + » ; il en faut 1
- ☐ **c.** Porte « $\oplus$ » ; il en faut 8

10.8 La table de vérité d'un démultiplexeur est quasi identique à celle d'un :

- ☐ **a.** décodeur
- ☐ **b.** encodeur
- ☐ **c.** multiplexeur

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

10.1 **b. et c**. Les bits de poids fort (MSB) et de poids faibles (LSB) d'un nombre codé en base 2 sont : pour MSB le chiffre qui a le plus d'effet sur la valeur du nombre, et pour LSB le moins d'effet. C'est aussi par convention, le premier chiffre en partant de la gauche pour MSB et en partant de la droite pour LSB.

10.2 **a.** Pour convertir un nombre hexadécimal en binaire, il faut regrouper les bits par groupes de quatre en partant du LSB jusqu'au MSB et remplacer chaque groupe par sa valeur hexadécimale.

10.3 **b.** Le nombre de combinaisons logiques pour une porte « et » à quatre entrées est 16.

10.4 **c.** Le nombre de combinaisons d'une porte « ou » à trois entrées produisant un état logique 1 en sortie est 7.

10.5 **a., b.** et **c.** Si on applique la fonction $\overline{X} + X \cdot Y$ à l'entrée d'un inverseur, alors la sortie vaut : $\overline{\overline{X} + X \cdot Y}$, ce qui est équivalent à $X \cdot \overline{Y}$ et à $X \cdot (\overline{X} + \overline{Y})$.

10.6 **c.** Le nombre d'additionneurs complets nécessaire pour faire l'addition de nombres de 32 bits est de 32.

10.7 **c**. Il faut 8 « ou exclusifs » pour réaliser la fonction complément sur chacun des huits bits.

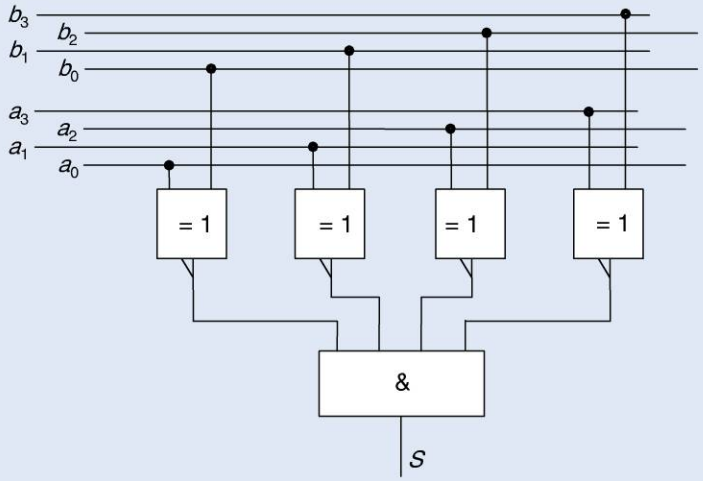
10.8 **a.** La table de vérité d'un démultiplexeur est quasi identique à celle d'un décodeur. Ce dernier correspond à la table du démultiplexeur avec l'entrée à « 1 ».

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 405).

10.1 Analyser le montage suivant et indiquer quel est son rôle.



10.2 Convertir en base 10 les nombres binaires suivants :

10110101 ; 100011011011 ; 1011,01 ; 010101110 ; 100011101001

10.3 Convertir en base 2 les nombres décimaux suivants :

45 ; 76 ; 185 ; 38 ,89 ; 250 ; 421

10.4 Convertir en décimal les nombres hexadécimaux suivants :

2AD ; 6B4 ; FED ; ABC ; 3FE

10.5 Convertir en binaire les nombres hexadécimaux suivants :

AB6 ; EDF ; 1F3 ; 15E3 ; 4DF6

10.6 Convertir en hexadécimal les nombres décimaux suivants :

678 ; 789 ; 27 ; 1024 ; 389,56

10.7 Convertir en hexadécimal les nombres binaires suivants :

10110101 ; 100011011011 ; 1011,01 ; 010101110 ; 100011101001

10.8 Effectuer par le complément à 2 et sur 6 bits les opérations suivantes :

5 – 8 ; –5 – 2 ; 6 – 3 ; 18 – 22 ; 30 – 14

10.9 Donner l'expression la plus simple pour le tableau de Karnaugh suivant :

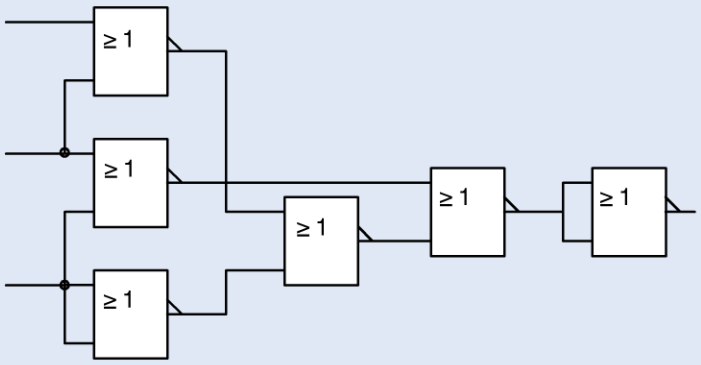
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

F	c d e							
a b								
	1	1	1	1	0	1	1	0
	0	0	1	0	0	1	0	0
	0	0	1	0	0	1	0	0
	1	1	1	1	0	1	1	0

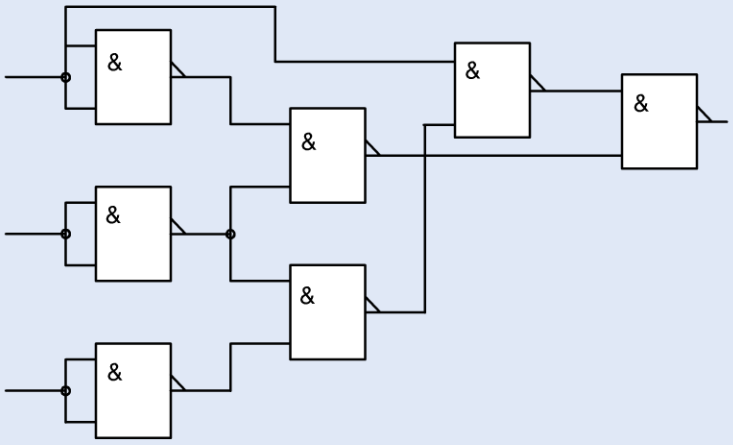
Pour les variables a, b, c, d, e le trait indique l'état logique « 1 », son absence le « 0 ».

10.10 Placer les entrées A, B et C sur les figures a) et b) de façon à obtenir en sortie la fonction suivante : $S = C \cdot (A + B) + \overline{A} \cdot \overline{C}$

a)



b)



10.11 Réaliser le circuit combinatoire qui effectue les quatre opérations suivantes sur les entrées binaires a et b en fonction des quatre combinaisons de deux entrées binaires c et d.

$$f = a \cdot b \; ; \; f = \overline{a \cdot b} \; ; \; f = a + b \; ; \; f = a \oplus b$$

10.12 Convertir les nombres décimaux $A = 3{,}68973.10^4$ et $B = 1{,}43245.10^2$ en virgule flottante IEEE754 et calculer l'opération $S = A - B$.

Copyright © 2015 Dunod.

10.13 Un système numérique délivre une mesure de position comprise entre 0 et 15 cm avec une résolution de 0,1 mm.

Quel est le nombre de bits nécessaires pour cette mesure ?
Pour le nombre de bits choisi, quelle est la résolution en supposant que la pleine échelle de mesure est toujours 15 cm ?

Donner la relation entre la longueur en (mm) et le code binaire.

Quelle est la longueur qui correspond à $(68C)_{16}$?

10.14 Réaliser à l'aide d'un multiplexeur la fonction F suivante :

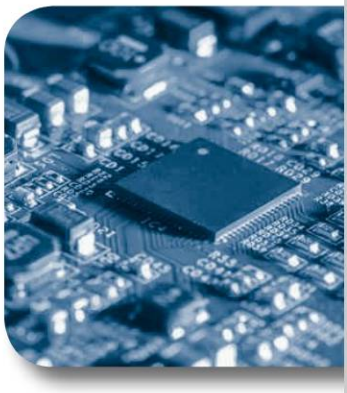
$$F = A \cdot B \cdot C \cdot D + A \cdot C \cdot D + \overline{A} \cdot B \cdot \overline{C} \cdot D \cdot E + B \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{D} \cdot E$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Copyright © 2015 Dunod.

Chapitre 11

Les circuits logiques séquentiels



Objectifs

Alors que les fonctions combinatoires délivrent une information dépendant exclusivement des données appliquées aux entrées à l'instant d'observation, les fonctions logiques séquentielles tiennent compte du passé de ces entrées. Elles permettent, comme leur nom l'indique, de concevoir des opérations séquentielles dans le temps. Nous verrons qu'elles s'appuient également sur des briques de base que l'on appelle bascules. L'analyse et la conception de séquenceurs utilise un modèle de représentation que l'on appelle graphe d'état. Une méthode d'analyse utilisant une forme de table de vérité proche de celle utilisée pour l'analyse des fonctions combinatoires permet d'établir les équations logiques nécessaires à la réalisation des fonctions séquentielles.

Copyright © 2015 Dunod.

fiche 84

La logique séquentielle

Les circuits combinatoires répondent aux problèmes où les sorties logiques à un instant donné dépendent exclusivement des entrées au même instant. Certains problèmes ne répondent pas à cette définition et doivent donc être résolus de manière différente. Après une définition de ce type de circuits, appelés séquentiels, une présentation des concepts de base sera présentée. La présentation d'une méthode pour résoudre un problème séquentiel fera l'objet des parties consacrées aux machines d'états.

Fiches 89 et 90

1. Définition d'un système séquentiel

Les sorties d'un circuit séquentiel à un instant donné, à la différence de celles d'un circuit combinatoire, ne dépendent pas exclusivement de l'état des entrées au même instant mais également de l'état antérieur de celles-ci. La conséquence est qu'à une combinaison particulière des entrées peuvent correspondre plusieurs états des sorties.

Exemple

Exemple de problème non soluble avec un circuit combinatoire

Soit deux lampes L_1 et L_2 et deux contacts I_1 et I_2. Lorsqu'I_1 et I_2 sont non activés alors les deux lampes sont éteintes. L_1 s'allume pour le premier contact activé quel que soit le contact. L_2 s'allume à l'activation du second contact. L'extinction de L_1 est obtenue par l'action sur le contact à l'origine de l'allumage de la lampe. Idem pour L_2.

Analyse : si $I_1 = I_2 = 1$ alors $L_1 = L_2 = 1$ si par la suite on désactive I_2 la combinaison 10 de I_1, I_2 peut conduire à : 10 pour les sorties L_1, L_2 si I_1 avait allumé L_1. Ou bien conduire à 01 pour les sorties L_1, L_2 si I_2 avait allumé L_1

Par définition seul un circuit séquentiel peut répondre au problème !

2. Circuit séquentiel à portes logiques

Pour tenir compte d'un état antérieur des entrées un effet mémoire doit être réalisé. Pour réaliser l'effet mémoire c'est la caractéristique de temps de propagation qui est mise à contribution. Sur la figure 84.1, la sortie de la seconde porte est renvoyée sur une des entrées de la première et c'est le retard de propagation qui permet la stabilité du circuit ainsi réalisé.

Fiche 83

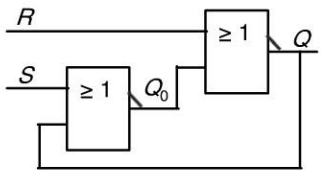


Figure 84.1

Copyright © 2015 Dunod.

La figure 84.2 présente une analyse temporelle du circuit de la figure 84.1. Il est nécessaire de matérialiser le retard de Q sur les entrées pour faciliter l'analyse. Les flèches indiquent le front à l'origine du changement d'état.

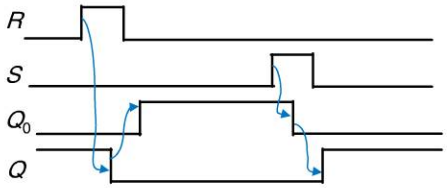


Figure 84.2

Q, initialement à 1 passe à 0 avec le changement sur l'entrée R la mise à 0 de R ne change plus Q qui reste à 0. Ainsi, on constate que Q prend soit la valeur 0 soit 1 pour $R = S = 0$. C'est l'effet mémoire souligné dans le paragraphe précédent. Ce circuit est aussi appelé bascule RS.

3. Le bistable D ou latch

Le bistable D ou latch est la base de la principale fonction séquentielle utilisée dans les circuits modernes. Sa structure est réalisée à partir de la bascule RS (figure 84.3).

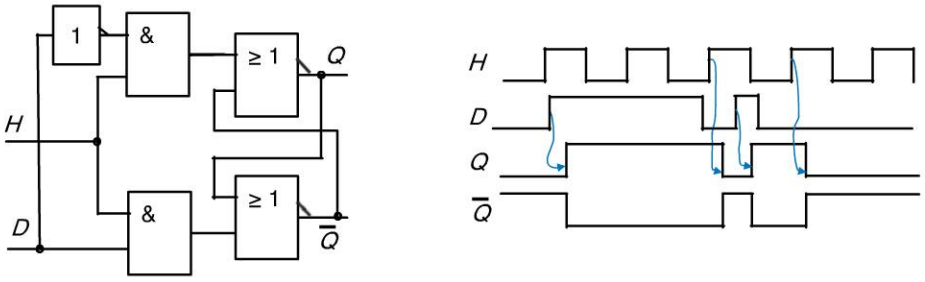


Figure 84.3

Sur le chronogramme qui illustre le fonctionnement on peut observer que lorsque $H = 0$ le bistable D maintient la valeur de sortie. Alors que lorsque $H = 1$, Q recopie D avec un retard de propagation. La table de vérité suivante est déduite de cette analyse :

H	D	$Q_{(t-1)}$	Q_t
0	-	0	0
0	-	1	1
1	0	-	0
1	1	-	1

Q_t : indique la valeur stable (après la phase de propagation) de Q à l'instant d'observation.

$Q_{(t-1)}$: indique Q avant le dernier événement sur l'une des entrées.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 85

La fonction séquentielle synchrone

La bascule bistable D introduite dans la fiche précédente, possède une entrée particulière appelée horloge. Les paragraphes qui suivent ont pour objet de décrire le rôle de cette entrée H et par là même de définir les fonctions séquentielles synchrones.

1. Logique séquentielle synchrone versus asynchrone

Par définition, un circuit séquentiel est considéré comme synchrone si l'évolution des sorties est assujettie à une entrée particulière que l'on nomme horloge. Ainsi, les changements d'état des autres entrées sont pris en compte pour la détermination de la sortie que lorsque cette entrée d'horloge est dans un état particulier. Par opposition, la logique séquentielle asynchrone évolue de manière autonome à la suite de l'évolution d'une entrée quelle que soit cette entrée. Ainsi, la bascule bistable D est une fonction synchrone.

2. La bascule maître-esclave ou bascule D

La bascule D maître-esclave est également construite à partir de deux bistables D. La figure 85.1 présente sa structure où le second bistable a comme entrée la sortie du premier et une horloge inverse du premier :

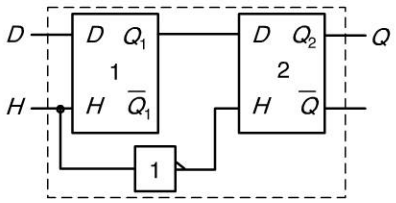


Figure 85.1

Les chronogrammes de la figure 85.2 présentent un exemple de fonctionnement. À la sortie de Q_1 certaines impulsions de l'entrée ont disparu. Et l'observation de Q_2 montre que les changements d'état se font sur le front descendant de l'horloge. On parle de synchronisation sur front.

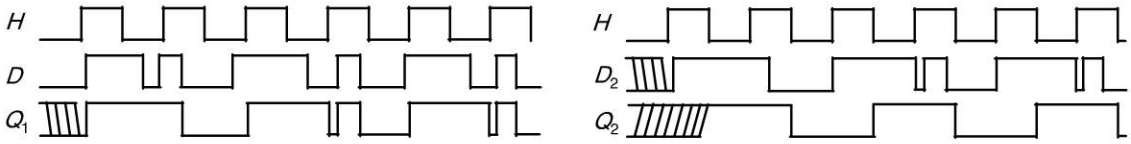


Figure 85.2

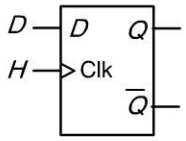
3. Les autres bascules synchrones

Comme on le verra dans les prochains chapitres la bascule synchrone est une brique élémentaire pour la conception des circuits séquentiels. La plus utilisée des bascules est la bascule D synchrone sur front. Deux autres bascules font également partie des outils pour la conception : la JK et la bascule T. Dans la suite on présentera le symbole ainsi que la table de vérité de chaque bascule.

Fiche 86

Copyright © 2015 Dunod.

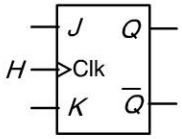
La bascule D



H	D	$Q_{(t+1)}$
-	-	Q_t
↓	0	0
↓	1	1

Le symbole ↓ de la bascule D matérialise la sensibilité sur front montant d'horloge par un triangle au niveau de l'entrée. La table de vérité donne $Q_{(t+1)}$ qui est l'état après le front d'horloge. La première ligne représente l'effet mémoire

La bascule JK

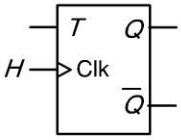


H	J	K	$Q_{(t+1)}$
-	-	-	Q_t
↓	0	0	
↓	0	1	0
↓	1	0	1
↓	1	1	$\overline{Q}_t$

C'est une bascule qui a été très répandue pour les technologies SSI (*Small-Scale Integration*). Comparé à la bascule D, les deux entrées J et K permettent de réduire le nombre de portes logiques nécessaires à la réalisation des applications séquentielles.

Fiche 95

La bascule T



H	T	$Q_{(t+1)}$
-	-	Q_t
↓	0	Q_t
↓	1	$\overline{Q}_t$

La bascule T comme « *Toogle* » a également un comportement simple. L'état futur de Q est la négation de Q si $T = 1$.

Les entrées reset, preset et enable

H	EN	Autres entrées	$Q_{(t+1)}$
-	0	-	Q_t
↓	1	actives	Fonction du circuit

H	R	PR	Autres entrées	$Q_{(t+1)}$
-	1	0	-	0
-	0	1	-	1
-	1	1	-	0
	0	0	actives	

Pour de nombreux circuits séquentiels et en particulier les bascules certaines entrées supplémentaires peuvent être ajoutées. Les entrées « reset » (R) et « preset » (PR) sont asynchrones et donc ne dépendent pas de l'horloge tandis que « enable » (EN) est en général synchrone.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 86

Les registres

Après la présentation des bascules, éléments de base des circuits logiques séquentiels, c'est la fonction registre qui fait l'objet de cette fiche. Le registre est composé de bascules et son utilisation est très courante en particulier dans les processeurs.

1. Le registre de mémorisation

Fiche 85

Le registre est constitué d'un ensemble de bascules D synchronisées par la même horloge. Pour une mémorisation à long terme, les bascules doivent être équipées d'une entrée « enable » ou validation. La figure 86.1 présente un exemple de registre.

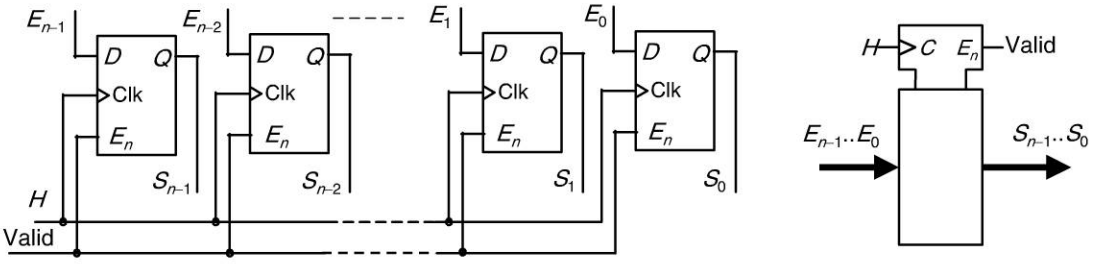


Figure 86.1

La figure 86.2 présente un exemple de chronogramme où les entrées E_{n-1}, … E_0 et les sorties S_{n-1}, …S_0 sont présentées sous la forme de données successives et les changements d'état sont repérés temporellement. Lorsque l'entrée « Valid » est à 0 le registre maintien la dernière donnée acquise.

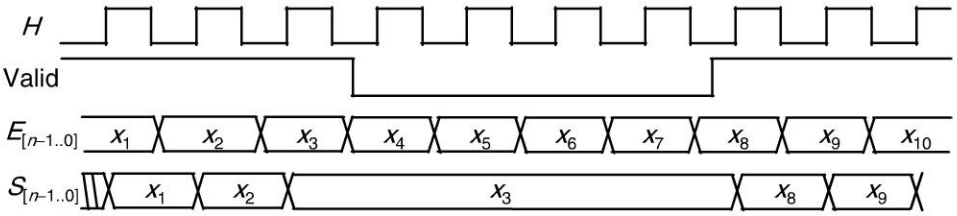


Figure 86.2

Remarque

Sur les chronogrammes, il est d'usage de présenter par des hachures en biais les valeurs inconnues des variables ou des groupes de variables.
Il est d'usage, pour alléger la notation, de noter $X_{(n\ldots0)}$ un groupe de variables X_n, X_{n-1}, $X_{n-2}\ldots X_2$, X_1, X_0. X_n est toujours le poids fort et X_0 le poids faible.

2. Le registre à décalage

Le principe du registre à décalage consiste à transmettre la sortie de chaque bascule à la bascule voisine lors de chaque front d'horloge. La figure 86.3 présente un exemple de structure de registre à décalage.

Copyright © 2015 Dunod.

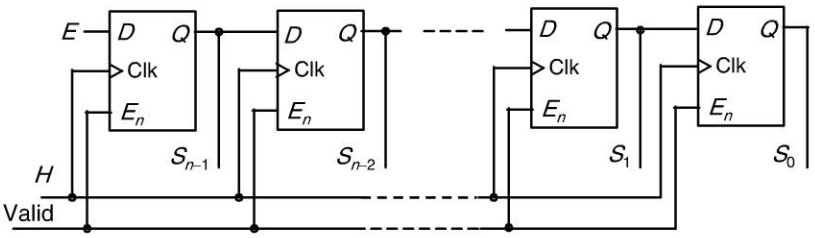


Figure 86.3

La figure 86.4 présente un exemple de chronogramme de fonctionnement du registre à décalage. Comme l'entrée se présente sur le bit de poids fort, à chaque front positif d'horloge le registre décale vers la droite les données stockées. À l'état initial sur la figure 86.4 le registre est à 0. Lorsque l'entrée « Valid » est à 0 il n'y a plus d'acquisition de données supplémentaire et le registre conserve la dernière donnée sur n bits. En plaçant l'entrée sur la bascule de poids faible et en connectant cette fois la sortie de plus faible poids vers l'entrée de poids juste supérieur on réalise un décalage à gauche.

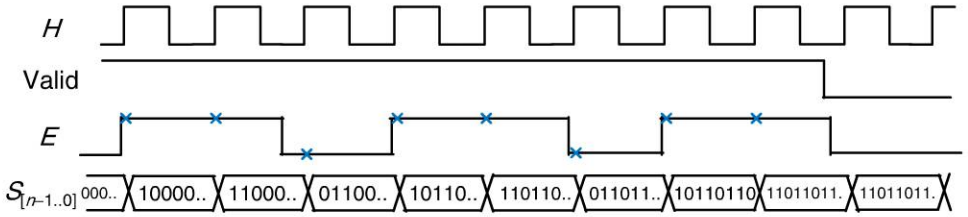


Figure 86.4

3. Les applications des registres

Le registre simple est utilisé généralement pour synchroniser et retarder d'un cycle d'horloge des données parallèles. L'entrée validation (Enable) ajoute la possibilité de mémoriser l'information sur la durée désirée. La fonction décalage à gauche est utilisée pour la multiplication par 2^n où n est le nombre de décalages. La fonction décalage à droite est utilisée pour la division par 2^n. Certains registres, appelés registres universels, disposent de toutes ces fonctionnalités réunies. Des lignes de commandes spécifiques déterminent la fonction précise réalisée. La figure 86.5 illustre les fonctions division ou multiplication.

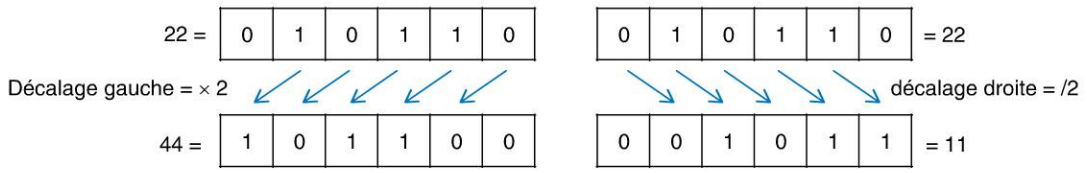


Figure 86.5

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 87

Les compteurs

Le compteur est une des fonctions séquentielle à base de bascules les plus utilisées dans les systèmes numériques. Ils se déclinent en plusieurs types : les diviseurs, les compteurs à propagation et les compteurs synchrones.

1. Le diviseur de fréquence

La figure 87.1 présente la structure d'un diviseur de fréquence par deux et son chronogramme de fonctionnement. La fréquence de sortie est une division par deux de la fréquence du signal d'horloge.

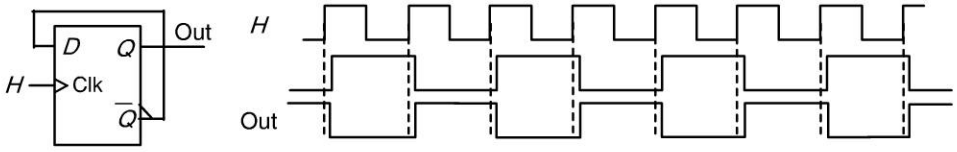


Figure 87.1

2. Le compteur asynchrone

En utilisant le principe qui consiste à connecter la sortie $\overline{Q}$ à l'entrée d'horloge d'un autre étage diviseur par deux, il est possible de réaliser un compteur asynchrone. Le terme d'asynchrone se justifie par le fait que les bascules successives ne sont pas reliées à une horloge unique. La figure 87.2 présente un exemple de compteur asynchrone et un chronogramme de fonctionnement. Les sorties Q_2, Q_1 et Q_0 s'incrémentent cycliquement de 000 à 111. L'inconvénient majeur de ce type de compteur et le retard de chaque sortie sur la sortie précédente. Ceci peut causer des dysfonctionnements.

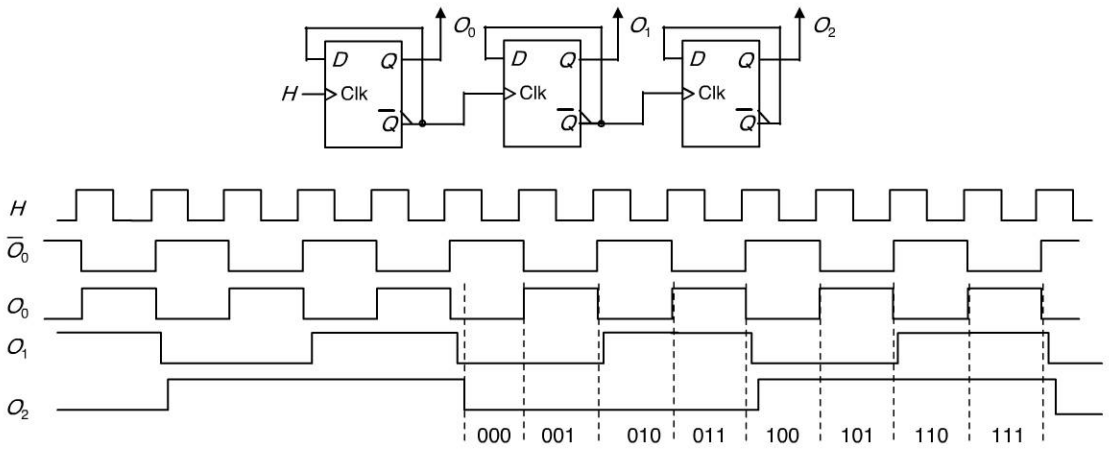


Figure 87.2

Copyright © 2015 Dunod.

3. Le compteur synchrone

Pour les compteurs synchrones, comme leur nom l'indique, et à la différence des compteurs asynchrones, l'horloge est commune à toutes les bascules. Cette synchronisation garantit une évolution simultanée des sorties.

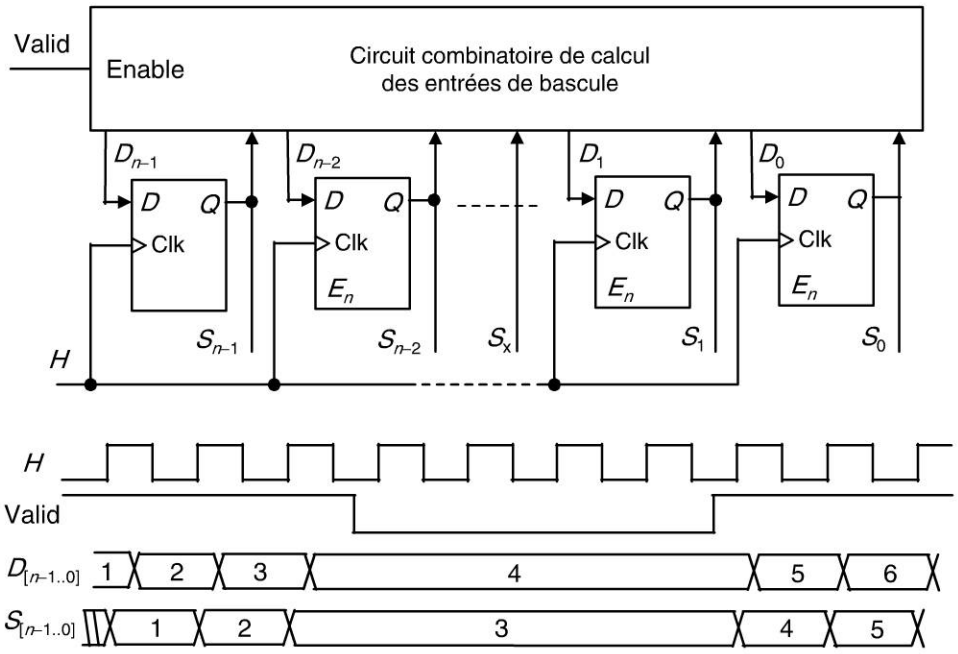


Figure 87.3

La figure 87.3 illustre un exemple de ce type de compteur. Les sorties de toutes les bascules sont traitées par un circuit combinatoire qui pour chaque valeur courante du compteur calcule les valeurs aux entrées D des bascules. Ce calcul prend en compte l'entrée de validation « Enable ». La fonction de calcul indépendamment de la validation peut s'écrire :

$$D_{[n-1..0]} = S_{[n-1..0]} + 1 \text{ où « + » représente la fonction d'addition.}$$

Si l'on prend en compte la fonction de validation l'équation s'écrit :

$$D_{[n-1..0]} = ((S_{[n-1..0]} + 1) \text{ and Enable}) \text{ or } (S_{[n-1..0]} \text{ and } \overline{\text{Enable}})$$

Remarque

De manière analogue au compteur, il est aisé de réaliser un décompteur. Un décompteur décrémente la valeur de sortie à chaque front d'horloge. La fonction à réaliser est de soustraire « 1 » à la valeur courante pour calculer la valeur suivante.
Les compteurs universels permettent, avec une entrée de contrôle, de choisir entre comptage ou décomptage. De plus, ils peuvent être initialisés par l'intermédiaire d'un bus d'entrée additionnel et d'une commande appelée « Load ».

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 88

Les machines à nombre fini d'états

Dans les fiches précédentes les systèmes séquentiels se limitaient à des applications relativement simples et surtout génériques (compteurs, registres à décalage, bascules…). Pour concevoir un circuit séquentiel synchrone répondant à un problème donné, il est possible d'utiliser la méthode basée sur les machines à nombre fini d'états ou machines d'états (*Finite State Machine* en anglais). Cette partie se limitera à présenter les éléments principaux d'une machine d'états : les deux modélisations et les deux structures d'implantation à savoir les machines de Mealy et de Moore.

Fiche 87

1. Le modèle des machines d'état

Un circuit séquentiel peut être considéré comme un circuit comportant un nombre fini d'entrées binaires ($E_{n-1}…E_0$), un nombre fini de sorties binaires ($S_{m-1},…S_0$) et un nombre fini d'états internes (figure 88.1). Par définition, l'état logique des sorties dépend de l'état interne. L'état interne futur est déterminé par l'état des entrées et l'état interne courant. Si le circuit ne comporte qu'un seul état interne il s'agit d'un circuit combinatoire. Si plusieurs états internes sont possibles il s'agit dans ce cas d'un circuit séquentiel. Pour visualiser le comportement du circuit un graphique appelé **graphe d'état** est toujours réalisé. La figure 88.1 présente un exemple de graphe d'état. Chaque cercle sur le graphe représente un état interne du circuit avec sa valeur. Les arcs entre les cercles représentent les changements d'état. La flèche indique l'état final et le départ de la flèche l'état initial. On appelle transition ces arcs orientés. La valeur binaire sur chaque transition indique la valeur que doivent prendre les entrées pour la transition donnée. On dit que la transition est conditionnée.

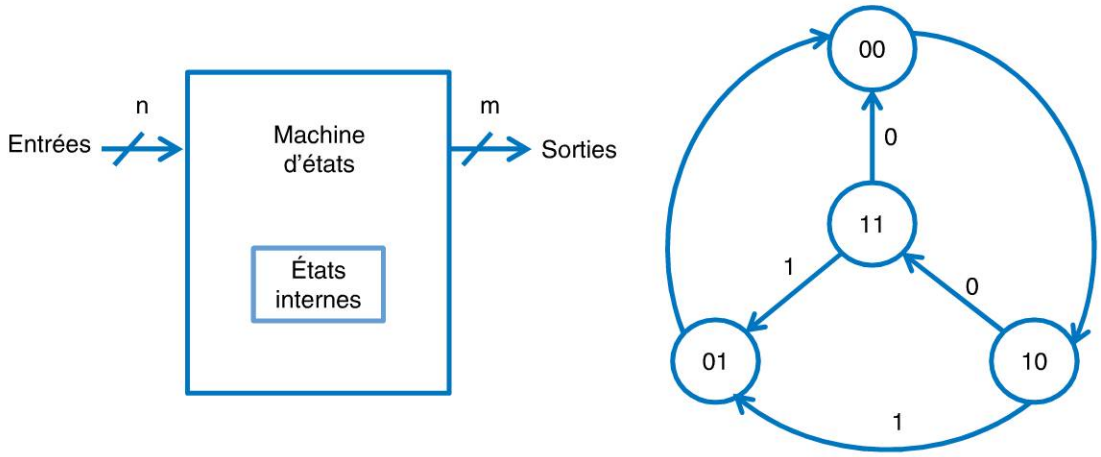


Figure 88.1

Les transitions sans condition évoluent uniquement sous la condition de l'horloge qui est implicite mais obligatoire pour les circuits séquentiels synchrones. Les sorties sont représentées soit à l'intérieur des états (cercles) pour la machine de Moore soit sur les transitions pour la machine de Mealy.

Copyright © 2015 Dunod.

2. La machine de Moore

La machine de Moore fait référence au professeur Edward F. Moore qui a proposé ce type de modèle entre 1952 et 1955. La figure 88.2 représente la structure de ce type de machine séquentielle. Trois parties la composent :

Fiche 86

- Un registre synchrone qui délivre l'état interne courant de la machine $X(t)$.
- Un circuit combinatoire G de calcul des sorties : $S(t) = G(X(t))$.
- Un circuit combinatoire F de calcul des états internes futurs de la machine et dépendant des entrées $E(t)$ et des états courants $X(t)$: $X(t+1) = F(X(t), E(t))$. Ce circuit est aussi appelé circuit d'excitation.

Fiche 75

Comme les sorties dépendent exclusivement des états internes, elles sont représentées directement dans les cercles du graphe.

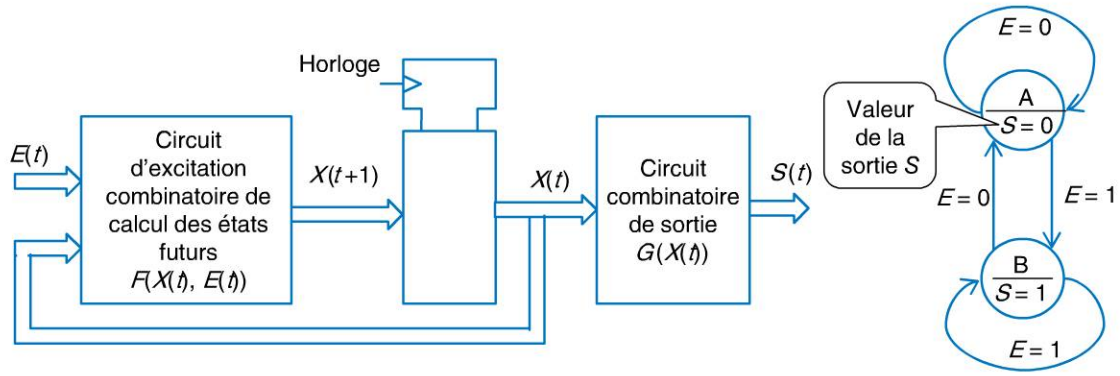


Figure 88.2

3. La machine de Mealy

La machine de Mealy fait référence à George H. Mealy des laboratoires Bell qui a publié un article en 1955 sur cette méthode de synthèse de circuits séquentiels. La machine de Mealy (figure 88.3) diffère de celle de Moore sur un seul point : les sorties sont le résultat d'un calcul combinatoire de l'état interne courant de la machine mais également des entrées de la machine. Ainsi, on a : $S(t) = G'(X(t), E(t))$ et toujours $X(t+1) = F(X(t), E(t))$.

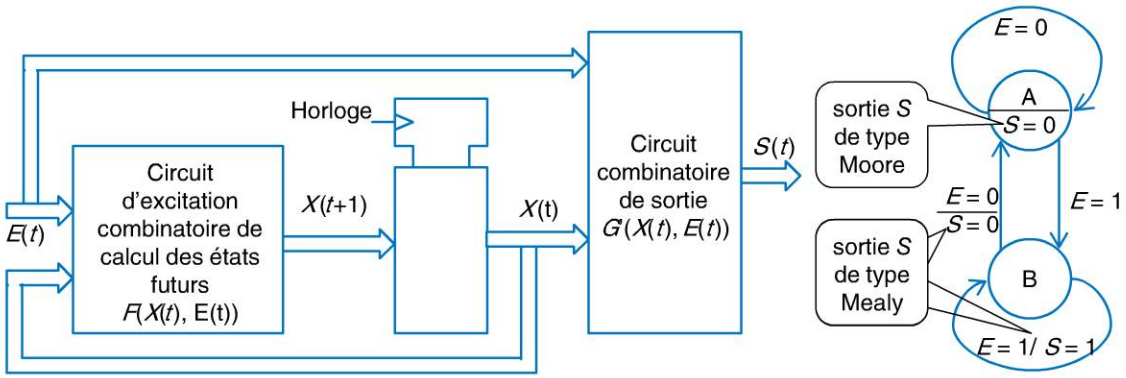


Figure 88.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 89

L'analyse de machines d'état

Une machine de Moore ou de Mealy est composée de fonctions combinatoires associées à un registre. Le registre pouvant être composé de bascules D, il est donc possible de modéliser toute sorte de circuits à base de bascules sous la forme d'une machine d'état. C'est l'objet de cette fiche de présenter une démarche systématique permettant, à partir du schéma d'un circuit séquentiel synchrone de modéliser la machine d'état et d'en déduire le graphe d'état correspondant.

Fiche 88

1. La méthode d'analyse sur un exemple

La figure 89.1 présente le schéma d'un circuit séquentiel inconnu que l'on souhaite modéliser sous la forme d'une machine d'état et par là même faciliter ensuite l'analyse de son comportement. La méthode est organisée en cinq étapes :

1. Repérer les bascules du registre mémorisant les états internes.
2. Écrire les équations combinatoires des circuits d'excitation et de sortie.
3. Établir la table de transition et identifier les états internes.
4. Représenter le graphe des états du circuit.
5. Représenter un chronogramme pour illustrer le fonctionnement.

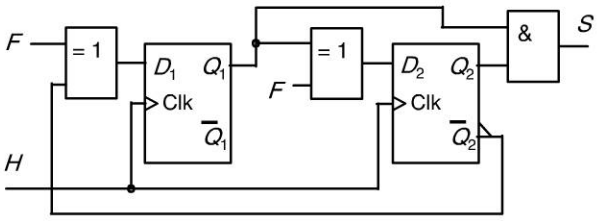


Figure 89.1

1. **Registre d'état** : les deux bascules synchronisées par l'horloge H constituent le registre des états internes de la machine séquentielle.
2. Le **circuit d'excitation** est composé de deux équations et celui de sortie d'une seule.

$$D_1 = F \oplus \overline{Q}_2 \; ; \; D_2 = F \oplus Q_1 \; ; \; S = Q_1 \cdot Q_2$$

3. La **table de transition** est en réalité la table de vérité du circuit d'excitation. Elle est appelée table de transition parce qu'elle met en évidence les transitions d'état en fonction de chaque état courant et de chaque combinaison des entrées. Ainsi, sur la partie gauche du tableau il suffit d'énumérer les huit combinaisons des variables F, Q_2 et Q_1. Tandis que la partie droite du tableau représente les valeurs futures de Q_2 et Q_1. Or, par définition, la sortie future d'une bascule D est égale à la valeur logique présente sur son entrée au moment du front d'horloge. En l'occurrence la valeur future de Q_2 (notée Q_2^+) est égale à D_2 et de même la valeur future de Q_1 (notée Q_1^+) est égale à D_1. Les états internes sont définis par les combinaisons de Q_2 et Q_1. Ainsi, de part et d'autre du tableau deux colonnes contenant, à gauche l'état initial et à droite l'état final.

Copyright © 2015 Dunod.

Table de transition

État initial	F	Q_2	Q_1	$Q_2^+ = D_2$	$Q_1^+ = D_1$	État final
A	0	0	0	0	1	B
B	0	0	1	1	1	D
C	0	1	0	0	0	A
D	0	1	1	1	0	C
A	1	0	0	1	0	C
B	1	0	1	0	0	A
C	1	1	0	1	1	D
D	1	1	1	0	1	B

Q_2	Q_1	État	S
0	0	A	0
0	1	B	0
1	0	C	0
1	1	D	1

4. Pour réaliser le graphe d'état on commence par représenter les quatre cercles correspondant aux quatre états internes du circuit. Puis, à partir de la table de transition on peut identifier chaque transition puisqu'elle est décrite par une ligne dans la table.

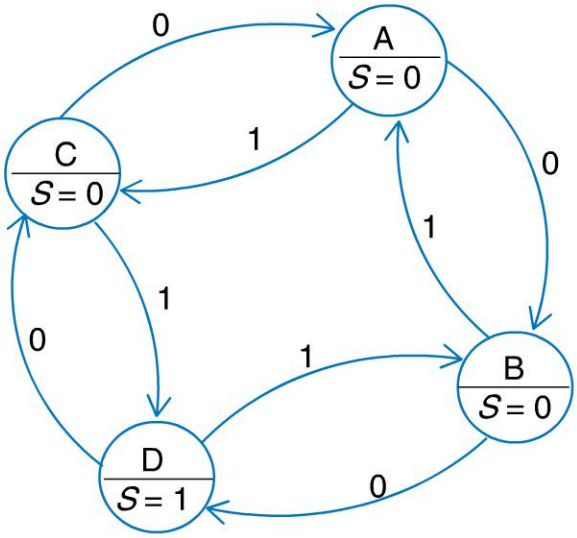


Figure 89.2

5. Chronogramme du fonctionnement du circuit : la figure 89.3 présente un cas particulier de séquence pour F.

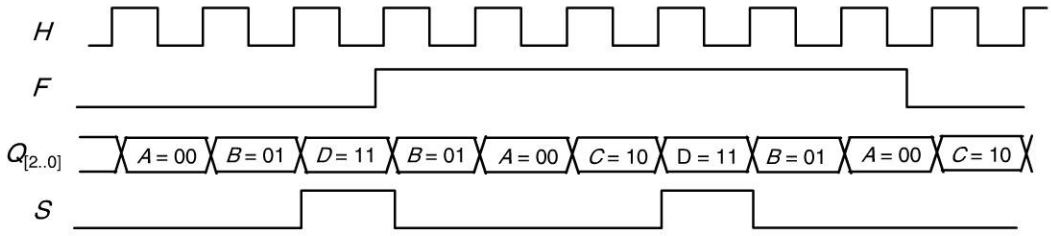


Figure 89.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 90

La synthèse des machines d'état

Après la présentation des modèles de machine d'état et de la méthode d'analyse d'une machine d'état, les paragraphes qui suivent décrivent la méthodologie pour concevoir un circuit numérique séquentiel en exploitant le modèle des machines d'état. La présentation s'appuie sur des exemples de complexité croissante. Dans ce qui suit nous partirons du graphe d'état. La fiche suivante présentera une approche pour construire le graphe d'état à partir du problème posé.

Fiches 88 et 89

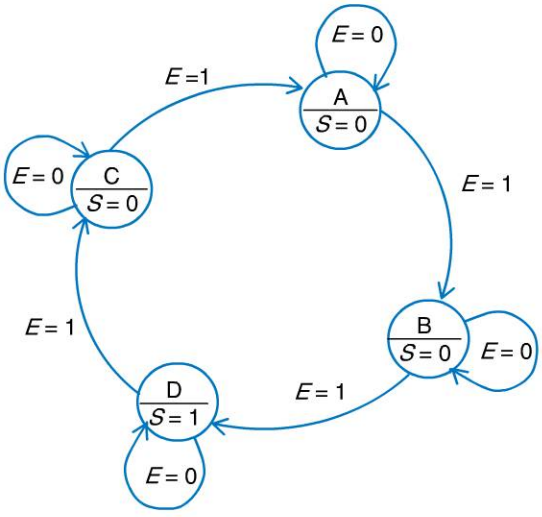
1. La méthodologie de synthèse d'une machine d'état

Le principe de la synthèse d'un circuit séquentiel basé sur le modèle des machines d'état peut rapidement être décrit comme un ensemble d'opérations similaires à celles de l'analyse mais cette fois effectuées dans un ordre inverse, c'est-à-dire à partir d'une représentation du graphe d'état d'un système séquentiel on établit les tables de transition et de sortie. À partir de ces tables, les équations logiques du circuit seront extraites. La méthode se décompose en quatre étapes :

1. Identifier le type de machine et coder les états du graphe.
2. Établir la table de transition du graphe en fonction du codage choisi.
3. Établir les équations logiques.
4. Représenter le schéma structurel du circuit.

2. Étape identification et codage des états

Nous avions vu précédemment que les machines de Mealy se différentient des machines de Moore par la manière dont les sorties sont générées. Sur le graphe cette différence apparaît sur le lieu où les sorties sont positionnées : soit à l'intérieur des cercles (nœuds), soit sur les transitions entre nœuds. La figure 90.1 présente un exemple. La sortie S est représentée dans chaque nœud, il s'agit donc d'une machine de Moore. La table de codage proposée à côté de la figure est un choix arbitraire.



États	Q_1	Q_0
A	0	0
B	0	1
C	1	0
D	1	1

Figure 90.1

Copyright © 2015 Dunod.

Pour le codage, les règles suivantes doivent s'appliquer :

- le code numérique d'un état doit être unique et doit se différentier de tous les autres états. Le code choisi a un impact sur la complexité logique du circuit. Toutefois, il n'y a pas de méthode algébrique pour déterminer le meilleur code produisant les équations finales les moins complexes.
- Le nombre N de bits du registre d'état pour une machine à V états est à choisir dans l'intervalle suivant :

$$\text{ENT}(\text{Log}_2(V)) + 1 \leq N \leq V \text{ où ENT représente la partie entière.}$$
$$\text{Pour l'exemple, } 2 \leq N \leq 4.$$

On appelle codage « one hot » le codage où d'une part $N = V$ et d'autre part, une seule bascule du registre d'état est à 1 pour chaque état de la machine.

Le codage « one hot » est plus coûteux en ressources logiques mais facilite la testabilité du circuit.

3. Les tables de transition et de sortie

La table de transition est une traduction du graphe d'état en utilisant le codage de la première étape. Pour l'exemple, deux variables de codage sont utilisées, les tables sont représentées figure 90.2.

État initial	E	Q_1	Q_0	$Q_1^+ = D_1$	$Q_0^+ = D_0$	État final
-	0	-	-	Q_1	Q_0	ident
A	1	0	0	0	1	B
B	1	0	1	1	0	C
C	1	1	0	1	1	D
D	1	1	1	0	0	A

États	Q_1	Q_0	S
A	0	0	0
B	0	1	0
C	1	0	1
D	1	1	0

Figure 90.2

La première ligne de la table de transition est la traduction des rebouclages sur chaque état du graphe.

4. Équations logiques et schéma

Les équations logiques se déduisent des deux tables et on obtient pour l'exemple :

$$S = Q_1 \cdot \overline{Q_0} \; ; \; D_1 = E \cdot (Q_0 \oplus Q_1) + \overline{E} \cdot Q_1 \; ; \; D_0 = E \oplus Q_0$$

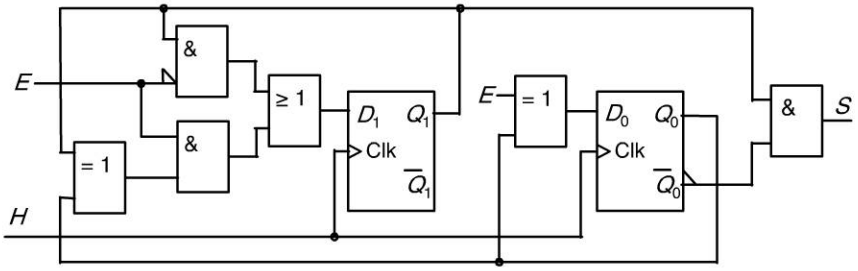


Figure 90.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 91 Le graphe d'état pour les systèmes non conditionnés

Fiche 90

La démarche de synthèse d'un circuit séquentiel à partir du modèle de machine d'état a été présentée dans la fiche précédente. La méthode est totalement systématique et tous les outils de conception assistée par ordinateur intègrent cette synthèse logique à partir d'une description de la machine d'état en langage HDL (*Hardware Design Langage*) ou par une saisie graphique spécifique. Le travail de conception est donc principalement reporté sur le passage de l'expression du problème à sa spécification sous forme de graphe d'état. Dans la suite seront présentés un certain nombre de conseils et de règles qui peuvent aider dans cette analyse. Toutefois, il n'y a pas de solution ou de démarche systématique idéale.

1. Démarche et règles générales

La démarche proposée, fait l'hypothèse que le problème sera exprimé en langage courant. Elle peut être décomposée de la manière suivante :

1. Identifier les variables d'entrée et de sortie du système et les rendre binaires.
2. Représenter les évolutions temporelles en spécifiant les différentes durées.
3. Faire un choix de fréquence d'horloge.
4. Choisir un état de sortie stable comme premier nœud du graphe d'état.
5. Examiner l'état des sorties au front d'horloge suivant et ajouter l'état en conséquence. Le processus s'achève lorsque le graphe se reboucle.

Quelques règles qui peuvent servir de guide ou de vérification :

- Si N_S est le nombre d'états identifiés des sorties que le circuit doit délivrer alors le nombre minimum de nœuds du graphe sera égal à N_S. Par exemple si une sortie binaire prend les états 0 ou 1, alors il y aura au moins deux nœuds dans le graphe.
- L'horloge dans un graphe d'état est toujours implicite donc ne se présente pas comme une entrée conditionnelle mais conditionne tout de même chaque transition d'un nœud à l'autre.

2. Exemple de système non conditionné

Pour un système à évolution inconditionnelle le circuit ne possède qu'une seule entrée : celle d'horloge. Les transitions sont donc uniquement dépendantes des caractéristiques temporelles et des valeurs de sortie. La figure 91.1 représente le signal S que devrait fournir le circuit à concevoir. Le cahier des charges est présenté sous sa plus simple expression.

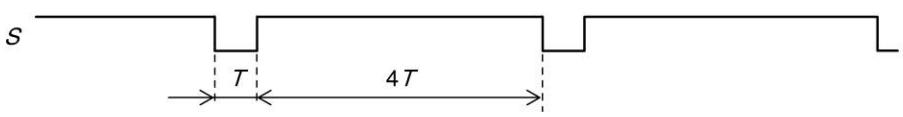


Figure 91.1

Copyright © 2015 Dunod.

S est périodique de période 5*T*, il n'y a pas d'entrée conditionnant l'évolution. Le graphe comportera au moins deux états. Si on choisit une horloge de fréquence $f_H = 1/T$. l'état 0 de *S* sera représenté par un seul nœud dans le graphe. Pour construire le graphe on peut débuter par le premier état à 1 juste après l'état 0 de *S*. La figure 91.2.a présente une première approche possible qui malheureusement conduit au blocage du graphe. En effet, l'état appelé « haut » est rebouclé. C'est un état piège, il est impossible d'en ressortir. La seconde approche consiste à placer un nœud supplémentaire pour chaque nouveau front de l'horloge, figure 91.2.b. Après quatre périodes d'horloge, donc quatre états, le système doit fournir une sortie S à zéro. L'état avec S = 0 existe, on fait donc évoluer H4 vers l'état « bas ».

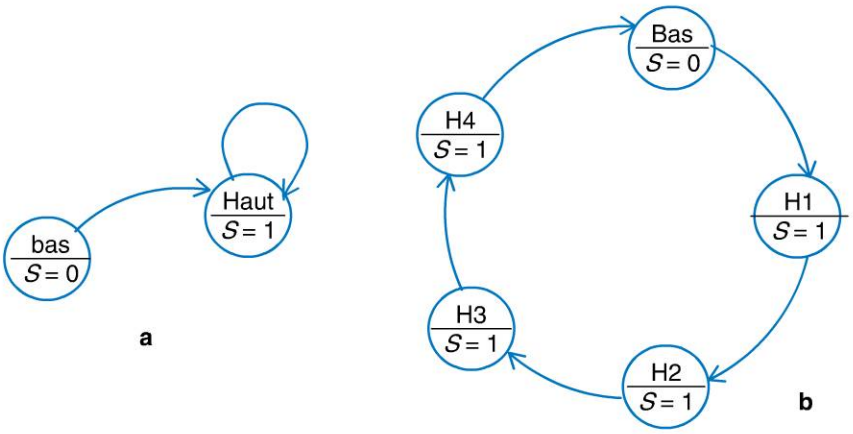
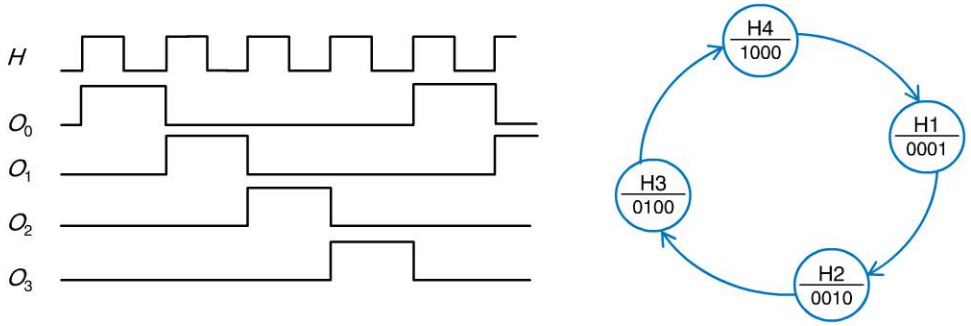


Figure 91.2

Exemple

Autre exemple de système non conditionné

Réalisation d'un compteur Johnson synchrone modulo 4. Son chronogramme et son graphe d'état sont représentés ci-dessous :



O_0, O_1, O_2, O_3 sont les sorties à produire. En observant le chronogramme, on constate que la périodicité du motif des sorties est de quatre cycles d'horloge. Ainsi, chaque cycle devient un état. À chaque état le système délivre les quatre sorties, ce qui explicite le code sur quatre bits présent dans chaque nœud.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 92 Le graphe d'état pour les systèmes à évolution conditionnelle

Fiche 91

Lorsque le circuit séquentiel à concevoir comporte des entrées qui ont une influence sur le déroulement séquentiel des opérations alors le graphe d'état sera inévitablement plus complexe et les transitions entre état seront conditionnées par l'état des entrées. La démarche diffère par l'analyse des combinaisons de ces entrées.

1. Démarche et règles générales

L'hypothèse est toujours que le problème est exprimé en langage courant. La démarche diffère de la précédente par l'ajout de l'étape 5 :

1. Identifier les variables d'entrée et de sortie du système et les rendre binaires.
2. Représenter les évolutions temporelles en spécifiant les différentes durées.
3. Faire un choix de fréquence d'horloge.
4. Choisir un état de sortie stable comme premier nœud du graphe d'état.
5. Étudier pour chaque combinaison des entrées la transition éventuelle vers un autre état (nouvel état de sortie) ou bien un état existant dans le graphe.
6. À chaque nouvel état refaire l'analyse du 5. Le processus s'achève lorsque toutes les combinaisons de tous les nœuds sont analysées et qu'aucun nœud supplémentaire n'est nécessaire.

Les règles pouvant servir de guide ou de vérification :

- Soit N_e le nombre d'entrées binaires du circuit. À chaque nœud il y aura au maximum 2^{Ne} transitions sortantes et au minimum une.
- Si N_S est le nombre d'états identifiés des sorties que le circuit doit délivrer alors le nombre minimum de nœuds du graphe sera égal à N_S. Par exemple, si une sortie binaire prend l'un des états 0 ou 1 alors il y aura au moins deux nœuds dans le graphe.
- L'horloge dans un graphe d'état est toujours implicite donc ne se présente pas comme une entrée conditionnelle mais conditionne tout de même chaque transition d'un nœud à l'autre.

2. Exemple de circuit séquentiel conditionné

L'exemple proposé est une application de détecteur de passage 0 vers 1 ou de front montant. C'est une application classique qui permet de synchroniser une entrée asynchrone provenant par exemple d'un contact électrique. Le cahier des charges peut être illustré par la figure 92.1 où E est le signal dont on souhaite détecter les fronts montants. Cette détection est matérialisée par une impulsion synchrone de durée T juste après le front. T est la période de l'horloge.

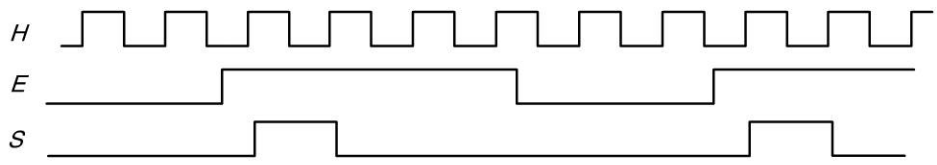


Figure 92.1

Copyright © 2015 Dunod.

Étape 1 : le circuit à concevoir comporte une entrée binaire E et une sortie binaire S.

Étape 2 : le chronogramme de la figure 92.1 spécifie la fonction à réaliser.

Étape 3 : fréquence d'horloge $f_H = 1/T$.

Étape 4 : choisir un état stable. L'état 0 de S avec E à 0.

Étape 5 : étude des combinaisons de E. Quand $E = 0$, le système reste sur le même état, si $E = 1$ il change d'état (figure 92.2.a).

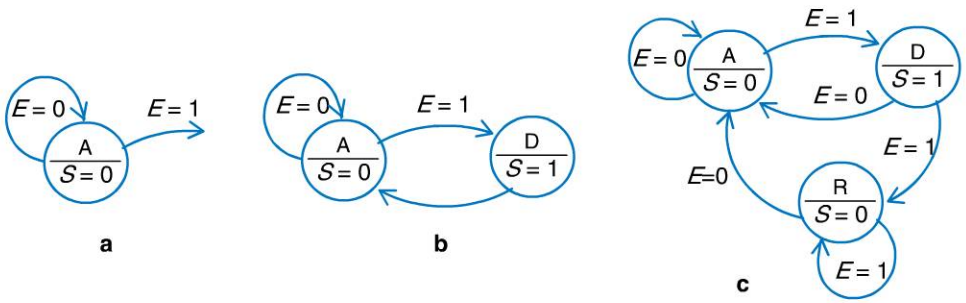


Figure 92.2

Dès que l'impulsion $S = 1$ est produite, il faut remettre S à zéro.

Ce qui est présenté sur la figure 92.2.b est une solution. Elle génère des impulsions successives dues à un retour prématuré sur l'état d'attente. Le chronogramme de la figure 92.3.a met en évidence ce phénomène. La solution (c) corrige le phénomène en ajoutant un état d'attente du retour à 0 de l'entrée E. Le chronogramme de la figure 92.3.b présente cette dernière solution.

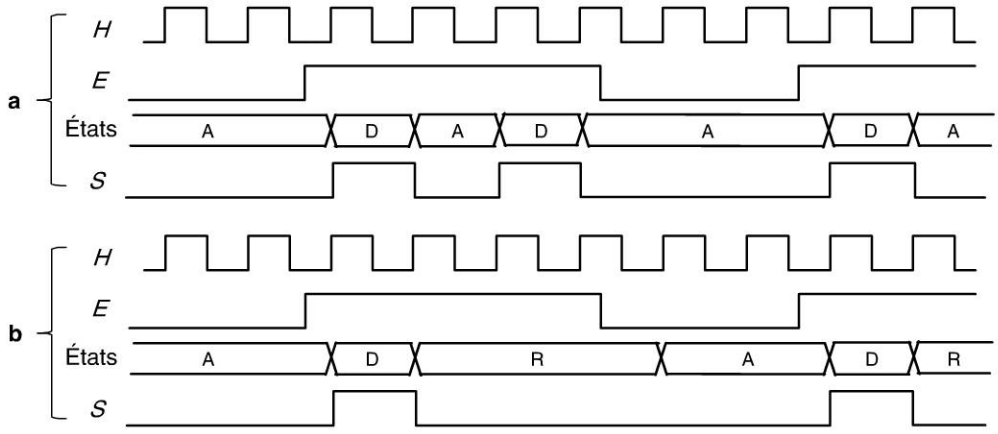


Figure 92.3

On observe sur la figure 92.3.b. que l'impulsion sur S est synchrone avec l'horloge H. Comme E est asynchrone, l'impulsion sur S est produite avec un retard compris strictement entre 0 et T.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 93 Les caractéristiques temporelles des systèmes séquentiels

Le comportement d'un circuit séquentiel est validé fondamentalement par la présence du retard de propagation entre la sortie d'une fonction logique et son entrée. Dans ce qui suit, les caractéristiques temporelles propres aux circuits synchrones seront présentées. Une analyse des conséquences sur les machines d'état sera étudiée.

1. Temps de maintien et de pré-positionnement

La figure 93.1 détaille les différentes caractéristiques temporelles que l'on peut observer sur le fonctionnement de la bascule D.

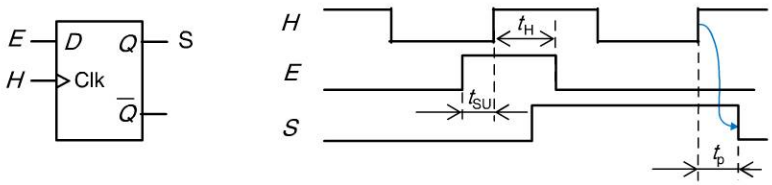


Figure 93.1

Trois caractéristiques sont représentées :

- t_p ou temps de propagation entre front d'horloge et sortie. C'est une caractéristique, propre à la technologie utilisée et analogue au délai d'une porte logique.
- t_{SU} (setup time) temps de pré-positionnement de la valeur d'entrée avant le front d'horloge.
- t_H (hold time) temps de maintien de la valeur stable après le front d'horloge.

Deux notions nouvelles apparaissent. À la différence du retard de propagation qui est une caractéristique temporelle, les deux autres paramètres (t_{SU} et t_H) sont des contraintes à respecter. Pour le bon fonctionnement de la bascule ces deux paramètres doivent respecter des valeurs minimales qui sont spécifiées par le fabricant. Les spécifications limites de t_{SU} et de t_H sont toujours inférieures, en valeur, à t_p, par construction.

Le non-respect des contraintes t_{SU} ou t_H peut entraîner un phénomène non déterministe appelé métastabilité. La métastabilité se caractérise par un état inconnu de la sortie compris entre l'état haut et l'état bas, et ceci sur une durée non déterministe. Au bout d'un temps aléatoire, la sortie finit par se stabiliser sur un état « un » ou zéro. La métastabilité est donc une situation critique qui conduit à des erreurs sur le résultat.

2. L'analyse temporelle d'une machine d'état

Les contraintes et caractéristiques temporelles des circuits numériques ont inévitablement un impact sur le comportement temporel d'une machine d'état. L'analyse des caractéristiques temporelle d'une machine d'état est à la fois une bonne illustration

Copyright © 2015 Dunod.

des effets des paramètres décrits précédemment et une analyse des limites de la fréquence d'horloge d'un circuit séquentiel. La figure 93.2 présente la modélisation des paramètres temporels influents pour une machine de Moore.

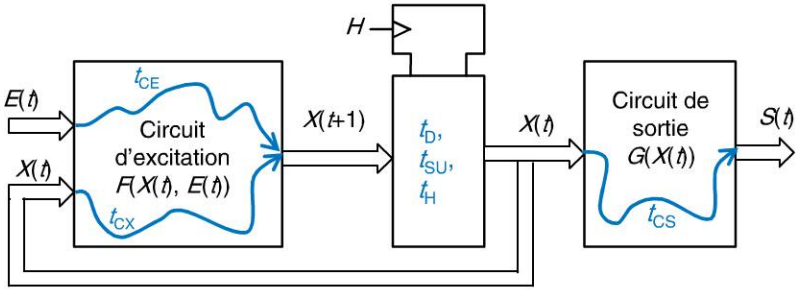


Figure 93.2

En plus de t_D, t_{SU} et t_H, les paramètres t_{CE}, t_{CX} et t_{CS} influencent le comportement temporel de la machine. t_{CS} est le chemin critique du circuit de sortie, c'est-à-dire le parcours combinatoire de plus longue durée de propagation. t_{CE} et t_{CX} sont les chemins critiques du circuit d'excitation par rapport à l'entrée $E(t)$ et à l'entrée $X(t)$ respectivement. La figure 93.3 permet d'observer l'évolution temporelle de la machine en fonction de ces paramètres.

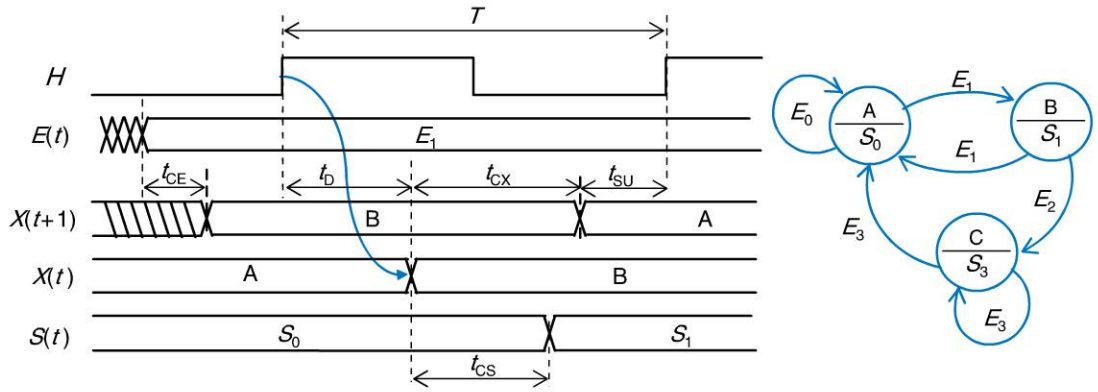


Figure 93.3

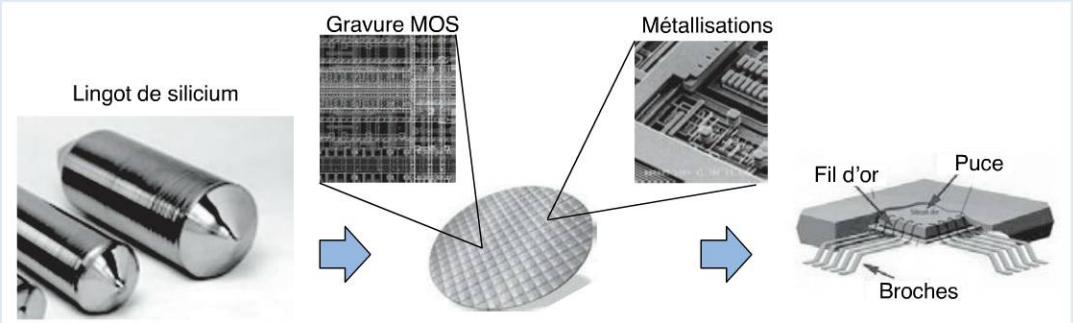
Pour respecter la contrainte t_{SU} du registre d'état il faut respecter l'inégalité suivante : $T \geq t_D + t_{CX} + t_{SU}$. Cette inégalité définit la limite haute de la fréquence d'horloge $f_H \leq \dfrac{1}{t_D + t_{CX} + t_{SU}}$. Il est aisé de constater que la contrainte sur le temps de maintien t_H est respectée de fait.

On a : $t_D + t_{CX} \geq t_H$ or, $t_D \geq t_H$, par construction.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

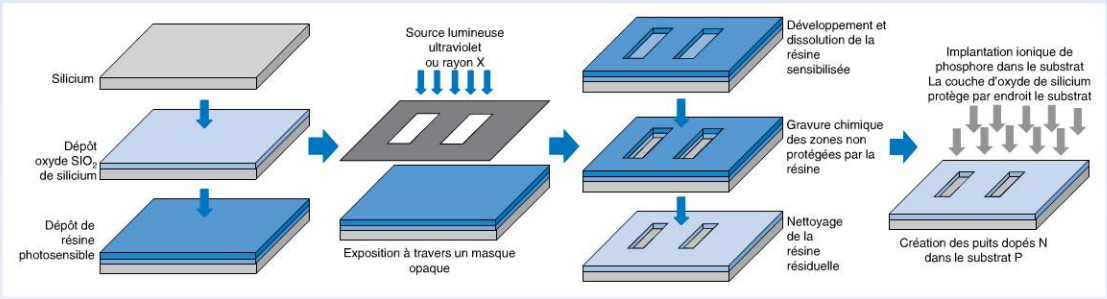
FOCUS Fabrication d'un circuit intégré

Pour fabriquer un circuit intégré de nombreuses étapes sont nécessaires. Les principales sont : la production d'un barreau de silicium monocristallin très pur, après découpe en tranche de ce barreau la réalisation des différentes zones de dopage du silicium pour former les transistors, puis la réalisation des métallisations qui constituent les contacts entre les composants élémentaires comme les transistors, puis après découpe et dépose de chaque puce dans un boîtier, une greffe de fils d'or (bounding) est réalisée entre les broches du boîtier et la puce, enfin, afin de protéger la puce de toute impureté, celle-ci est encapsulée dans le boîtier. Chaque grande étape est complexe et nécessite des équipements très coûteux.



Les grandes étapes de la fabrication d'un circuit intégré

Les phases les plus complexes sont les phases appelées gravure et métallisation. Pour mémoire un transistor MOS canal N est réalisé sur un substrat P dans lequel on réalise des puits N qui deviendront la source et le drain. Pour réaliser ces puits on utilise une technique de photolithogravure. Les figures ci-dessous illustrent les étapes nécessaires à la réalisation des puits N dans un substrat P pour la réalisation de transistors MOS canal N.



Pour la réalisation, par exemple, d'un transistor MOS canal P Il faut dans un premier temps réaliser un large puits N dans le substrat P ensuite aménager deux puits P dans la zone N réalisée précédemment. Après la réalisation des zones de dopage, il faut réaliser les grilles en polysilicium. Pour cette réalisation un masque de dépôt est confectionné. Une fois les transistors réalisés, plusieurs étapes sont nécessaires pour réaliser les différents niveaux de métallisation. La première consiste également à déposer une couche d'oxyde de silicium qui a la propriété d'être très isolante. Ensuite par photolithogravure on y pratique des trous de connexion. Puis par un masque représentant les liens métalliques on dépose de l'aluminium qui va pénétrer jusque dans les trous de connexion. Pour chaque nouveau niveau de métal on procède aux mêmes étapes : dépôt d'un isolant puis confection des points de connexion et enfin dépôt de métal. Lorsque l'ensemble des étapes de métallisation est achevé on procède à une dernière étape avant l'encapsulation : celle de passivation qui consiste à déposer un isolant qui a pour rôle de protéger la puce de toutes les impuretés et polluants atmosphériques.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

11.1 La bascule D est un élément à fonctionnement :

- ☐ **a.** asynchrone
- ☐ **b.** synchrone
- ☐ **c.** transitoire

11.2 Les entrées reset et preset d'une bascule sont :

- ☐ **a.** asynchrone
- ☐ **b.** synchrone
- ☐ **c.** sensibles sur front

11.3 Le temps de propagation d'une bascule D est le temps qui s'écoule :

- ☐ **a.** entre le front sensible d'horloge et le changement d'état en sortie
- ☐ **b.** entre le changement d'état de l'entrée D et le changement d'état correspondant en sortie
- ☐ **c.** entre la fin du cycle d'horloge et le changement d'état de la sortie

11.4 Les paramètres t_{SU} et t_H sont respectivement :

- ☐ **a.** le temps de propagation des entrées reset et preset pour l'état bas t_{SU} et pour l'état haut t_H.
- ☐ **b.** le temps de propagation de la sortie pour un changement sur preset et le temps de propagation de l'horloge.
- ☐ **c.** le temps de prépositionnement de l'entrée avant le front d'horloge et de maintien après le front d'horloge.

11.5 À la différence d'un circuit combinatoire un circuit séquentiel :

- ☐ **a.** comporte une horloge de synchronisation
- ☐ **b.** les états de sorties à un instant donné ne dépendent pas exclusivement des états des entrées au même instant.
- ☐ **c.** comporte obligatoirement des bascules.

11.6 La différence entre les machines de Moore et de Mealy.

- ☐ **a.** La machine de Mealy est identique à celle de Moore sauf pour les sorties qui dépendent à la fois des états de la machine et de ses entrées.
- ☐ **b.** La machine de Mealy a un circuit d'excitation différent de la machine de Moore.
- ☐ **c.** Le graphe d'état d'une machine de Mealy fait apparaître certaines sorties au niveau des transitions entre état.

11.7 Une machine d'état à évolution conditionnelle :

- ☐ **a.** ne dispose pas d'entrées
- ☐ **b.** impose des conditions particulières de fonctionnement
- ☐ **c.** comporte des entrées conditionnant les transitions entre les états.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

11.1 **b.** La bascule D est une fonction de base des circuits séquentiels et nécessite une horloge qui synchronise l'évolution des sorties avec celui du signal périodique d'horloge.

11.2 **a.** L'entrée reset permet une mise à zéro asynchrone de la bascule. Tandis que l'entrée preset permet une mise à un asynchrone de la bascule.

11.3 **a.** Le temps de propagation est le temps entre le front sensible d'horloge et le changement d'état en sortie correspondant.

11.4 **c.** t_{SU} et t_H sont respectivement le temps de pré-positionnement de l'entrée avant le front d'horloge et celui de maintien de l'entrée après le front d'horloge.

11.5 **b.** Pour un circuit séquentiel, les états de sorties à un instant donné ne dépendent pas exclusivement des états des entrées au même instant.

11.6 **a.** et **c.** La machine de Mealy est identique à celle de Moore sauf pour les sorties qui dépendent à la fois des états de la machine et de ses entrées. De plus, les sorties de type Mealy sont représentées au niveau des transitions, au-dessous des entrées dont elles dépendent.

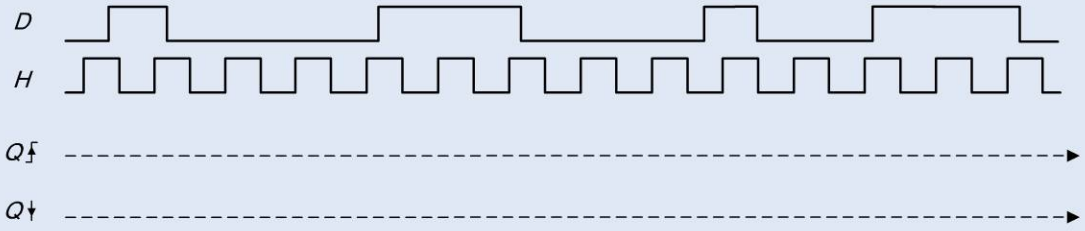
11.7 **c.** Une machine d'état à évolution conditionnelle comporte des entrées qui vont obligatoirement conditionner les transitions entre les états.

Copyright © 2015 Dunod.

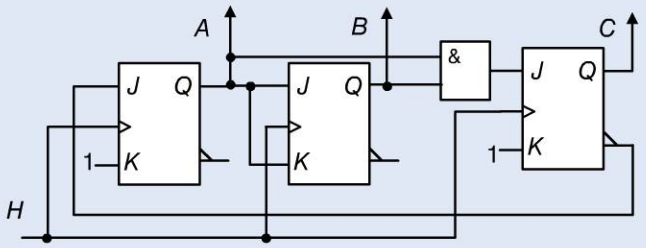
EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 409).

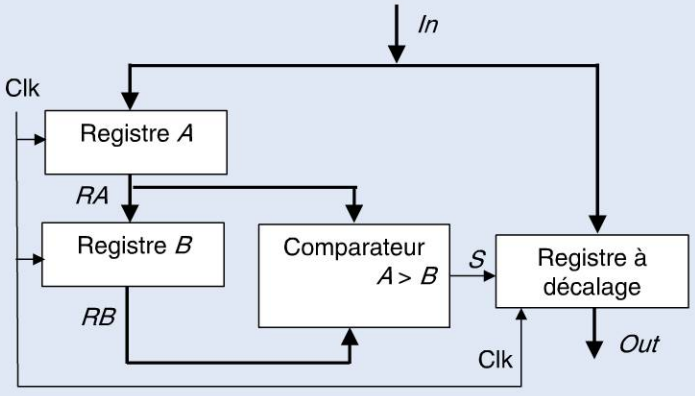
11.1 Analyse du fonctionnement d'une bascule D. La figure suivante présente l'évolution temporelle de l'entrée *D* d'une bascule ainsi que de l'horloge *H*. Représenter la sortie *Q* pour les deux cas suivant : bascule sensible sur front montant et sensible sur front descendant.



11.2 Représenter pour le circuit ci-dessous le chronogramme de *A*, *B*, *C* et *H* où *H* est un signal d'horloge. Conclure sur le nombre et la valeur numérique des états du cycle.



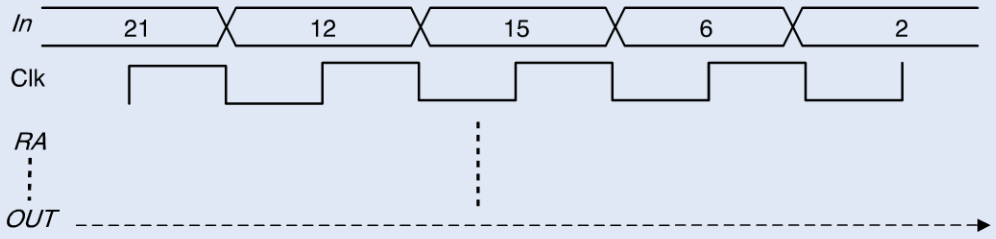
11.3 Le circuit ci-dessous est composé de deux registres simples, d'un registre à décalage à droite et d'un comparateur. Le signal *S* détermine la fonction de chargement ou de décalage à droite réalisée par le registre suivant la table de vérité proposée.



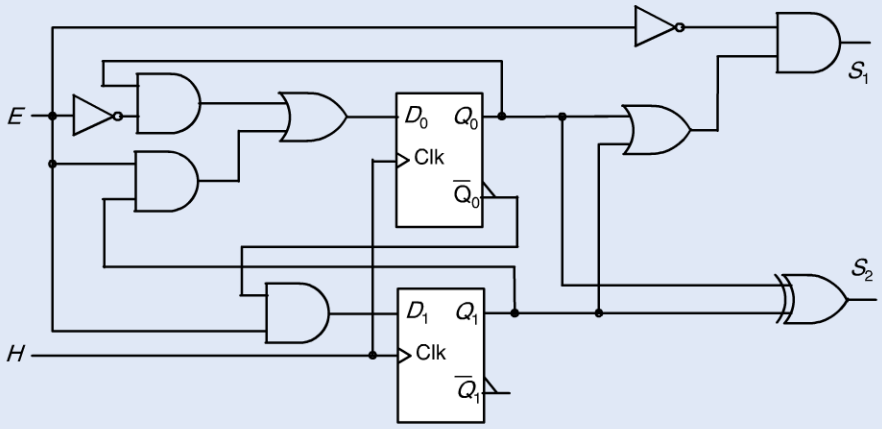
Registre à décalage		
Clk	*S*	Fonction
L	X	Mémoire
H	X	Mémoire
↑	1	Décalage
↑	0	Chargement parallèle

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Le chronogramme ci-dessous représente, une succession de données à l'entrée In du circuit, ainsi que l'horloge Clk. Compléter le chronogramme avec les signaux *RA*, *RB*, *S* et *Out*.



11.4 Analyser le circuit ci-dessous et établir les équations du circuit d'excitation, la table de transition et enfin le graphe des états.



11.5 Pour générer le signal *S* suivant à partir de l'horloge *H* :

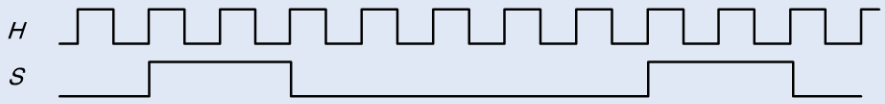
Représenter le graphe des états.

Établir la table de transition.

En déduire les équations logiques du circuit d'excitation et du circuit de sortie.

Représenter un chronogramme des états du circuit avec sa sortie.

Le temps de propagation des portes et des bascules est de 5 ns, t_{SU} et t_H sont de 4 ns. Déterminer la fréquence maximale de l'horloge à partir de laquelle le circuit risque de présenter des dysfonctionnements.



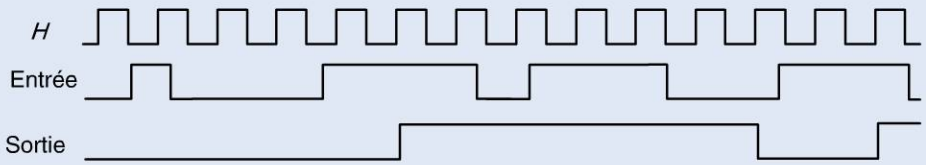
Copyright © 2015 Dunod.

11.6 Gestion d'un ascenseur simplifié. Soit Mo et De, les commandes binaires des actionneurs de montée et de descente, respectivement, d'un ascenseur. Soit h et b, les contacts de fin de course haut et bas de l'ascenseur. Enfin, m et d sont des contacts du tableau de commande.

Lorsque l'ascenseur est au repos en bas, si m est activé la commande Mo est activée. Mo est actif tant que $h = 0$. Dès que $h = 1$ l'ascenseur s'arrête.

Lorsque l'ascenseur est au repos en haut, l'activation de d démarre le processus de descente en activant De et ceci tant que b n'est pas activé. Lorsque $b = 1$ l'ascenseur s'immobilise et le système se retrouve dans l'état de repos initial. Représenter le graphe des états décrivant le système séquentiel de fonctionnement de l'ascenseur.

11.7 Filtre non-linéaire d'impulsions parasites. L'objectif est de concevoir un circuit qui transcrit en sortie le signal d'entrée avec un léger retard à condition que les impulsions positives ou nulles soient de durée supérieure à T. La figure ci-dessous illustre cet objectif. Étudier le graphe des états de ce circuit.

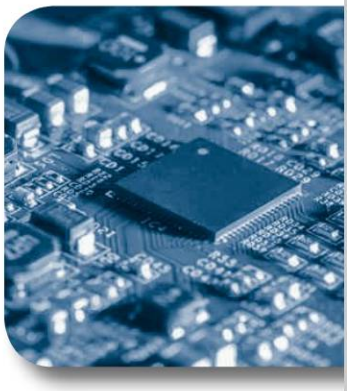


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Copyright © 2015 Dunod.

Chapitre 12

Les technologies des circuits numériques



Objectifs

Après la présentation des méthodes et des principes utilisés pour la conception des fonctions numériques nous présentons ici les circuits électroniques actuels utilisés pour la réalisation concrète des fonctions numériques. Les technologies numériques ont, dans un passé proche, utilisé des transistors bipolaires pour être quasi totalement être remplacés par des transistors MOS. Au fil des dernières décennies, les technologies de circuits numériques se sont très fortement améliorées sur le plan de la densité d'intégration et surtout de la manière de les adapter aux problèmes à résoudre. Nous présentons également les circuits PLD et FPGA qui présentent l'avantage d'être configurables pour répondre aux besoins de l'application. Pour finir, nous présentons les technologies de mémoires à semi-conducteurs et leurs applications dans les fonctions séquentielles.

Copyright © 2015 Dunod.

fiche 94

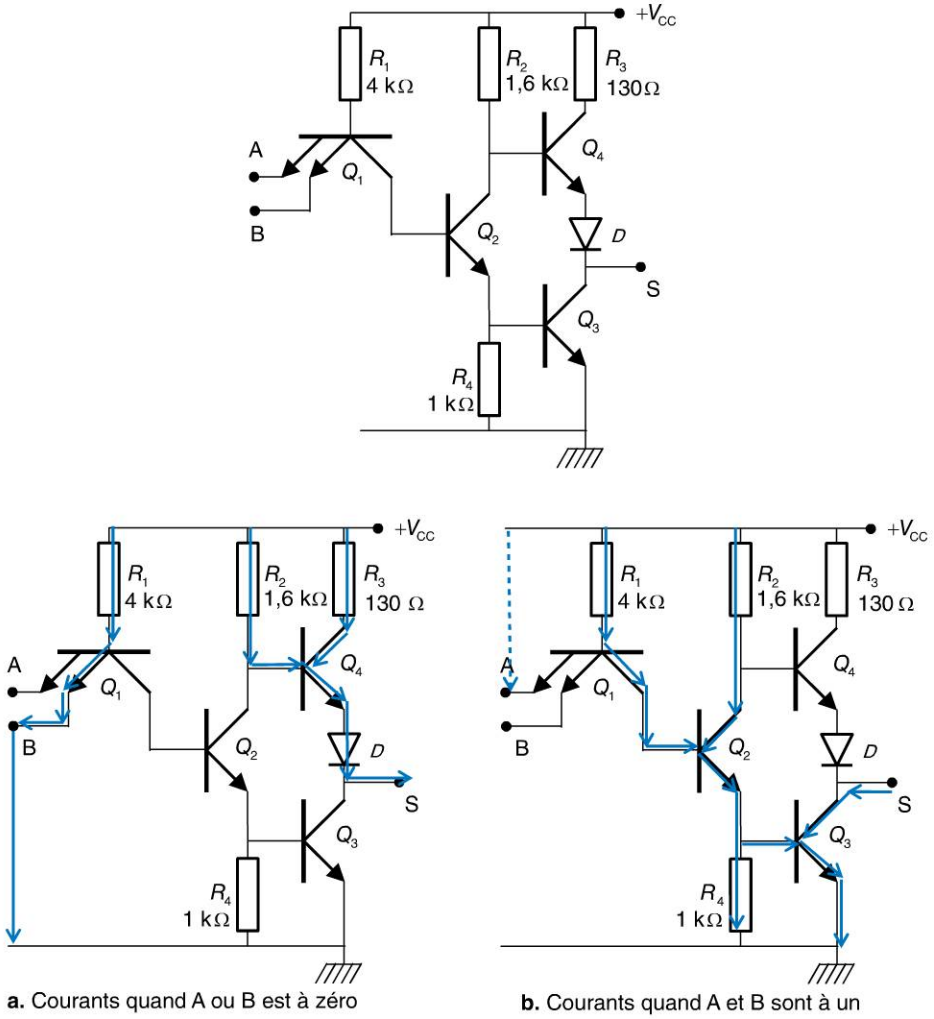
Circuits TTL et CMOS

Pour la réalisation physique des circuits, plusieurs technologies se sont succédé. La technologie dominante actuellement est sans conteste la technologie CMOS. Avant de présenter cette technologie nous allons présenter une technologie qui a dominé les années 1980 et qui joue encore un rôle.

1. La porte TTL

Fiche 34

La technologie TTL (*Transistor Transistor Logic*) est apparue en 1965 et fait suite à la technologie DL (*Diode Logic*) qui était purement passive (sans amplification) puis à la technologie DTL où un transistor bipolaire jouait le rôle d'amplificateur. Avec la technologie TTL toute la logique est réalisée par des transistors. Cette technologie suivra différentes évolutions jusqu'en 1982 avec la variante AS et ALS (*Advanced Schottky*). Depuis, elle a progressivement disparu et reste utilisée dans les technologies BiCMOS (bipolaire CMOS).



a. Courants quand A ou B est à zéro

b. Courants quand A et B sont à un

Figure 94.1

La figure 94.1 présente la structure de la porte TTL standard. Deux cas se présentent :

- Lorsque l'une des entrées est reliée à zéro (figure 94.1.a), la jonction base-émetteur

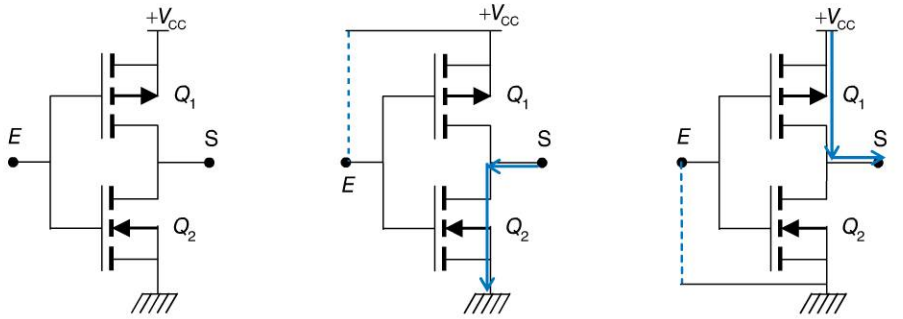
Copyright © 2015 Dunod.

de Q_1 conduit, ce qui entraîne le blocage de Q_2 entraînant la conduction de Q_4 et le blocage de Q_3. Ainsi, la sortie passe à V_{CC}, ce qui correspond à un « 1 » logique.

- Lorsque les deux entrées sont à un (figure 94.1.b) la jonction base-émetteur de Q_1 se bloque et la jonction base-collecteur alimente Q_2 qui va saturer. Le courant I_e de Q_2 crée une tension de polarisation de Q_3 qui va également saturer. Grâce à la diode en série avec Q_4, la tension à la base de ce transistor sera insuffisante pour le faire conduire. Ainsi, la sortie sera égale à zéro logique. La fonction de la porte sera donc : $S = \overline{A \cdot B}$.

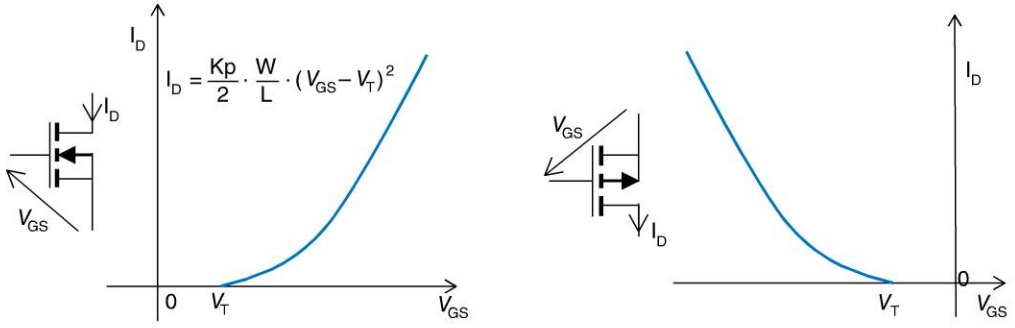
2. La porte logique CMOS

La technologie CMOS est apparue en 1968 avec la famille de circuits CD4000. Au début très lente comparée à la technologie TTL, elle a fini, au fil des décennies, par supplanter cette dernière. Actuellement, 98 % des circuits numériques utilisés sont basés sur la technologie CMOS. La structure de base de la technologie MOS est caractérisée par la fonction inverseur. Elle est constituée (figure 94.2) de deux transistors : Q_1, un MOS canal P et Q_2 un MOS canal N. L'association complémentaire de MOS N et de MOS P a donné son nom à la famille technologique CMOS pour « *Complementary MOS* ». Leurs caractéristiques (figure 94.3) permettent de comprendre le comportement de la porte pour les deux états logiques d'entrée.



a. Courants pour $E = 1$ **b.** Courants pour $E = 0$

Figure 94.2 Schéma structurel d'une porte inverseuse et conductions pour *E* à 0 et 1



a. Caractéristique du MOS canal N **b.** Caractéristique du MOS canal P

Figure 94.3 Caractéristiques $I_D = f(V_{GS})$ des transistors MOS canal N et P

Kp, W, L et V_T sont des constantes de fabrication. Ainsi, on constate pour la porte composée d'une paire complémentaire de transistors MOS, que lorsque $E = 1$ $V_{GS} = Vcc$ pour Q_2 alors qu'il est nul pour Q_1 entraînant la mise à zéro de S. Inversement, lorsque $E = 0$, $V_{GS} = 0$ V pour Q_2 et à $-Vcc$ pour Q_1 ce qui met S à Vcc donc à un logique. Le circuit fonctionne ainsi en inverseur logique. Par ailleurs, le courant dans les transistors est nul pour les états stables (0 ou 1) et seul le changement d'état est consommateur d'énergie.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 95 La classification des circuits numériques

Fiche 94

La famille CMOS est la famille dominante en 2014 pour les circuits numériques. Au fil des années, depuis 1970, de nombreux développements ont eu lieu et plusieurs catégories de circuits intégrés coexistent. Dans la suite seront présentées deux manières de classer les circuits numériques : soit par leur densité d'intégration, soit par leur destination finale.

1. SSI, LSI et autres VLSI

Au début des années 1960, les premiers circuits ne comportaient que quelques transistors (bipolaires à l'époque) ils étaient nommés SSI (*Small Scale Integration*). À la fin des années 1960, les circuits intégraient quelques centaines de transistors ; ce sont les MSI (*Medium Scale Integration*). Le terme de LSI (*Large Scale Integration*) apparut au cours des années 1970 avec des circuits intégrant plusieurs milliers de transistors. Avec des circuits de plusieurs centaines de milliers de transistors, au début des années 1980, on parle de circuits VLSI (*Very Large Scale Integration*). Au-dessus d'un million de transistors c'est le terme d'ULSI (*Ultra-Large Scale Integration*) qui est proposé. En synthèse :

- Les **SSI** sont des circuits contenant quelques portes logiques.
- Les **MSI** contiennent une fonction plus complexe comme le multiplexeur ou le comparateur.
- Les **LSI** peuvent être de petites mémoires de quelques koctets ou les premières générations de microprocesseurs.
- Les **VLSI** sont les processeurs de seconde génération, les mémoires de plusieurs Mbits.
- Les **ULSI** sont les processeurs de dernière génération ou les FPGA présentés dans les fiches suivantes.

2. La classification selon l'usage

Pour répondre à une application, l'ingénieur des années 1960 disposait de deux grandes solutions : soit utiliser des fonctions génériques (portes, etc.) qu'il interconnecte au moyen d'une carte dite « circuit imprimé », soit il étudie un circuit intégré répondant exactement à l'application souhaitée. La demande de circuits intégrés pour les programmes militaires et spatiaux était très importante dans ces années-là. Toutefois, la conception et fabrication des puces nécessitent de nombreuses étapes en particulier pour réaliser sur le silicium les différentes zones dopées et les métallisations. Ceci entraîne des coûts de développement très important. Pour remédier à cela plusieurs voies ont été explorées et ont donné lieu aux familles de circuits actuels. Il ne reste pas moins que l'on distingue toujours les circuits standards et les circuits spécifiques à l'application. La figure 95.1 présente ces deux catégories et souligne l'enrichissement de la famille des circuits spécifiques à l'application.

Copyright © 2015 Dunod.

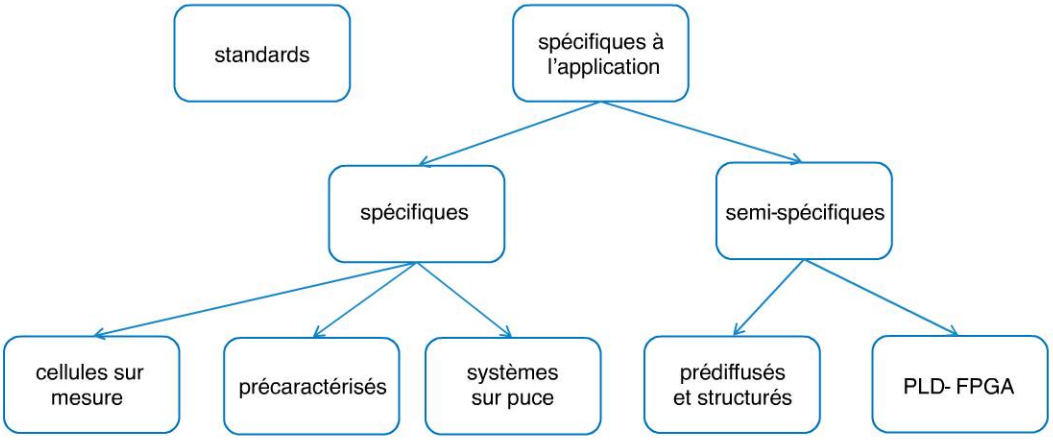


Figure 95.1

- Les circuits standards sont des composants génériques tels que microprocesseurs, mémoires, etc. Leur conception et fabrication à grande échelle permettent de réduire les coûts et ainsi de répondre à des applications à très faible volume (à partir de l'unité)

Les circuits spécifiques à l'application, à la différence des circuits standards, sont conçus pour répondre à une application ou une famille d'applications. Ils se déclinent en deux catégories : les spécifiques et les semi-spécifiques. Eux-mêmes se déclinent en cinq sous-catégories :

- La conception de cellules sur mesure est la plus coûteuse car elle oblige à une étude jusqu'au niveau transistor qui allonge les temps de conception. Elle est aussi la plus performante à tous points de vue (rapidité, consommation, densité).
- La conception à base de cellules pré-caractérisées exploite, au sein des outils de CAO, une bibliothèque de composants génériques réduisant du même coup les temps de conception par rapport à la conception au niveau transistor. En revanche, les coûts de fabrication restent élevés.
- Les circuits prédiffusés ou actuellement les réseaux structurés sont basés sur le principe que les fonctions logiques sont toujours construites sur la base de portes logiques ou de transistors MOS. Pour réduire les coûts de fabrication, le principe consiste à utiliser pour toutes les applications la même base de circuits contenants une matrice d'innombrables portes logiques non encore interconnectées. Ainsi, seules les interconnexions seront donc spécifiques à l'application. Cela réduit les coûts à répercuter.
- Les circuits programmables ou reconfigurables sont en réalité des circuits standards qui, moyennant une configuration, permettent de réaliser des fonctions spécifiques. Apparus en 1978 avec les PAL (*Programmable Array Logic*), les circuits FPGA et PLD actuels feront l'objet des deux fiches suivantes.
- Plus récemment, le terme de SoC qui signifie « *System on Chip* » désigne des circuits intégrant la totalité des composants (processeur, périphériques, RAM, ROM…) d'un ordinateur sur une même puce de circuit. On exploite encore davantage la réutilisation de fonctions.

Fiche 96 et 97

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 96

Les circuits PLD

Très tôt les ingénieurs micro-électroniciens furent confrontés aux problèmes du temps de développement et des coûts de fabrication des circuits intégrés. Ceci a fait émerger l'idée de réaliser une technologie qui permettrait d'augmenter la flexibilité des circuits. Le premier type de circuits configurables était basé sur des fusibles. Dans la suite nous présenterons les différentes technologies configurables ou programmables et nous développerons plus particulièrement les technologies FPGA dans la fiche suivante.

Fiche 97

1. Les premiers circuits programmables

C'est en 1978 que les premiers circuits configurables firent leur apparition avec la technologie PAL (*Programmable Array Logic*) à fusibles. L'organisation générale d'un réseau programmable PAL est déduite de la forme canonique des équations logiques issues d'une table de vérité. Les équations étant écrites sous la forme de sommes de produit, on observe sur la figure 96.1.a que le PAL comporte une partie « et » logique suivie de « ou » logiques. La programmation est définitive et consiste à faire claquer les fusibles adéquats. La figure 96.1.b présente un exemple de programmation où les fusibles intacts sont représentés par des croix.

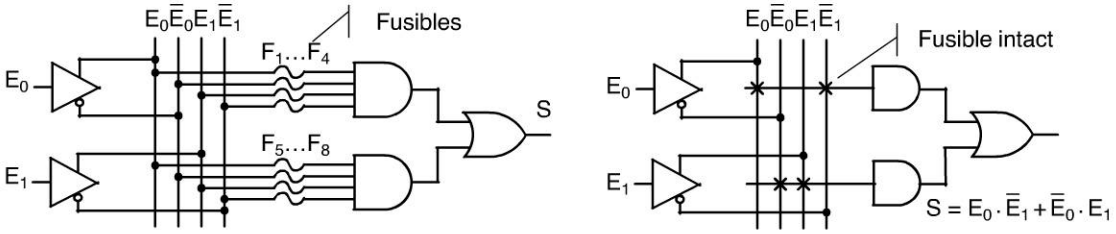


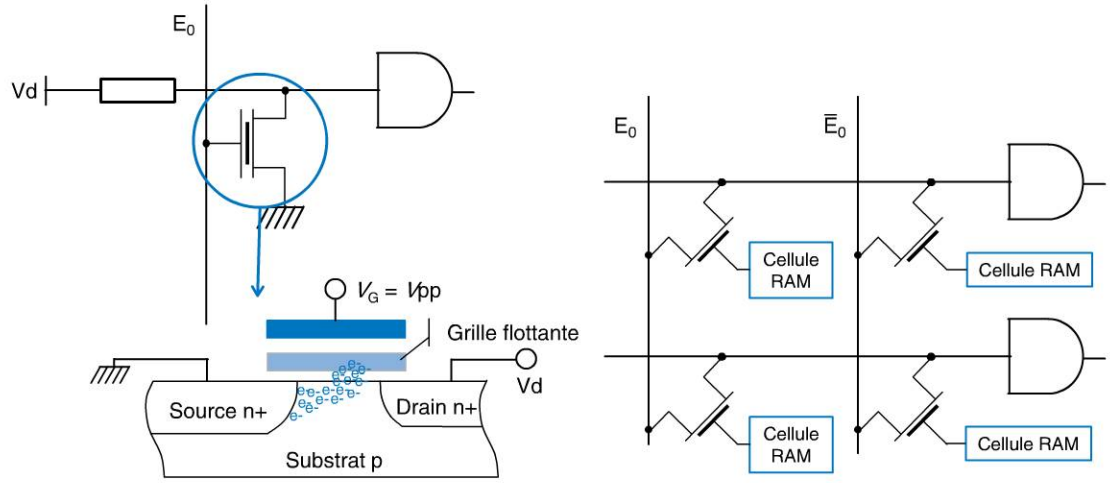
Figure 96.1

2. PLD et CPLD modernes

La technologie des fusibles a aujourd'hui disparu au profit de trois grandes familles : les anti-fusibles, les PLD flash, et les SRAM. L'anti-fusible est à l'inverse du fusible un contact définitif réalisé au moment de l'opération de programmation par l'utilisateur, avec un équipement adéquat. Pour la flash, c'est un transistor à grille flottante (figure 96.2.a) qui ferme le contact. La grille flottante est le siège, sous certaines conditions, d'une conduction par effet tunnel. Une fois les charges piégées dans la grille flottante, le transistor conserve son état même en l'absence d'alimentation. Pour la SRAM c'est un transistor MOS lié à une cellule mémoire (figure 96.2.b) qui ferme le contact. La technologie SRAM est reconfigurable à volonté, quant à la flash elle l'est entre 1 000 et 1 million de fois. La flash est, de plus, non-volatile mais plus lente à la programmation que la SRAM.

Pour réaliser des fonctions séquentielles, une bascule D a été ajoutée à la sortie de chaque « ou » la sortie de la bascule était renvoyée dans le réseau de programmation pour réaliser des machines d'état. Cette structure a eu dans les années 1980 et 1990 un grand succès avec les circuits 22V10 (figure 96.3).

Copyright © 2015 Dunod.



a. PLD flash et transistor à grille isolée **b.** PLD SRAM

Figure 96.2

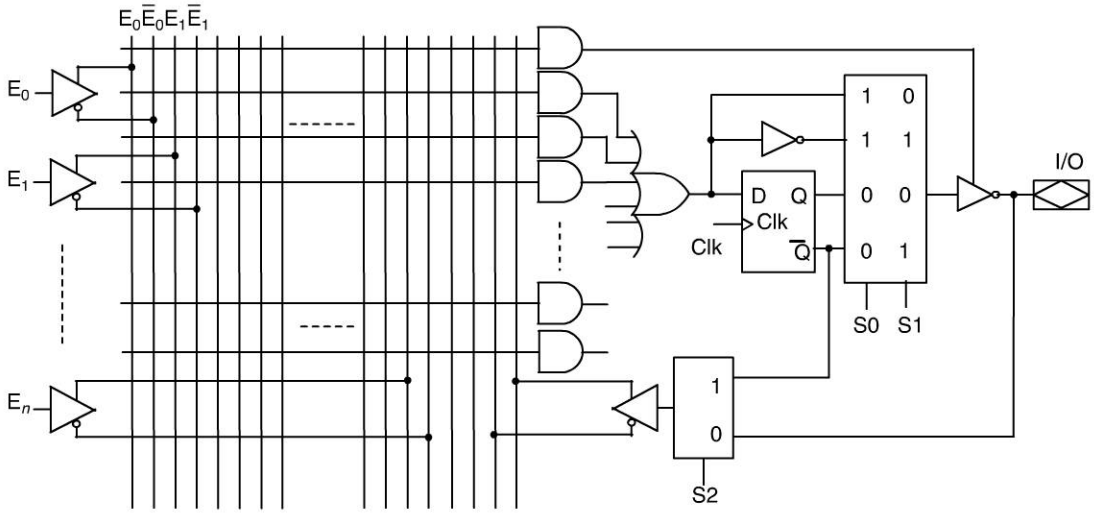


Figure 96.3

Enfin, les CPLD (*Complex PLD*) modernes sont le regroupement de plusieurs PAL-registre avec un réseau d'interconnexion programmable (figure 96.4).

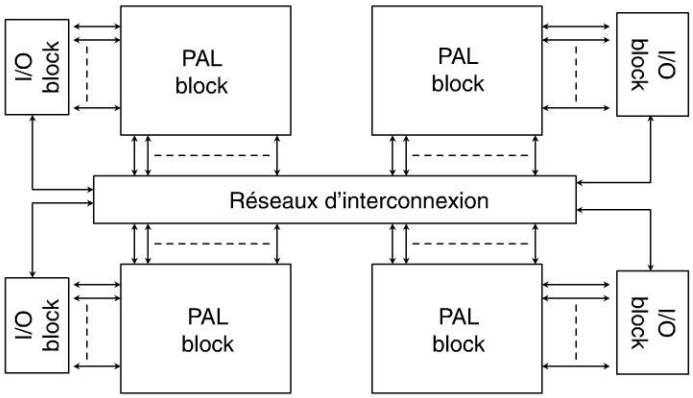


Figure 96.4

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 97

Les circuits FPGA

En 1985, la société XILINX propose un nouveau type de circuit configurable : les FPGA (*Field Programmable Gate Array*). Ce nouveau type de circuit a réellement commencé à faire parler de lui à partir de 1991 avec la famille XC4000 de Xilinx et en 1992 avec la famille Flex8K d'ALTERA. Depuis ces circuits n'ont cessé de se complexifier et d'apporter des fonctionnalités nouvelles. La suite présente la structure spécifique des FPGA par rapport aux CPLD et leur évolution jusqu'à nos jours.

1. La structure de base d'un FPGA

Les FPGA, dans le concept, s'inspirent des réseaux pré-diffusés où toutes les puces sont identiques et couvertes d'un réseau matriciel de portes logiques et seules les interconnexions électriques sont spécifiques à l'application. Dans un FPGA le réseau d'interconnexion comporte des matrices programmables d'interconnexion. Et des blocs logiques élémentaires sont répartis sur toute la surface de la puce. Ces blocs (figure 97.1) sont également configurables grâce aux multiplexeurs mais surtout grâce à des générateurs de fonctions à base de LUT (*Lookup Table*). La conception d'une application pour une cible FPGA est par principe indissociable de l'outil de CAO associé. En effet, ce sont les outils de CAO qui se chargent de décomposer les équations logiques pour les répartir dans les blocs logiques (phase de placement) puis de trouver les chemins d'interconnexion pour relier les blocs entre eux (phase de routage). Ils génèrent ensuite un fichier binaire de configuration propre au circuit cible choisi (bitstream de programmation).

Fiche 100

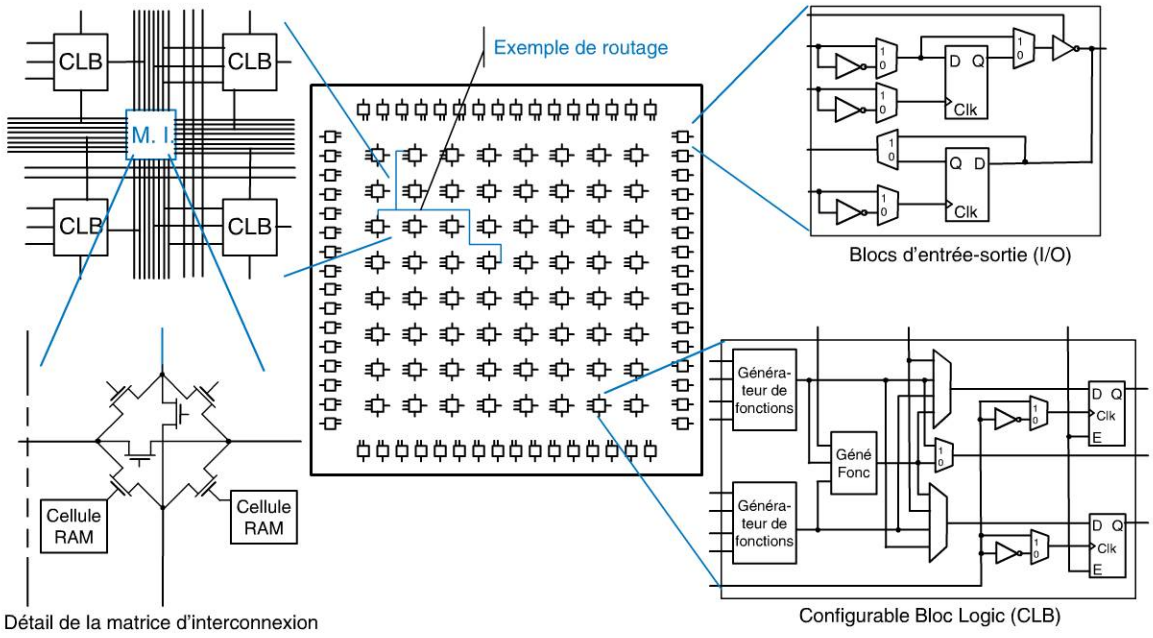


Figure 97.1

Copyright © 2015 Dunod.

2. L'évolution des FPGA vers les SOPC

Les premières générations de FPGA étaient composées (figure 97.1) de LUT, multiplexeurs, bascules D et de chaînes de retenue rapide (opérateur d'addition). À partir de 1999, les circuits intègrent des blocs de mémoire RAM. Depuis 2002, les FPGA intègrent également des blocs additionneurs/soustracteurs, des multiplieurs, des boucles à verrouillage de phase (PLL) et des ports de transfert de données. Certains FPGA intègrent également des processeurs (powerPC ou ARM) au niveau CMOS (figure 97.2). Les processeurs peuvent aussi être synthétisés dans les blocs logiques comme le NIOS chez ALTERA ou le microblaze chez XILINX. Le circuit peut avec toutes ces ressources être utilisé tel un système complet on parle de SoPC (*System on Programmable Chip*)..

Fiche 98

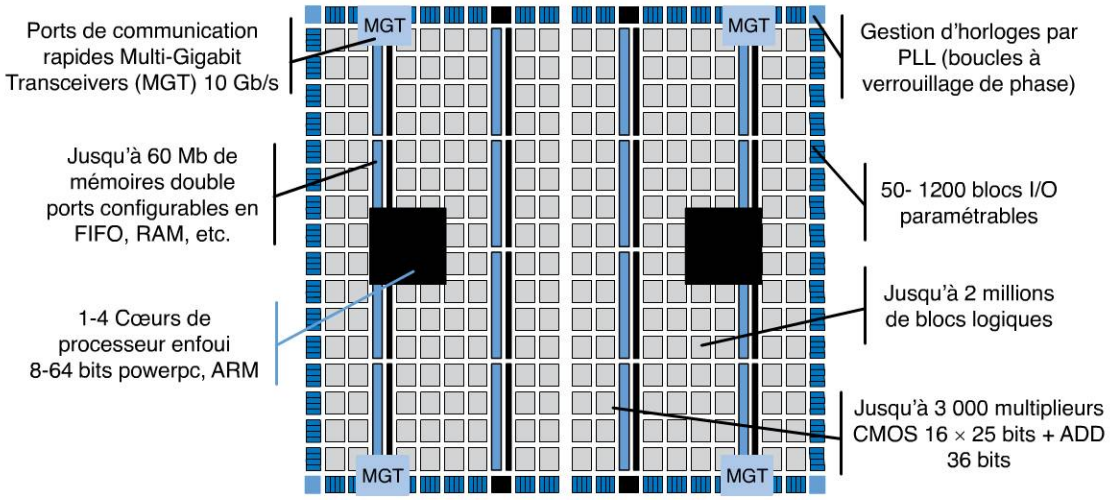
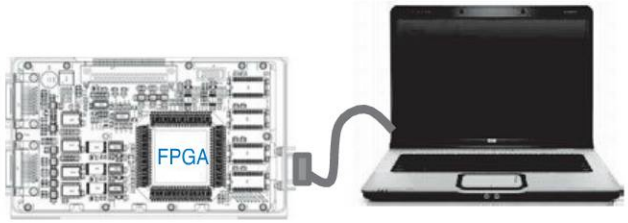


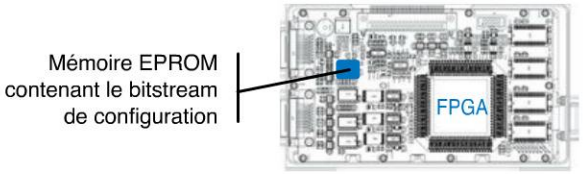
Figure 97.2

3. La configuration des FPGA

La configuration du FPGA est l'opération nécessaire pour charger dans les LUT et dans les mémoires du réseau d'interconnexion les données spécifiques à l'application. La configuration est soit globale ou partielle et peut se faire en dynamique (au cours de l'exécution) pour certains FPGA. La figure 97.3 présente les deux principaux cas d'utilisation : en esclave (figure 97.3.a) ou en autonome (figure 97.3.b).



a. Configuration en esclave par l'ordinateur maître



b. Configuration autonome par une mémoire locale

Figure 97.3

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 98

Mémoires, notions générales

Avec le développement des ordinateurs dans les années 1950 le besoin de mémoriser les données binaires s'est très vite fait ressentir. La technologie des mémoires à tores magnétiques a très largement été utilisée à cette époque. Toutefois elle souffrait d'un problème d'encombrement. Les mémoires à bandes magnétiques ont également été longtemps utilisées. Cette fois, c'était la lenteur d'accès aux données qui pénalisait cette technologie. L'arrivée des composants semi-conducteurs a donné lieu à de nombreuses familles de circuits mémoire. C'est en 1965 qu'apparut le premier circuit mémoire intégré. Il s'agissait d'un circuit à lecture unique (ROM). Les paragraphes suivants détaillent les notions générales sur les circuits mémoire ainsi que les technologies sous-jacentes.

1. Définitions

La mémoire idéale est celle dont la capacité de stockage par unité de volume est proche de l'infinie, son temps de lecture et d'écriture proche de 0, sa consommation proche de zéro, son temps de rétention sans alimentation proche de l'infini. Évidemment, cette mémoire n'existe pas et malheureusement toutes les solutions technologiques qui se sont développées au fil du temps présentent un point fort au détriment des autres points.

La capacité de stockage

La capacité ou taille mémoire, est exprimée sous la forme d'une puissance de deux. Puis, pour simplifier la notation, par kilo, méga, giga et tera où : kilo s'écrit k, $k = 2^{10}$, Méga s'écrit M, $M = 2^{20}$, Giga s'écrit G, $G = 2^{30}$ et Tera s'écrit T, $T = 2^{40}$.



La notation en octet

L'accès étant historiquement organisée par données codées sur 8 bits, c'est-à-dire un octet. La notation souvent utilisée est ko, Mo, Go, To où le « o » représente un octet. L'accès n'est actuellement plus en octet cependant la notation est restée dans les usages.

Le mode d'utilisation de la mémoire

Certaines mémoires sont à lecture seules ROM (*Read Only Memory*) ; les données y sont inscrites à la fabrication du circuit. D'autres sont à lecture et écriture. Enfin certaines sont à programmation (une seule écriture) puis lecture seule : PROM.

Le mode d'accès aux données

Trois grandes catégories de mémoires existent. Les plus répandues sont les mémoires à accès aléatoire, appelées RAM (*Random Acces Memory*). L'accès en écriture ou en lecture d'une RAM se fait par l'application d'une adresse physique de rangement. On trouve également le mode d'accès séquentiel obligatoire pour les technologies à bandes magnétiques, il est encore utilisé pour la synchronisation des files d'attente dans les systèmes communicants et s'appelle communément FIFO (*First In First Out*). Le lieu du stockage n'est pas connu et on conserve l'ordre chronologique des données. Enfin, les mémoires associatives, utilisées pour les zones de cache des processeurs, sont

Copyright © 2015 Dunod.

caractérisées par l'association d'une étiquette d'identification à chaque donnée à écrire ou lire.

On appelle aussi mémoires CAM (*Content Adressable Memory*), les mémoires associatives.

Le temps de rétention ou volatilité

Il est d'usage de distinguer deux catégories de mémoires : les volatiles et les non-volatiles. Les mémoires volatiles nécessitent une alimentation électrique pour maintenir l'information stockée. Les non-volatiles maintiennent l'information même en l'absence d'alimentation. Les mémoires volatiles se subdivisent en deux sous-catégories sur le plan du temps de rétention. Les mémoires statiques (SRAM, *Statique RAM*) qui maintiennent leur information tant que l'alimentation est présente. Les mémoires dynamiques (DRAM, *Dynamic RAM*) dont le temps de rétention est court et caractérisé par une perte de l'information même en présence d'alimentation. Elles nécessitent donc, un rafraîchissement de la donnée inscrite par la mise en œuvre d'un cycle de lecture et réécriture..

Fiche 99

Le temps d'accès

On distingue le temps d'accès en écriture et en lecture. Dans les deux cas, il s'agit du temps s'écoulant entre le début de la phase d'écriture ou de lecture et l'écriture effective dans la mémoire ou l'apparition de la donnée en sortie.

2. L'architecture générale d'une mémoire à accès aléatoire

L'architecture générale d'une mémoire RAM est présentée figure 98.1.

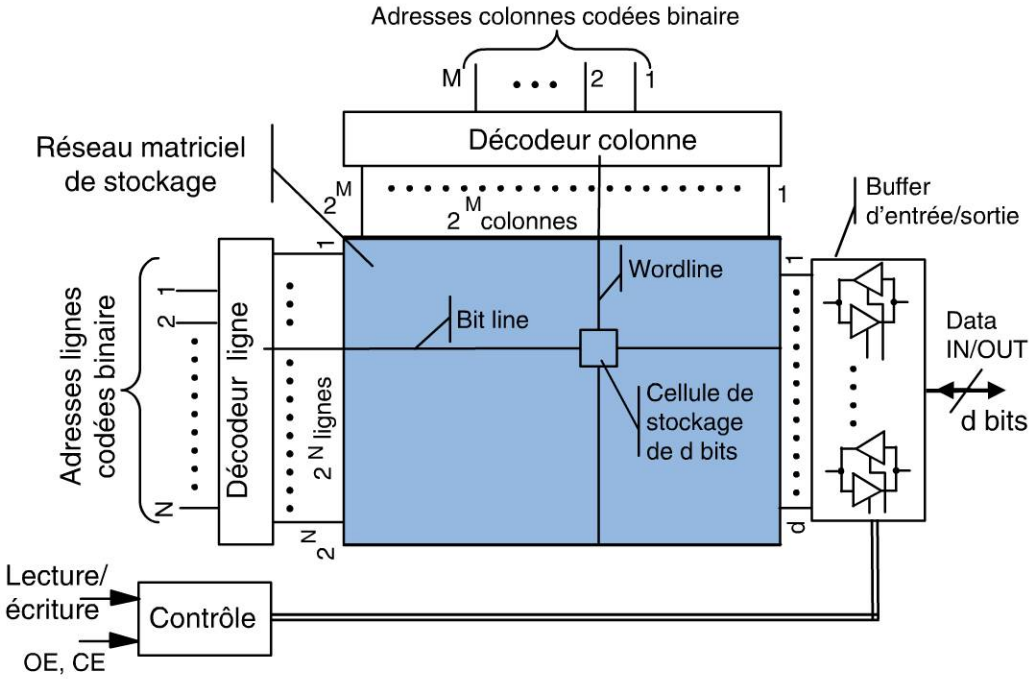


Figure 98.1

Elle est composée de la zone de mémorisation (en bleu) proprement dite, des décodeurs d'accès ligne et colonne, et des tampons (buffers) d'entrée/sortie. Le décodage ligne-colonne permet de pointer l'ensemble de cellules mémoires désigné par l'adresse appliquée sur le bus d'adresse. Une logique de contrôle positionne les tampons soit en entrée, soit en sortie, suivant la demande écriture ou lecture respectivement.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

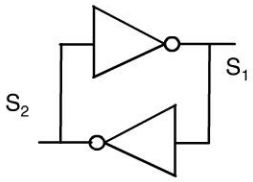
fiche 99

Mémoires RAM et PROM

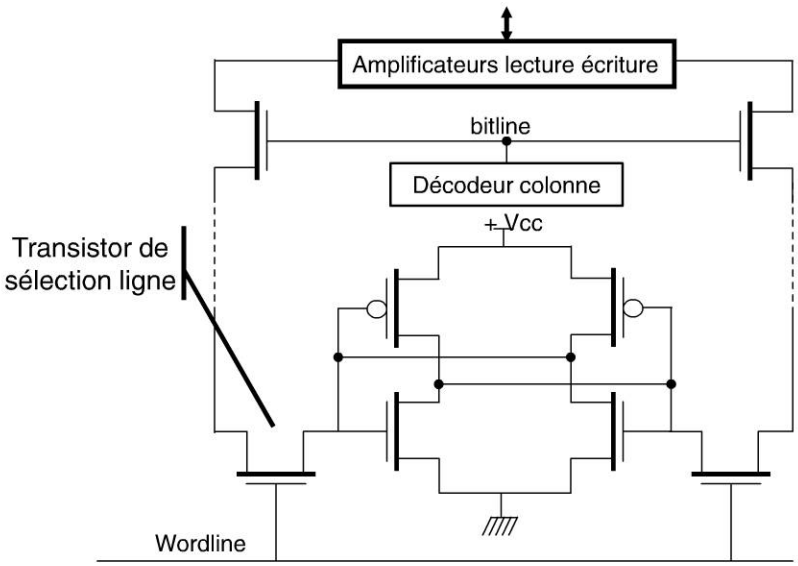
La première mémoire RAM, en 1966 était de type statique et début des années 1970 sont apparues les mémoires dynamiques. La technologie de ces deux types de mémoire est totalement différente tout comme celle des mémoires flash très utilisées dans ce que l'on appelle les clés USB. Le détail de ces technologies fait l'objet des paragraphes suivants.

1. La technologie SRAM

Les mémoires SRAM sont organisées de façon matricielle. La cellule élémentaire de un bit est présentée figure 99.1. Elle s'appuie sur un double inverseur logique monté en tête-bêche (figure 99.1.a). Le maintien de la donnée est obtenu par le simple jeu d'équations logiques : $S_1 = \overline{S_2}$ et $S_2 = \overline{S_1}$. L'écriture d'une valeur oblige à forcer l'état des deux sorties. Le schéma à transistor (figure 99.1.b) résultant et associant les transistors de sélection de ligne permet de comptabiliser les ressources matérielles nécessaires qui sont donc de six transistors MOS par cellule. Deux MOS sont utilisés pour la sélection de la colonne de cellules. On reconnaît au centre les quatre transistors (2 MOS N, 2 MOS P) qui forment les inverseurs en tête-bêche.



a. Principe de la cellule SRAM



b. Schéma d'une cellule SRAM

Figure 99.1

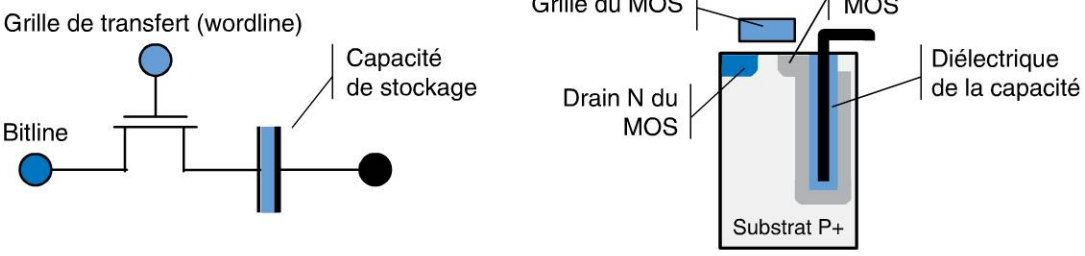
Caractéristiques principales

La taille peut aller jusqu'à 64 Mbits/puce. Le temps d'accès aléatoire peut descendre à 3 ns. Les inconvénients majeurs sont : une consommation par cellule relativement élevée et une densité d'intégration faible due au nombre de transistors à utiliser.

Copyright © 2015 Dunod.

2. La technologie DRAM

L'élément mémoire pour la mémoire DRAM est une capacité. La figure 99.2 présente la structure. La capacité est enfouie dans la profondeur du substrat de silicium.



Principe de la cellule DRAM à un transistor MOS — Vue en coupe de l'intégration sur silicium

Figure 99.2

Les performances de fabrications actuelles permettent de réaliser des cellules de très faible encombrement.

Caractéristiques principales

L'avantage principal qui a fait le succès des mémoires DRAM est sa grande densité d'intégration ainsi un seul transistor contre six sont nécessaires pour réaliser une cellule. Ce qui permet d'obtenir actuellement environ 4 Gbits/puce. Deux caractéristiques pénalisent les DRAM par rapport aux SRAM : la première est le temps de rétention et la seconde est le délai d'accès aux données. La technologie n'étant jamais idéale une capacité se décharge sous l'effet des courants de fuite. Ainsi, le temps de rétention d'une cellule DRAM n'est que de 64 ms. Un mécanisme de rafraîchissement est à prévoir afin de conserver l'intégrité des données. Le délai d'accès à une donnée est également limité par la nature même de l'élément de stockage. En effet, une constante de temps de type R.C où R est la résistance parasite des circuits de charge et C la capacité. Pour répondre à ce délai, de nombreuses techniques d'accès aux données se sont succédé. Actuellement, le débit est très important (1 Gbits/s) mais une latence de trois à six cycles d'horloge est nécessaire pour l'accès à la première d'une série de données.

3. Les mémoires ROM

L'inconvénient des mémoires RAM est leur volatilité. Les mémoires ROM programmables qui se sont imposées sont celles que l'on appelle Flash forme particulière d'EEPROM (*Electric Erasable Programmable ROM*). Elles s'appuient sur les transistors à grille isolée. L'élément mémoire est constitué d'un seul de ces transistors. Elles offrent une grande compacité actuellement de l'ordre de 64 Gbits/puce grâce à une finesse de gravure record (< 18 nm). Le débit d'accès est nettement plus faible que celui des DRAM avec des débits de l'ordre de 40 à 80 Mbits/s souvent plus faible en écriture. Enfin, le temps de rétention est supérieur à dix années sans alimentation.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 100 Les circuits combinatoires à base de RAM

L'application principale des circuits mémoire est évidemment le stockage de l'information. Toutefois, la réalisation de fonctions combinatoires est également une application très répandue. Les paragraphes suivants présentent le principe de cette implémentation.

1. Le principe des tables de transformation

Fiche 98

La fiche 98 présente l'architecture matricielle des mémoires à accès aléatoire. Les données stockées sont localisées à une adresse correspondant au décodage de la valeur binaire appliquée aux entrées d'adresse. La lecture d'une adresse particulière correspond à une combinaison particulière des bits d'adresse. Soit d_x le contenu à l'adresse x. Alors en lecture la sortie sur 1 bit d'une mémoire de taille 2^n s'écrit :

$$S = d_0 \cdot \overline{a_0} \cdot \overline{a_1} \cdots \overline{a_{n-2}} \cdot \overline{a_{n-1}} + d_1 \cdot a_0 \cdot \overline{a_1} \cdots \overline{a_{n-2}} \cdot \overline{a_{n-1}} + d_2 \cdot \overline{a_0} \cdot a_1 \cdots \overline{a_{n-2}} \cdot \overline{a_{n-1}} + \cdots$$
$$+ d_{2^n-2} \cdot \overline{a_0} \cdot a_1 \cdots a_{n-2} \cdot a_{n-1} + d_{2^n-1} \cdot a_0 \cdot a_1 \cdots a_{n-2} \cdot a_{n-1}$$

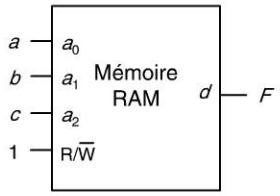
Où $a_{n-1}, a_{n-2} \ldots, a_1, a_0$ sont les bits d'adresse de la mémoire. En choisissant correctement les valeurs $d_0, d_1 \ldots, d_{n-2}, d_{n-1}$ à écrire dans la mémoire il est possible de réaliser toute fonction de n variables appliquées aux adresses de la mémoire. La fonction ainsi réalisée par la mémoire est appelée table de transformation ou plus communément LUT pour *Look Up Table*.

Exemple

Exemple de LUT à trois entrées

La figure ci-dessous représente une mémoire RAM et son contenu. Trois variables a, b, c sont appliquées sur les entrées d'adresse. L'entrée R/$\overline{\text{W}}$ (Read/$\overline{\text{Write}}$) permet le contrôle lecture ou écriture. Avec cette entrée à « 1 » la mémoire est en mode lecture.

d \ a_1a_2	00	01	11	10
a_0 = 0	0	0	1	0
a_0 = 1	1	0	0	0



La fonction ainsi réalisée est : $F = a \cdot \overline{b} \cdot \overline{c} + \overline{a} \cdot b \cdot c$

2. La conception combinatoire à base de LUT

En partant d'un jeu d'équations logiques il est possible de définir le contenu de LUT pour la réalisation matérielle. La taille de la mémoire à utiliser est directement liée aux fonctions à réaliser. Par exemple la réalisation de quatre fonctions combinatoires sur six variables nécessitera une RAM $2^6 = 64 \times 4$ bits où 64 représente le nombre de cellules de 4 bits chacune ; 1 bit par fonction.

La démarche pour une LUT spécifique à l'application

La démarche consiste à établir la table de vérité de toutes les fonctions booléennes. Les variables d'entrée de la table sont ensuite remplacées par les adresses de la LUT et le contenu à écrire dans la LUT sera égal au contenu des sorties de la table de vérité.

Copyright © 2015 Dunod.

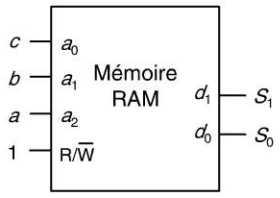
Exemple

Exemple de LUT fixée par l'application

Réalisation des fonctions $S_1 = a \cdot \overline{b} \cdot c + \overline{a} \cdot b + \overline{a} \cdot c$; $S_0 = a \cdot b + \overline{a} \cdot b \cdot c + a \cdot \overline{b} \cdot \overline{c}$; la table de vérité devient :

Adresses $a=a_2$	$b=a_1$	$c=a_0$	$S_1=d_1$	$S_0=d_0$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	1
1	0	0	0	0
1	0	1	1	1
1	1	0	0	1
1	1	1	0	1

Contenu mémoire



La démarche pour des LUT de taille imposées

Pour des LUT de taille a et des fonctions de n variables avec $n >$ a, la démarche consiste à chercher les termes produits de a bits communs aux fonctions et ensuite à créer des factorisations pour réduire les termes produits à des termes de a bits.

Exemple

Exemple pour des LUT à trois entrées

Les fonctions à implanter sont :

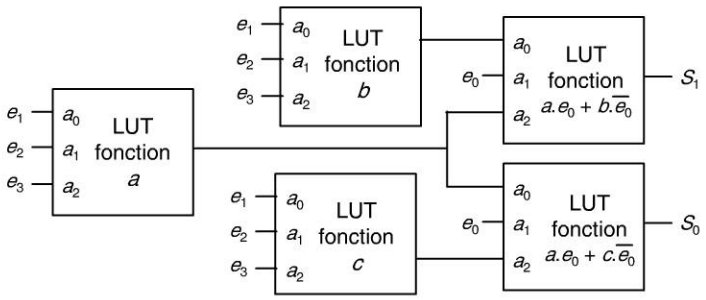
$$S_1(e_3, e_2, e_1, e_0) = \sum(1,5,8,9,10,12) : S_0(e_3, e_2, e_1, e_0) = \sum(0,1,2,5,6,9,14)$$

on constate que les termes 1,5,9 sont communs ainsi on peut écrire :

$$B = \sum(8,10,12) = e_3 \cdot \overline{e}_2 \cdot \overline{e}_1 \cdot \overline{e}_0 + e_3 \cdot \overline{e}_2 \cdot e_1 \cdot \overline{e}_0 + e_3 \cdot e_2 \cdot \overline{e}_1 \cdot \overline{e}_0 ;$$
$$= \overline{e}_0 (e_3 \cdot \overline{e}_2 \cdot \overline{e}_1 + e_3 \cdot \overline{e}_2 \cdot e_1 + e_3 \cdot e_2 \cdot \overline{e}_1) = b \cdot \overline{e}_0$$

$$C = \sum(0,2,6,14) = \overline{e}_3 \cdot \overline{e}_2 \cdot \overline{e}_1 \cdot \overline{e}_0 + \overline{e}_3 \cdot \overline{e}_2 \cdot e_1 \cdot \overline{e}_0$$
$$+ \overline{e}_3 \cdot e_2 \cdot e_1 \cdot \overline{e}_0 + e_3 \cdot e_2 \cdot e_1 \cdot \overline{e}_0 = \overline{e}_0 (\overline{e}_3 \cdot \overline{e}_2 \cdot \overline{e}_1 + \overline{e}_3 \cdot \overline{e}_2 \cdot e_1 + \overline{e}_3 \cdot e_2 \cdot e_1 + e_3 \cdot e_2 \cdot e_1)$$
$$= c \cdot \overline{e}_0 \text{ et } A = \sum(1,5,9) = \overline{e}_3 \cdot \overline{e}_2 \cdot \overline{e}_1 \cdot e_0 + \overline{e}_3 \cdot e_2 \cdot \overline{e}_1 \cdot e_0 + e_3 \cdot \overline{e}_2 \cdot \overline{e}_1 \cdot e_0$$
$$= a \cdot e_0 \qquad S_1 = a \cdot e_0 + b \cdot \overline{e}_0 \qquad S_0 = a \cdot e_0 + c \cdot \overline{e}_0$$

d'où



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 101 Les machines d'états à base de mémoire et registre

1. Les machines d'états par registre et mémoire

La figure 101.1 rappelle l'architecture d'une machine d'état. La figure 101.2 présente un exemple de réalisation par mémoire et registre. Le registre est constitué de deux bascules D synchronisées par la même horloge. La différence principale avec ce qui a été vu dans les fiches précédentes c'est l'utilisation d'une mémoire à accès aléatoire en LUT pour réaliser les deux fonctions combinatoires : celle de sortie et celle du circuit d'excitation.

Fiche 88

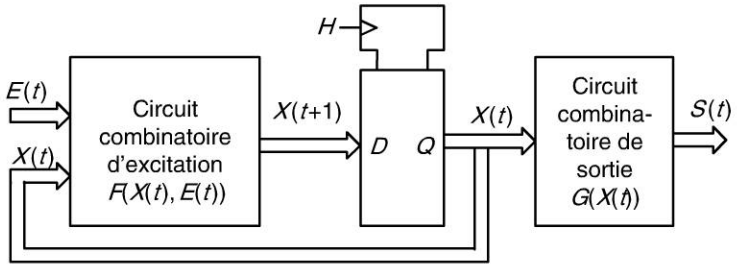


Figure 101.1

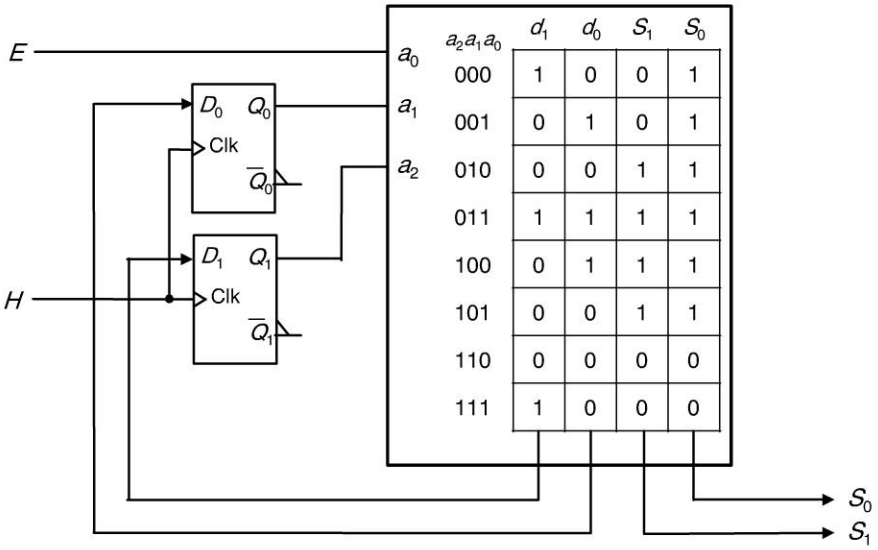


Figure 101.2

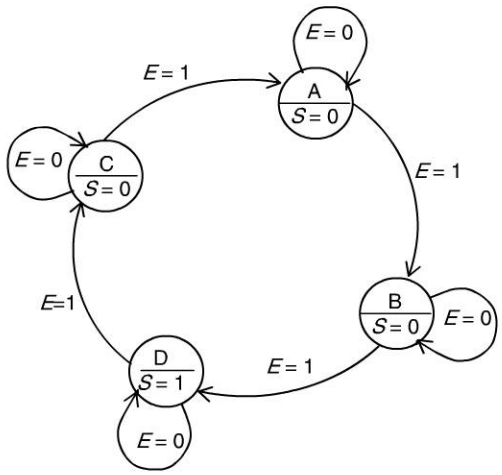
Copyright © 2015 Dunod.

2. Méthode d'analyse et synthèse

La conception sous la forme de LUT et registre consiste à établir la table servant à initialiser le contenu de la mémoire. Deux étapes principales sont nécessaires :

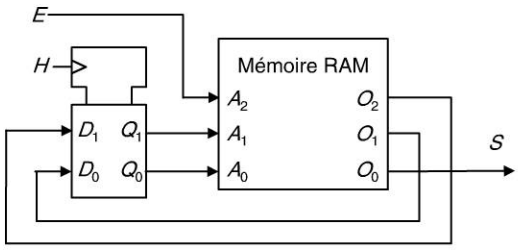
1. L'affectation des différentes variables de la machine d'état aux entrées et sorties de la mémoire. Avec les règles suivantes : les sorties du registre ainsi que les entrées de la machine sont à appliquer sur le bus d'adresse de la mémoire. Les sorties de la mémoire servent en partie d'entrée au registre et en partie de sortie à la machine d'état.
2. La transposition de la table de transition et de la table de sortie à la table de contenu de la mémoire. Cette étape est plus ou moins facilitée par l'affectation adéquate des différentes variables de la première étape. En effet, le plus simple est d'organiser la table de transition enrichie des sorties de la même manière que la table de contenu de la mémoire.

Le graphe d'état de la figure 101.3 ainsi que sa table de transition enrichie de la sortie vont être utilisés pour illustrer la démarche permettant de définir le contenu de la mémoire. E, Q_1 et Q_0 seront idéalement affectés aux adresses A_2, A_1 et A_0. De même, Q_1^+, Q_0^+ et S seront affectés aux sorties D_2, D_1 et D_0. Le résultat est présenté figure 101.4. La table du contenu de la mémoire est strictement identique à la table de transition (figure 101.3).



Initial	E	Q_1	Q_0	$Q_1^+ = D_1$	$Q_0^+ = D_0$	Final	S
A	0	0	0	0	0	A	0
B	0	0	1	0	1	B	0
C	0	1	0	1	0	C	0
D	0	1	1	1	1	D	1
A	1	0	0	0	1	B	0
B	1	0	1	1	0	C	0
C	1	1	0	1	1	D	0
D	1	1	1	0	0	A	1

Figure 101.3



$A_2 = E$	$A_1 = Q_1$	$A_0 = Q_0$	$O_2 = D_1$	$O_1 = D_0$	$O_0 = S$
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	1	1	1
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	1	1	0
1	1	1	0	0	1

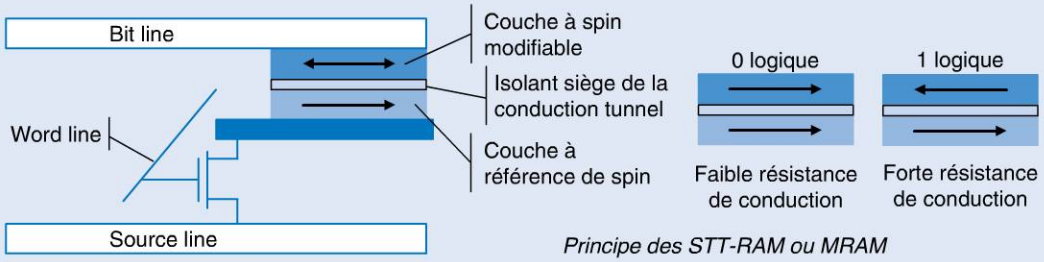
Figure 101.4

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Les nouvelles technologies mémoire

Les mémoires à semi-conducteurs les plus répandues sont les mémoires dynamiques pour leur très grande densité d'intégration, puis les mémoires flash pour leur caractère non volatile et enfin les mémoires statiques pour leurs accès simples et très rapides. De nouvelles technologies telles que les STT-RAM, PCM et ReRAM, émergent et ont en commun d'être réalisables à des échelles de 10 nm.

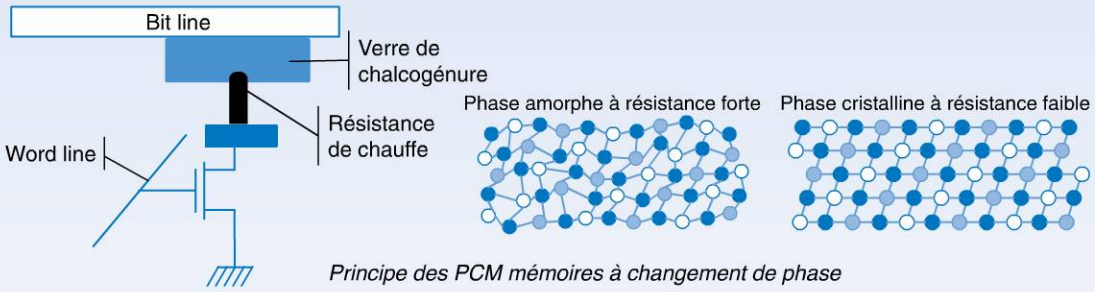
Les STT-RAM (*Spin-Transfert Torque RAM*) ou encore MRAM (*Magnetoresistive RAM*) utilisent des propriétés de l'électronique de spin et de la conduction par effet tunnel pour réaliser des mémoires non-volatiles. Le principe est illustré sur la figure ci-dessous.



Principe des STT-RAM ou MRAM

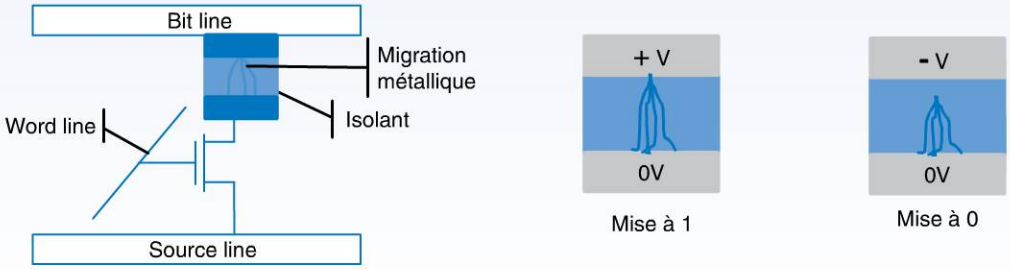
L'écriture se fait par une impulsion de courant suffisante pour changer le spin magnétique de la couche modifiable. Les STT-RAM ont l'avantage d'être non volatiles, d'un temps d'accès rapide et d'une bonne densité.

Les PCM (*Phase-Change RAM*) utilisent la propriété de changement de phase de certains matériaux. Ainsi, en chauffant ponctuellement le matériau (verre de chalcogénure), il peut prendre une forme cristalline à faible résistance ou une forme amorphe à haute résistance. C'est le niveau de température et la durée de la chauffe qui déterminent la forme prise. La figure ci-dessous illustre le principe des PCM. Ce sont des mémoires plus lentes que les STT-RAM qui viendraient plutôt en remplacement des mémoires flash.



Principe des PCM mémoires à changement de phase

Les ReRAM (mémoire RAM résistives) exploitent la possibilité de créer un chemin de conduction à travers un isolant par l'application d'un champ électrique élevé. La figure ci-dessous illustre son principe. C'est la technologie la moins mature, elle a l'avantage d'être simple dans la fabrication.



Principe des ReRAM ou RRAM

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

12.1 Pour réaliser les fonctions de base, la technologie TTL utilise :

- ☐ **a.** des diodes et des résistances
- ☐ **b.** des transistors bipolaires
- ☐ **c.** des transistors MOS

12.2 Un circuit CMOS est :

- ☐ **a.** un circuit utilisant des transistors MOS canal N et canal P.
- ☐ **b.** un circuit qui consomme très peu lorsque les états sont stables (en statique)
- ☐ **c.** un circuit VLSI

12.3 Un circuit ASIC est :

- ☐ **a.** un circuit à très forte densité d'intégration
- ☐ **b.** un circuit spécifique à l'application
- ☐ **c.** un circuit programmable par l'utilisateur

12.4 Pour un circuit EPLD la programmation se fait grâce à :

- ☐ **a.** des fusibles qui connectent les portes entre elles
- ☐ **b.** un microprocesseur intégré dans la puce
- ☐ **c.** des transistors MOS à grille isolée qui connectent les portes entre elles

12.5 Un FPGA est :

- ☐ **a.** un circuit programmable comme un microprocesseur
- ☐ **b.** un réseau de blocs logiques configurables dont les interconnexions sont configurables
- ☐ **c.** un circuit spécifique à l'application

12.6 Les FPGA modernes contiennent :

- ☐ **a.** des microprocesseurs
- ☐ **b.** des zones de mémoire
- ☐ **c.** des fonctions de traitement du signal

12.7 Une mémoire FIFO :

- ☐ **a.** est une mémoire à accès aléatoire
- ☐ **b.** est une mémoire à accès séquentiel
- ☐ **c.** est une mémoire où la première donnée inscrite ne peut être que la première lue

12.8 Une mémoire DRAM de 4 Mo :

- ☐ **a.** est une mémoire statique
- ☐ **b.** est une mémoire dynamique de 2^{22} x 8 bits
- ☐ **c.** est une mémoire à accès aléatoire de 4 méga octets

12.9 Une LUT est :

- ☐ **a.** est un circuit intégré standard pour le calcul
- ☐ **b.** est une mémoire à accès aléatoire
- ☐ **c.** est une mémoire utilisée pour la réalisation de fonctions combinatoires

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

12.1 **b.** et **c.** Seuls des transistors bipolaires sont utilisés pour la logique TTL. Toutefois des circuits compatibles TTL furent réalisés à base de transistors MOS.

12.2 **a.** et **b.** La technologie CMOS utilise des paires complémentaires de transistors MOS canal N et P. Lorsqu'une porte est dans un état stable (0 ou 1) il y a toujours un des transistors complémentaires qui est bloqué ce qui limite fortement la consommation statique du circuit.

12.3 **b.** Un circuit ASIC (*Application Specific Integrated Circuit*) est un circuit spécifique à l'application.

12.4 **c.** Les EPLD constituent l'évolution des circuits PLD. Ils sont constitués de réseaux d'interconnexion vers des portes « ET » où la connexion est réalisée par un transistor MOS à grille isolée. Cette grille isolée peut piéger des charges introduites au moment de la configuration (ou programmation) du circuit. À l'origine les PLD étaient programmés par fusibles.

12.5 **b.** et **c.** Le FPGA est un circuit spécifique à l'application composé d'un réseau de blocs logiques configurables. L'interconnexion entre les blocs configurés est également configurable.

12.6 **a., b.** et **c.** Un circuit FPGA moderne peut contenir un ou plusieurs microprocesseurs, de la mémoire répartie en plusieurs blocs configurables, des blocs appelés DSP constitués de multiplieurs accumulateurs adaptés au traitement du signal.

12.7 **b.** et **c.** Une mémoire FIFO (*First In First Out*) est une mémoire à accès séquentiel où la première donnée inscrite est nécessairement la première qui peut être lue.

12.8 **b.** et **c.** Une mémoire DRAM (*Dynamic Random Acces Memory*) de 4 Mo est une mémoire dynamique à accès aléatoire de 4 mégaoctets de taille ou encore de 2^{22} cellules de 8 bits.

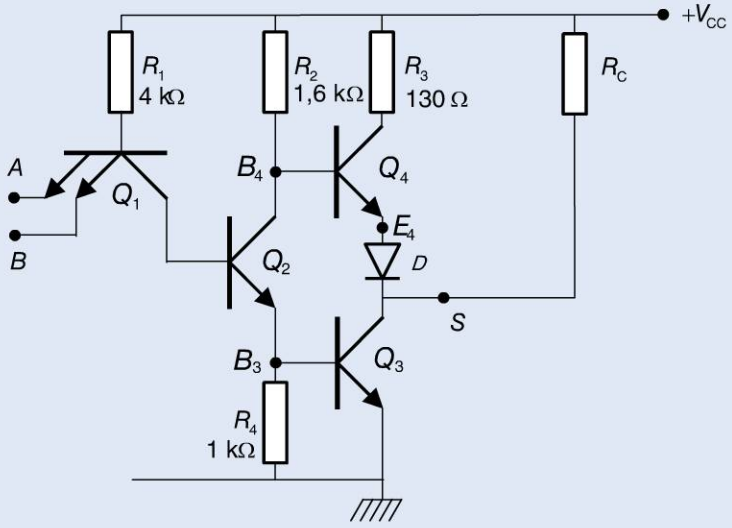
12.9 **c.** Une LUT (*Look-Up Table*) est un élément utilisé massivement dans les FPGA pour réaliser, de manière configurable, les fonctions combinatoires. En réalité, ce sont des blocs de mémoires à accès aléatoire utilisés essentiellement en lecture pour la réalisation de fonctions combinatoires. La configuration consiste à y écrire les états logiques nécessaires à la fonction. Elles ne peuvent pas être utilisées comme mémoire de stockage à accès aléatoire.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 413).

12.1 Dans le schéma du circuit de la porte TTL suivante, la charge R_C représente la résistance équivalente de la porte logique connectée à la sortie. Il est supposé que la diode D possède un seuil de 0,7 V et que les transistors bipolaires possèdent un seuil $V_{be0} = 0{,}7$ V et un $V_{CEsat} = 0{,}2$ V.



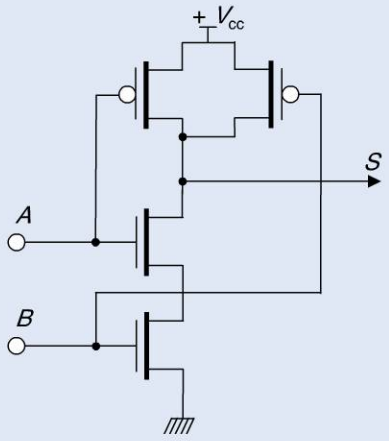
On suppose que les deux entrées A et B sont à Vcc et que les résistances R_1, R_2 et R_4 sont calibrées pour permettre la saturation des transistors Q_2 et Q_3.

a) Établir les tensions aux points B_3, B_4, S et E_4 par rapport à la masse sans la diode D.

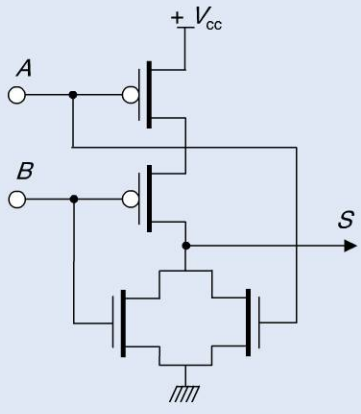
b) En déduire la tension base-émetteur de Q_4 (V_{be4}). Que peut-on en conclure ?

c) En déduire le rôle de la diode D.

12.2 Analyser la fonction logique de chacun des circuits ci-dessous :



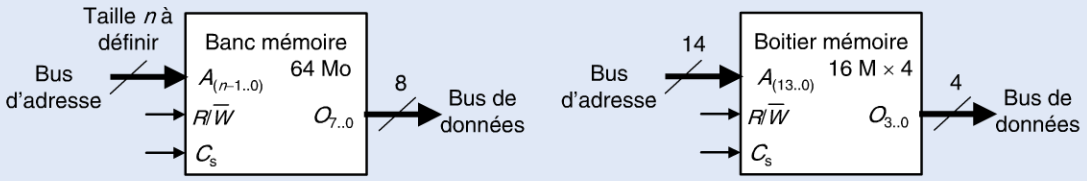
Circuit logique 1



Circuit logique 2

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

12.3 Un concepteur décide de concevoir une zone de mémoire vive en accès aléatoire, d'une taille de 64 Mo, pour un système à microprocesseur. Son choix se porte sur des boîtiers mémoire d'une taille de 16Mx4 (figure ci-dessous). Représenter le schéma d'assemblage des boîtiers pour réaliser le banc mémoire. Quelle fonction faut-il ajouter pour adresser correctement tous les boîtiers ?



12.4 Le plan mémoire d'un système à microprocesseur est défini (en octets) dans l'ordre croissant des adresses à partir de $(0000)_{16}$ comme suit :

ROM 2 Ko RAM 8 Ko
PORT 512 o (Un port est un circuit d'interface qui permet la communication)
EPROM 16 Ko

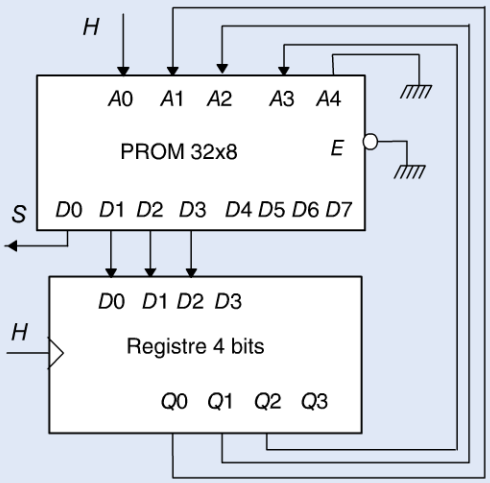
a) Donner les adresses délimitant chaque section.

On réalise la sélection (CS) des boîtiers mémoires et des ports d'entrée-sortie à l'aide d'un encodeur réalisé à partir d'une PROM.

b) Donner la capacité de la PROM,

c) Décrire le contenu de la PROM.

12.5 Soit le schéma de la machine d'état ci-dessous et la table de son contenu.



Contenu de la PROM		Contenu de la PROM	
Adresse en hexadécimal	Donnée en hexadécimal	Adresse en hexadécimal	Donnée en hexadécimal
0	2	8	A
1	2	9	A
2	4	A	C
3	4	B	D
4	6	C	1
5	6	D	1
6	8	E	0
7	8	>F	0

a) Établir la table de transition

b) Représenter le graphe d'état

c) Représenter un chronogramme illustrant le fonctionnement

12.6 Soit les cycles de valeurs numériques suivants :

1) 5, 4, 7, 0, 6, 2, 5, 4, 7, 0, 6, 2, etc.

2) 28, 25, 13, 35, 27, 39, 55, 12, 28, 25, 13, 35, 27, 39, 55, 12, 28, etc.

a) Étudier pour chaque cas le graphe des états d'un générateur numérique des valeurs

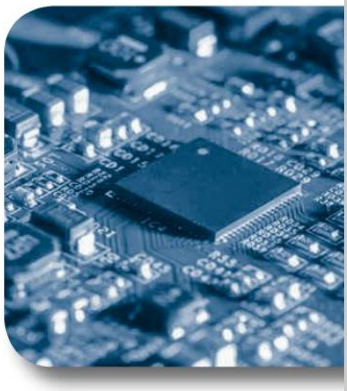
b) En déduire la table de transition.

c) Étudier pour chaque cas la solution à base de mémoire ROM plus registre.

Copyright © 2015 Dunod.

Chapitre 13

Éléments d'instrumentation et de mesure



Objectifs

Lorsque l'on souhaite traduire une grandeur physique quelconque en une autre grandeur, électrique, par exemple, on fait appel à ce que l'on appelle classiquement un capteur, dont le rôle et de donner une image interprétable d'un phénomène physique, de manière à le rendre intégrable dans un processus plus vaste. Dans ce chapitre, après quelques rappels sur les méthodes de mesure des grandeurs électriques de base, nous nous intéresserons dans un premier temps aux différentes familles de capteur utilisées de manière industrielle et leur intégration dans une chaîne d'acquisition de mesure plus complexe. Puis, nous nous intéresserons aux structures de base utilisées pour effectuer de la conversion, soit d'analogique vers numérique, soit de numérique vers de l'analogique.

Copyright © 2015 Dunod.

fiche 102

La mesure du courant

Le courant électrique correspond au déplacement ordonné à l'intérieur d'un conducteur de charges négatives, les électrons. Le sens conventionnel du courant est orienté du pôle positif vers le pôle négatif. Ce sens peut être différent du sens réel de déplacement des porteurs de charges : le flux des électrons est orienté du pôle négatif vers le pôle positif.

1. La mesure par ampèremètre

Un ampèremètre est un appareil de mesure de l'intensité d'un courant électrique dans un circuit. L'unité de mesure est l'ampère, symbole A.

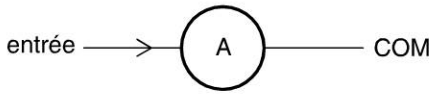


Figure 102.1

Méthode de mesure

- On insère l'ampèremètre dans le circuit, en le branchant en série avec le dipôle où l'on veut mesurer le courant. Il est donc obligatoire d'ouvrir le circuit à l'endroit où l'on souhaite mesurer l'intensité.
- On sélectionne le calibre en fonction de l'intensité à mesurer. La valeur du calibre indique l'intensité maximale qui peut être mesurée.

La mesure par galvanomètre

Un galvanomètre est un ampèremètre muni d'une aiguille, permettant de visualiser la mesure. L'aiguille se déplace sur une échelle graduée, souvent munie d'un miroir permettant d'éviter les erreurs de lecture (erreurs de parallaxe).

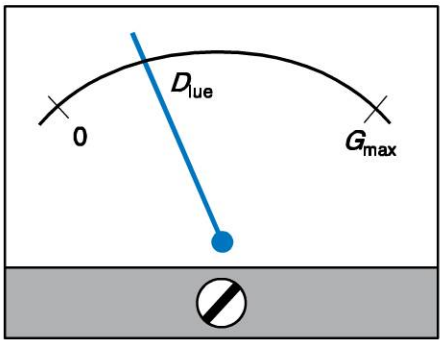


Figure 102.2

L'aiguille se déplace sur une graduation commune à plusieurs calibres. La valeur lue ne représente qu'un nombre de divisions.

Copyright © 2015 Dunod.

L'intensité se déduit en appliquant la méthode suivante :

- la graduation maximale G_{max} correspond au calibre CAL ;
- la déviation lue est notée D_{lue} ;
- l'intensité mesurée est donnée par : $I_{mesurée} = \frac{D_{lue}}{G_{max}} \times CAL$

La mesure par multimètre

Un multimètre permet de mesurer plusieurs types de grandeurs, généralement tension, intensité, résistance. À chaque type de grandeur mesurée correspond une fonction du multimètre. Ainsi, pour mesure une intensité, on utilise la fonction ampèremètre.

Un ampèremètre comporte une **borne d'entrée** (souvent rouge), une **borne de sortie COM** (souvent noire) ainsi que plusieurs calibres. Le courant entre par la borne entrée et sort par la borne COM. Si le sens de branchement est inversé, un signe « − » apparaît.

En pratique

- On commence par choisir le plus grand calibre et la borne adaptée du multimètre, par exemple 10 A.
- Si l'appareil indique 0,14 A, on sélectionne le calibre immédiatement supérieur à cette valeur, soit généralement 200 mA. L'appareil indiquera 142 mA. L'intensité est mesurée à 1 mA près. La précision est la meilleure.

2. La mesure par résistance shunt

Un shunt est une résistance calibrée (de valeur connue), utilisée pour la mesure de courants, continus ou alternatifs, de basses ou de hautes fréquences. Elle est insérée dans le circuit à mesurer. Le shunt aura par principe :

- une valeur de résistance faible (de l'ordre du mΩ), afin de limiter les pertes par effet Joule ;
- une valeur de résistance telle que la chute de tension à ses bornes soit mesurable sans trop d'incertitude.

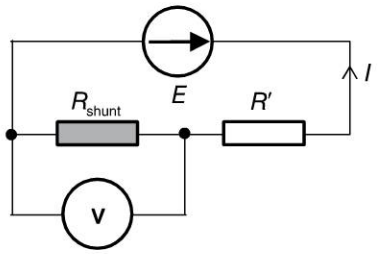


Figure 102.3

Méthode de mesure

- On identifie la résistance branchée dans le circuit, de valeur connue.
- On mesure la tension à ses bornes à l'aide d'un voltmètre, branché en parallèle.
- On utilise la loi d'Ohm pour en déduire le courant traversant le shunt :

$$I_{mesurée} = \frac{V_{mesurée}}{R_{shunt}}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 103

La mesure d'une tension

Une tension est une différence de potentiel électrique entre deux points d'un circuit électrique. Exprimée en volts, elle mesure l'énergie potentielle d'un champ électrique, générant un courant électrique dans un conducteur.

1. La mesure par voltmètre

Un voltmètre est un appareil de mesure de la tension (ou différence de potentiel) aux bornes d'un dipôle ou d'une portion de circuit. L'unité de mesure est le volt, symbole V.

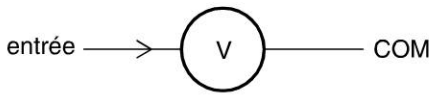


Figure 103.1

Méthode de mesure

- On branche le voltmètre en dérivation aux bornes du circuit où l'on veut mesurer la tension.
- On sélectionne le calibre en fonction de la tension à mesurer. La valeur du calibre indique la tension maximale qui peut être mesurée.

Les méthodes de mesure d'une tension par galvanomètre et par multimètre étant identiques pour une tension comme pour un courant, on se référera à la fiche n° 101.

Les résistances internes des appareils de mesure

Un ampèremètre se branche en série dans un circuit électrique, par opposition à un voltmètre qui se branche en parallèle sur la portion de circuit à mesurer.
Par principe, l'appareil de mesure ne doit en aucun cas modifier la valeur de la grandeur à mesurer. De ce fait, un **ampèremètre** possédera une **résistance interne la plus faible possible**, par opposition à un **voltmètre** dont la **résistance interne** devra être **infinie** (ou la plus grande possible par rapport à la résistance du circuit à mesurer).

2. Les grandeurs mesurées

- **Valeur DC (V_{DC}) :** correspond à la valeur de la composante continue du signal (soit la valeur moyenne du signal).

Remarque

Un voltmètre ne mesure jamais l'amplitude du signal mais la valeur efficace vraie (V_{eff}). Un appareil qui mesure cette valeur efficace est appelé « True R.M.S. » c'est-à-dire qu'il calcule la vraie valeur efficace du signal total.

Copyright © 2015 Dunod.

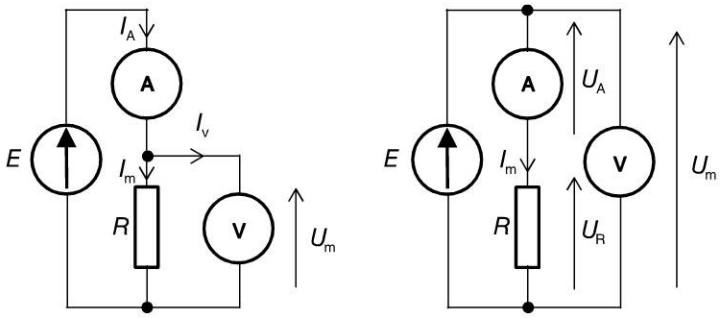
- **Valeur AC (V_{AC}) :** on ne s'intéresse qu'à la composante alternative du signal. On filtre la valeur moyenne avec un condensateur en série : en position **AC**, un multimètre mesure V_{AC} et non V_{eff}.
- **Valeur RMS (*Root Mean Square*) :** en français « racine de la moyenne du carré », que l'on traduit en général par valeur efficace. Cela signifie que l'appareil mesure la valeur efficace ou V_{AC}, quelle que soit la forme du signal.
- **Valeur TRMS (*True* RMS) :** valeur efficace de la totalité du signal, valeur efficace vraie.

Entre V_{eff}, V_{AC} et V_{DC}, il existe la relation : $V_{eff}^2 = V_{AC}^2 + V_{DC}^2$.

3. Le montage longue ou courte dérivation

Deux méthodes de branchements sont possibles lorsque l'on souhaite étudier un dipôle avec un ampèremètre et un voltmètre.

Figure 103.2



Le montage longue dérivation (ou amont)

On mesure la tension aux bornes du dipôle étudié et de l'ampèremètre. Du fait de la résistance interne non nulle R_A de l'ampèremètre, la tension aux bornes de l'ampèremètre U_A n'est pas nulle. Ainsi, ce n'est pas la tension mesurée par le voltmètre U_m qui est aux bornes de la résistance mais la tension $U_R = U_m - U_A$. Soit : $R_m = \dfrac{U_m}{I_m} \neq \dfrac{U_R}{I_m}$.

Le montage longue dérivation est donc adapté aux grandes résistances comparées à la résistance interne de l'ampèremètre.

Le montage courte dérivation (ou aval)

On mesure la tension uniquement aux bornes du dipôle étudié. Du fait de la résistance interne non infinie du voltmètre, le courant traversant ce dernier n'est pas nul (I_V). Ainsi, ce n'est pas le courant mesuré par l'ampèremètre I_m qui traverse la résistance mais le courant $I_R = I_m - I_v$. Soit : $R_m = \dfrac{U_m}{I_m} \neq \dfrac{U_m}{I_R}$.

Le montage courte dérivation est donc adapté aux faibles résistances comparées à la résistance interne du voltmètre.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 104

L'oscilloscope

Un oscilloscope est un instrument de mesure permettant de visualiser un signal électrique, le plus souvent variable au cours du temps.

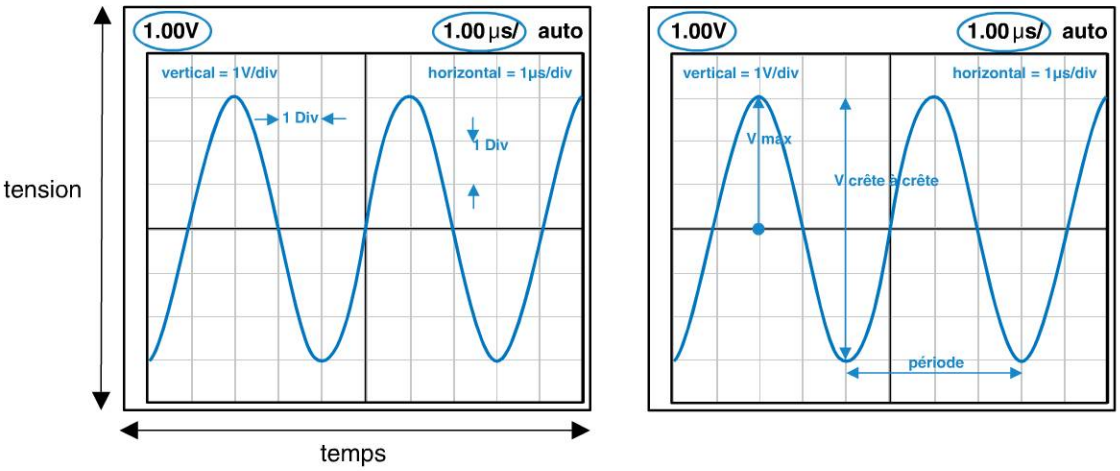


Figure 104.1

Le signal à mesurer est visualisé sur un écran, et matérialisé par une trace d'oscilloscope comprenant deux composantes :

- une composante horizontale, en abscisse, correspondant au temps (ou à une tension en mode XY) ;
- une composante verticale, en ordonnée, correspondant à la tension appliquée par l'utilisateur.

1. Le choix de la tension à visualiser

- **YA ou YB :** le balayage horizontal est actif, c'est la tension présente sur la voie A ou la voie B qui est visualisée.
- **XY :** pas de balayage horizontal, la tension présente sur la voie A provoque une déviation horizontale du spot, celle qui est présente sur la voie B provoque une déviation verticale.
- **DUAL :** les tensions présentes sur les deux voies sont visualisées simultanément.
- **ADD :** la tension visualisée est la somme des deux tensions présentes sur les voies YA et YB.

Copyright © 2015 Dunod.

2. La base de temps ou vitesse de balayage

Le réglage de la base de temps détermine la vitesse de déplacement du spot selon la direction horizontale, soit la durée nécessaire pour que le spot avance horizontalement d'un carreau.

3. Le réglage du zéro

- Placer le commutateur de mode de couplage d'entrée sur 0 ou GND. L'entrée correspondante est mise à la masse.
- Régler le niveau zéro (0 V) du spot ou de la trace. En agissant sur le bouton « position ».
- En mode XY, la tension présente sur la voie A provoque un déplacement horizontal du spot. Le bouton de réglage de la voie A sert alors à choisir le niveau zéro de la tension suivant l'axe horizontal.



Les réglages du niveau zéro de la tension doivent être refaits lors de chaque modification de la sensibilité.

4. Le déclenchement du balayage

Le spot se déplace de gauche à droite sur l'écran à une vitesse réglée par la base de temps. Arrivé à l'extrémité droite de l'écran, le spot est éteint et ramené à l'extrémité gauche où il est mis en attente.

Le système de déclenchement réactive le spot quand la tension reprend la valeur et le sens de variation qui existaient au début du tracé du précédent oscillogramme. Ainsi, les tracés successifs se superposent et on obtient une image stable sur l'écran.

5. L'utilisation des entrées différentielles

L'oscilloscope est généralement alimenté par le réseau électrique. Dès lors, on peut observer lors des mesures un défaut d'isolement entre l'oscilloscope et son alimentation, c'est-à-dire une confusion entre les références de chacun.

Dans le cas d'un circuit RLC série, on ne peut observer séparément les tensions aux bornes de la résistance et du condensateur : les différentes masses seront aux mêmes potentiels, entraînant des courts-circuits dans le montage.

Deux solutions sont alors possibles :

- utiliser des sondes différentielles ;
- utiliser des oscilloscopes à entrées différentielles intégrées.

Fiche 105



Remarque

Les oscilloscopes analogiques sont en voie d'obsolescence, du fait qu'ils ne permettent que l'observation de tensions périodiques. Ils sont de plus en plus remplacés par des oscilloscopes numériques dans lesquels le signal à visualiser est préalablement numérisé par un convertisseur analogique-numérique. La capacité de l'appareil à afficher un signal de fréquence élevée sans distorsion dépend donc de la qualité de cette interface.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 105

Les sondes de courant et différentielle

1. La sonde de courant

Une sonde de courant permet l'observation à l'oscilloscope de courants instantanés. Elle délivre une tension proportionnelle à la valeur instantanée du courant, y compris sa composante continue. Sa sensibilité s'exprime en volts/ampère. Elle est limitée en fréquence.

On peut augmenter la sensibilité des sondes en faisant passer plusieurs fois le courant dans le circuit magnétique de la sonde : on bobine le câble plusieurs fois autour de la sonde.

La sonde assure une **isolation galvanique** totale avec le circuit sur lequel on effectue l'observation.

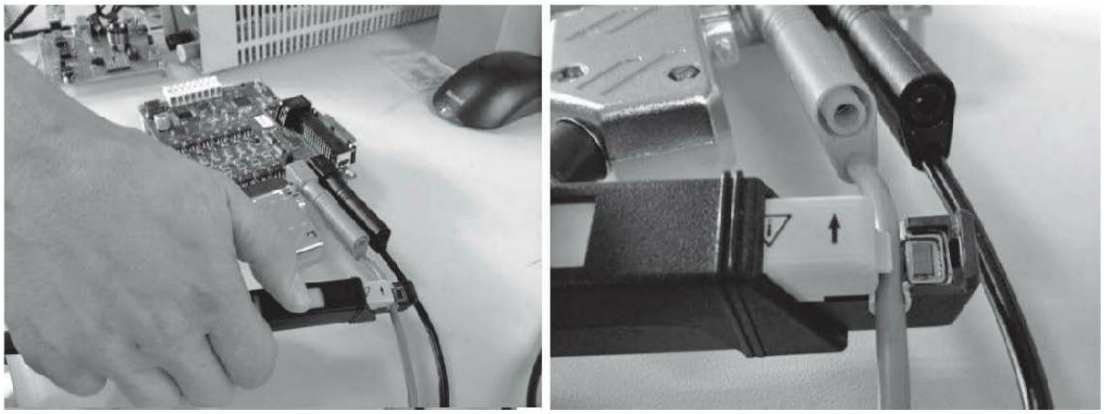


Figure 105.1 Utilisation d'une sonde de courant

Méthode de mesure

- Repérer la sensibilité de la sonde. Faire éventuellement passer plusieurs fois le courant dans la sonde. Relever pour cela le nombre de spires effectuées.
- Régler le zéro et le calibre de l'oscilloscope.
- Régler la sonde à l'oscilloscope, régler son zéro à l'aide de la molette.
- Connecter la sonde au circuit, l'orientation du circuit doit correspondre à l'orientation « + » portée sur la pince.
- Effectuer l'observation, le relevé, les mesures.

Copyright © 2015 Dunod.

2. La sonde différentielle

Une sonde différentielle permet l'observation à l'oscilloscope des tensions entre deux points d'un montage, même si aucun de ces deux points n'est relié à la terre. Elle offre la possibilité de diviser le signal observé par un facteur 20, 50, etc.

Une sonde différentielle permet d'observer sur un oscilloscope, en toute sécurité, des tensions élevées. Elle doit être utilisée **systématiquement** chaque fois que l'on veut observer :

- une tension d'un montage lié sans transformateur au secteur EDF ;
- des tensions supérieures à 40 V.

Une sonde différentielle présente un grand confort d'utilisation lorsqu'aucun des deux points de la tension à observer n'est relié à la terre. En effet, puisqu'une des bornes des voies d'entrée de l'oscilloscope est reliée à la terre, il y a alors risque de **court-circuit** en cas d'erreur dans le montage, et donc danger.

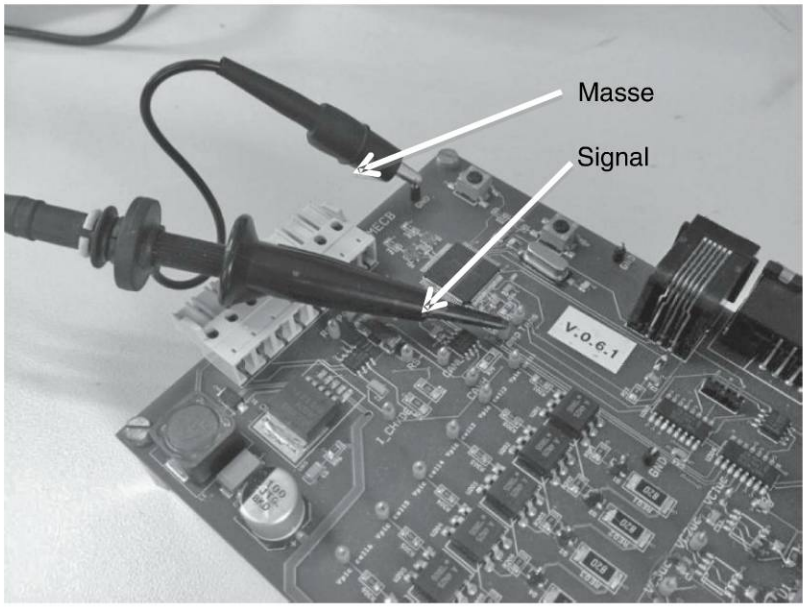


Figure 105.2 Utilisation et branchement d'une sonde différentielle

Méthode de mesure

- Vérifier que la tension à observer se prête à l'emploi d'une sonde différentielle.
- Choisir le facteur diviseur en fonction de la tension à observer.
- Régler le zéro et le calibre de l'oscilloscope.
- Relier la sonde à l'oscilloscope.
- Relier la sonde au montage hors tension, en respectant les conventions.
- Effectuer l'observation, le relevé, les mesures.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 106

La chaîne d'instrumentation

Une chaîne d'instrumentation (ou d'acquisition) correspond à l'ensemble des éléments nécessaires à la mesure de données (analogiques ou numériques) ainsi qu'à leur transmission jusqu'au récepteur des données relevées. La chaîne d'acquisition est intégrée dans des systèmes qui nécessitent le pilotage d'une grandeur.

La chaîne d'acquisition permet de transformer une grandeur à mesurer en un signal électrique exploitable.

1. La structure fonctionnelle

Une chaîne d'acquisition classique comporte quatre composants.

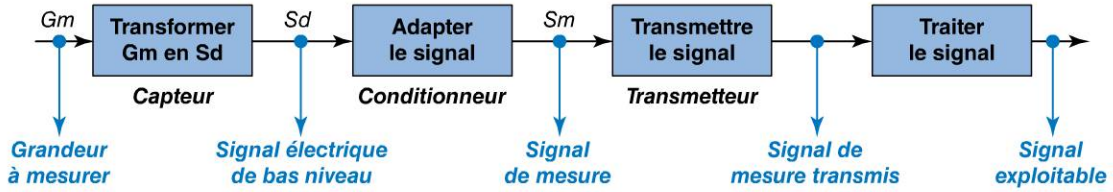


Figure 106.1

On notera que le signal peut prendre une forme particulière pour être transmis, généralement numérique. De plus, il est parfois nécessaire de traiter ce signal pour le rendre exploitable en vue d'un affichage, d'une comparaison à une consigne, etc.

Les capteurs et les transmetteurs seront développés ultérieurement. Nous nous focaliserons ici sur le conditionneur.

2. Le conditionneur

L'amplification

Le signal fourni par un capteur est pratiquement toujours très faible et ne peut être transmis tel quel. Il est donc nécessaire d'amplifier le signal d'entrée pour l'adapter en amplitude aux dispositifs suivants de la chaîne, tout en gardant une relation de proportionnalité entre la tension aux bornes du capteur et la tension délivrée.

Pour cela, on utilise majoritairement des montages à amplificateurs opérationnels, qui pourront, de plus, permettre de compenser des erreurs de zéro en procédant à un décalage du signal, voire parfois décaler fortement le signal pour le rendre compatible avec le système de conversion analogique-numérique associé.

Le taux d'amplification requis sera le résultat d'un compromis lié au choix du convertisseur analogique numérique associé.

Copyright © 2015 Dunod.

La conversion analogique/numérique

Les méthodes modernes de traitement du signal font bien souvent appel à des techniques numériques qui nécessitent que le signal analogique soit au préalable converti en données (souvent discrètes) compatibles avec les dispositifs chargés de les traiter. La conversion analogique numérique joue ici un rôle essentiel.

Fiche 110

Les techniques de transmission

• La liaison 4-20 mA

Destiné à propager un signal analogique sur quelques dizaines ou centaines de mètres, cette méthode repose sur le principe que le courant continu est constant dans un câble quelle que soit sa longueur. *A contrario*, la différence de potentiel va évoluer en raison de la chute de tension en fonction de la distance.

Dans cette méthode, on réalise un dispositif capteur +, système associé dont la consommation en mA est proportionnelle à la tension que l'on devrait mesurer aux bornes du capteur. Il faut également faire en sorte que cette tension se situe dans la plage 4-20 mA, ces limites correspondant alors aux limites d'utilisation du capteur.

• La liaison numérique

Par l'utilisation d'un ordinateur, on exploite ainsi des signaux numérisés transmis soit le long d'une ligne bifilaire (transmission série type RS232 ou USB), soit le long d'un câble parallèle permettant une plus grande vitesse de transmission.

On limitera l'emploi de ces procédés à des distances courtes (quelques dizaines de mètres).

• La liaison optronique

On remplace ici le câble cuivre par une fibre optique dans le but d'accroître la vitesse de transmission, celle-ci n'étant limitée que par la rapidité des circuits de conversion optique-électronique aux deux bouts de la fibre.

Même si la fibre supporte assez mal les chocs transversaux, elle présente l'intérêt d'avoir une immunité aux parasites électromagnétiques, et une absence d'émission électromagnétique (totale confidentialité et facilité d'emploi en environnement fortement bruité).

• La liaison radio

Le coût d'un système de transmission étant généralement constitué par le câblage et les travaux accessoires pour le réaliser, on utilise parfois un procédé de transmission sans câblage, mettant en œuvre une paire d'émetteur-récepteur radio. Cette solution peut être utilisée soit pour des liaisons grandes distances (plusieurs dizaines de kilomètres), soit pour une liaison à moins de 100 m (liaison *Bluetooth* par exemple).

Remarque

Les chaînes d'acquisition sont généralement incluses dans des cartes électroniques multifonctions, connectées sur (ou reliés à) la carte-mère d'un PC. Elles ont pour fonction, notamment, l'acquisition de tensions à une fréquence d'échantillonnage fixée, la génération de signaux analogiques de forme arbitraire, la génération/acquisition de signaux numériques, etc.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 107

Les capteurs : principes généraux

1. Définitions

- Un **capteur** est un dispositif permettant de transformer une grandeur physique en une grandeur utilisable, généralement électrique. Son rôle est de donner une image interprétable d'un phénomène physique, de telle sorte que l'on puisse l'intégrer dans un processus plus vaste.
- Un **mesurande** correspond à la grandeur physique que l'on souhaite connaître.

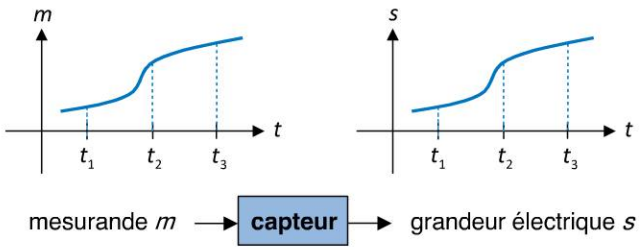


Figure 107.1

La grandeur électrique peut être une tension, un courant, une charge ou une impédance (R, L, C).

2. Les caractéristiques d'un capteur

En fonction de l'application, plusieurs caractéristiques permettent de choisir un capteur.

L'étendue de la mesure

Elle définit la zone dans laquelle les caractéristiques du capteur sont assurées par rapport à des spécifications données. On différenciera :

- la **zone nominale d'emploi :** zone dans laquelle le mesurande peut évoluer sans modification des caractéristiques du capteur ;
- la **zone de non-détérioration :** zone définie par les valeurs limites des grandeurs influençant le capteur sans que les caractéristiques du capteur ne soient modifiées ;
- la **zone de non-destruction :** zone qui définit les limites garantissant la non-destruction du capteur mais dans laquelle il peut y avoir des modifications permanentes des caractéristiques des capteurs.

La résolution

La résolution correspond à la plus petite variation du mesurande que le capteur est susceptible de mesurer.

Copyright © 2015 Dunod.

La caractéristique d'entrée-sortie

La caractéristique d'entrée-sortie donne la relation d'évolution de la grandeur de sortie en fonction de la grandeur d'entrée, classiquement par une courbe en régime permanent.

La sensibilité

La sensibilité détermine l'évolution de la grandeur de sortie en fonction de la grandeur d'entrée, en un point donné. Elle équivaut à la pente de la tangente à la courbe issue de la caractéristique du capteur.

La finesse

La finesse correspond à la qualité d'un capteur à ne pas venir modifier par sa présence la grandeur à mesurer, et permet ainsi d'évaluer l'influence du capteur sur la mesure.

Les caractéristiques statiques

Les paramètres des caractéristiques statiques ont pour but de tenir compte des erreurs accidentelles qui peuvent survenir sur un capteur :

- la **fidélité :** définit la qualité d'un capteur à délivrer une mesure répétitive sans erreur. L'erreur de fidélité correspond à l'écart type obtenu sur une série de mesures à mesurande constant ;
- la **justesse :** aptitude à délivrer une réponse proche de la valeur vraie, indépendamment de la notion de fidélité. Elle est liée à la valeur moyenne obtenue sur un grand nombre de mesures par rapport à la valeur réelle ;
- la **précision :** définit l'écart en pourcentage que l'on peut obtenir entre la valeur réelle et la valeur obtenue en sortie du capteur.

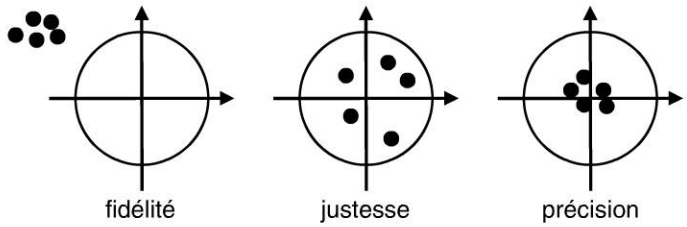


Figure 107.2

La rapidité

La rapidité exprime la qualité d'un capteur à suivre les variations du mesurande. On peut la caractériser de différentes façons : bande passante du capteur, fréquence de résonance, temps de réponse (en %) à un échelon du mesurande.

Remarque : étalonnage des capteurs

L'étalonnage permet d'expliciter la relation entre mesurande et grandeur électrique de sortie. Il peut s'effectuer de différentes manières :

- Étalonnage direct : les diverses valeurs du mesurande sont fournies par des étalons dont la valeur est connue avec une précision 100 fois supérieure à celle recherchée pour le capteur.
- Étalonnage par comparaison : on utilise un capteur de référence dont on possède la courbe d'étalonnage et dont on est assuré de la stabilité.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 108

Les capteurs actifs

1. Définition

Un capteur actif délivre un signal de sortie électrique par **conversion directe de l'énergie fournie** par la grandeur d'entrée ou ses variations.

Remarque

Malgré leur caractère **actif**, cette famille de capteur implique souvent l'utilisation d'amplificateurs électroniques, la puissance prélevée lors de la mesure, affectée du rendement de conversion, étant en général insuffisante pour assurer un fonctionnement de la chaîne de mesure.

Exemple

Quelques exemples de capteurs actifs : capteurs électromagnétiques, thermoélectriques, piézoélectriques, photovoltaïques, etc.

2. Un exemple de capteur actif : les capteurs inductifs

Le principe

Les capteurs inductifs sont utilisés généralement comme capteur de proximité, avec absence de lien entre le capteur et l'objet. On utilise ici pour effectuer la détection un champ électrique, magnétique ou électromagnétique.

Il existe deux types de capteurs inductifs :

- **capteur inductif à réluctance variable :** ils sont majoritairement constitués d'un aimant permanent mis à l'intérieur d'une bobine. Lorsqu'un objet métallique passe à côté du capteur, la réluctance magnétique du circuit (capacité d'un circuit à s'opposer à l'entrée d'un champ magnétique) varie, et permet la création d'un courant dans la bobine ;
- **capteur inductif à courants de Foucault :** un champ magnétique est créé à l'extrémité du capteur par une bobine soumise à une tension sinusoïdale de fréquence faible (quelques kilohertz). Lorsque un objet métallique passe dans ce champ magnétique, celui-ci est soit perturbé soit atténué selon la nature du métal.

Remarque

Les capteurs de proximité n'existent que sous deux modes : **analogique** ou **binaire**. Le mode analogique permet d'avoir un signal dépendant de la distance séparant le capteur de l'objet ; en mode binaire, le signal est soit haut soit bas, en fonction de la distance.

Copyright © 2015 Dunod.

Application : le capteur d'ABS

Un capteur d'ABS (de l'allemand *Anti Blockier System* pour système anti-blocage) sert à donner l'information de la vitesse des roues au calculateur de l'automobile, afin d'anticiper les régulations et d'éviter le blocage des roues. Pour l'acquisition des vitesses, on utilise des capteurs inductifs, magnéto-résistifs ou à effet Hall qui mesurent le régime de chaque roue du véhicule sur une roue dentée ou magnétique.

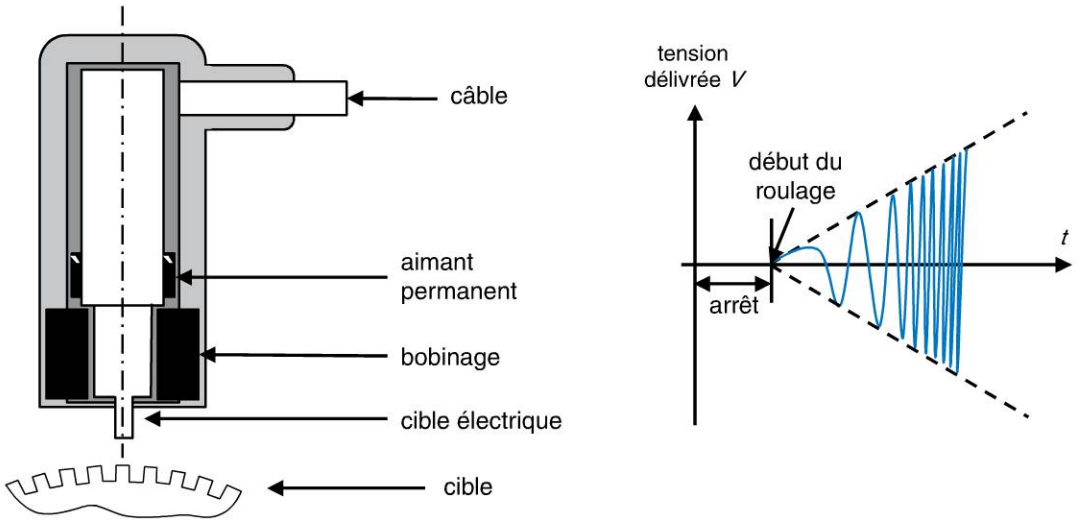


Figure 108.1

Un noyau en fer doux, entouré d'un bobinage, se trouve directement en face d'une roue dentée en rotation, dont il est séparé par un mince entrefer. Le noyau en fer doux, appelé tige polaire, en contact avec un aimant permanent, conduit le champ magnétique jusqu'à la roue dentée qui module ce champ magnétique lorsqu'elle est en rotation.

Une dent située directement en face du capteur concentre le champ magnétique et renforce ainsi le flux magnétique. Un creux affaiblit le flux dans la roue dentée. Ces deux états alternent constamment par la rotation de la roue dentée.

Lors des passages de « dent » à « creux » (et inversement) se produisent des variations de flux magnétiques induisant une tension alternative et sinusoïdale dans la bobine. Leur fréquence permet de définir la vitesse de rotation en fonction du nombre de dents de la roue dentée.

Le capteur produit une tension alternative et sinusoïdale dont l'amplitude varie en fonction de la vitesse de rotation, de la taille de l'entrefer, de la forme de la dent ainsi que des matériaux utilisés.

La fréquence est l'image exacte de la vitesse de rotation.

Afin de pouvoir analyser des tensions faibles, une vitesse de rotation minimum est nécessaire.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 109

Les capteurs passifs

1. Définition

Une puissance électrique doit être fournie aux capteurs passifs pour assurer leur fonctionnement, soit par un accès auxiliaire, soit par l'accès de sortie électrique.

Tous les capteurs à impédance variable, tels que les résistances variables, inductances variables, capacités variables font donc partie de cette catégorie.

Exemple

Quelques exemples de capteurs passifs : capteurs de température (semi-conducteurs, thermocouple, infrarouge), efforts, pression de l'air (sonde Pitot), mouvement (accéléromètres, gyroscopes), etc.

2. Un exemple de capteur passif : la jauge de contrainte

Le principe de la jauge

Une jauge de contrainte (ou de déformation ou d'extensométrie) a pour but de traduire une déformation en une variation de résistance électrique. Plus la jauge se déforme, plus la résistance augmente.

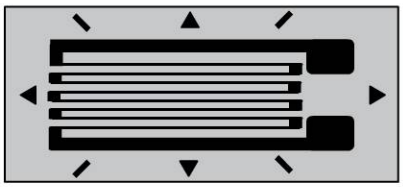


Figure 109.1

Sous sa forme la plus simple, elle est constituée d'un fil conducteur très fin collé sur un support isolant. Les brins de fil constituant la jauge sont alignés suivant la direction de mesure ; on admet ainsi que le fil subit les mêmes déformations que la surface sur laquelle la jauge est collée. La résistance d'un fil conducteur est donnée par :

$$R = \rho.\frac{L}{s}$$

avec R résistance électrique, ρ la résistivité du matériau, L la longueur du fil et s la section du fil.

En considérant que les paramètres varient peu lors de la mesure, on peut écrire :

$$\frac{\Delta R}{R} = \frac{\Delta \rho}{\rho} + \frac{\Delta L}{L} - \frac{\Delta s}{s} = K \cdot \frac{\Delta L}{L}$$

où K est appelé le facteur de jauge.

Copyright © 2015 Dunod.

Le principe de mesure

Les mesures de déformation impliquent rarement des quantités supérieures à quelques microdéformations. Ainsi, le fait de mesurer une déformation nécessite une mesure précise de très petite variation de la résistance. Pour mesurer de très petites variations de la résistance, les jauges de contraintes sont généralement utilisées dans une configuration en pont avec une source de tension.

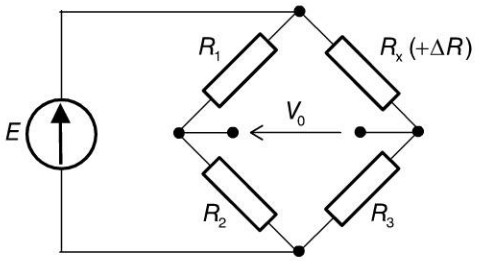


Figure 109.2

Considérons le montage en quart de pont de la figure 109.2. La tension de sortie du pont V_0 est donnée par :

$$V_0 = \left(\frac{R_3}{R_3 + R_x} + \frac{R_2}{R_1 + R_2} \right).E$$

où E est la tension délivrée par le générateur de tension, R_1, R_2 et R_3, trois résistances données et R_x la résistance variable de la jauge de contrainte.

Lorsque $\frac{R_x}{R_3} = \frac{R_1}{R_2}$, la tension de sortie V_0 est nulle : le pont est dit équilibré.

Tout changement dans la résistance de la jauge de contrainte déséquilibre le pont et entraîne une tension de sortie non nulle. En considérant que le pont est initialement équilibré avec $R_1 = R_2 = R_3 = R_4 = R$, le changement induit par la contrainte ΔR dans la résistance R peut s'exprimer par :

$$\Delta V_{out} = \frac{E.(4 \cdot \Delta R \cdot R^3 - 0)}{(4 \cdot \Delta R \cdot R^2).(4 \cdot \Delta R \cdot R^2)} = \frac{E}{4} \cdot \frac{\Delta R}{R} \quad \text{soit } V_{out} = \frac{E}{4} \cdot \frac{\Delta R}{R}.$$

Remarque

Dans le montage en quart de pont, on ne dispose que d'une jauge et trois résistances viennent en complément avec l'électronique associée. Ce montage est le plus simple et le moins onéreux mais présente de nombreux inconvénients (par exemple une jauge éloignée des autres résistances oblige la prise en compte la résistance induite par la longueur de câble). On lui préférera des montages en demi-pont, permettant par exemple la prise en compte des corrections en température sur matériaux à mesurer, ou la suppression de la composante de traction (ou compression) lors de mesures de flexion.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 110 Les convertisseurs analogique-numérique

Un convertisseur analogique numérique (CAN ou ADC en anglais) est un dispositif électronique permettant de transformer une grandeur analogique d'entrée u_e en un nombre binaire N, proportionnel à la grandeur d'entrée u_e.

Remarques

- La grandeur d'entrée à convertir est généralement une tension électrique.
- La transformation du signal analogique continu en signal discret s'effectue de manière régulière, à la fréquence d'échantillonnage.
- La valeur numérique de sortie est généralement proportionnelle au rapport entre la grandeur analogique d'entrée et la valeur maximale du signal d'entrée.

Plusieurs techniques existent pour effectuer cette conversion :

- convertisseurs à intégration : CAN simple rampe, double rampe, delta-sigma ;
- convertisseurs à comptage : CAN à rampe numérique, à poursuite, à conversion tension/fréquence ;
- d'autres techniques : flash, à approximations successives.

Nous en présentons ici quelques-unes, classées de la moins rapide à la plus rapide.

1. Le convertisseur à rampe simple

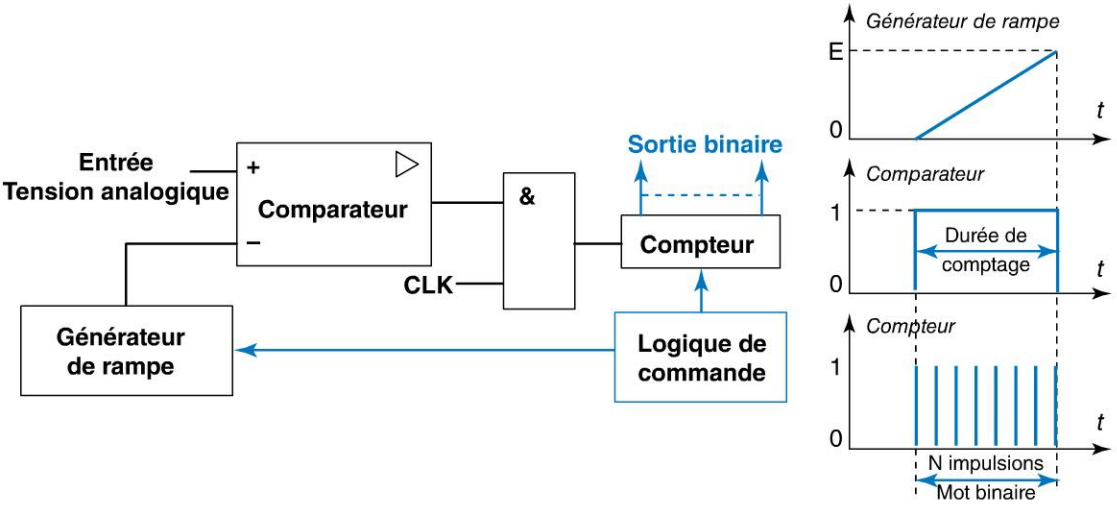


Figure 110.1

La tension à convertir est comparée avec une rampe (linéaire, en fonction du temps). Cette rampe est produite par la charge d'un condensateur à courant constant. Tant que la tension de la rampe est inférieure à la tension à mesurer, on compte les impulsions délivrées par une horloge.

Copyright © 2015 Dunod.

Le nombre d'impulsions est donc proportionnel à la durée de la charge et donc à la valeur à mesurer.

Ce convertisseur présente de bonnes performances en terme de stabilité mais a pour principal inconvénient d'avoir un temps de conversion fonction de la tension à convertir.

2. Le convertisseur à rampe double

Ces convertisseurs consistent en une évolution des précédents, en s'affranchissant de la dérive naturelle des composants qui les composent. Dans ces derniers :

- la tension à convertir est appliquée à l'entrée d'un intégrateur, durant un temps prédéterminé. Un compteur mesure ce temps, correspondant à N_1 impulsions ;
- la logique de commande commute l'entrée ; une tension de référence opposée à la tension d'entrée est alors appliquée à l'intégrateur. Un compteur mesure ce temps, correspondant à N_2 impulsions ;
- Le mot binaire est lu sur les sorties du compteur : $E = E_{Ref} . \frac{N_1}{N_2}$.

La première rampe est à **temps** constant, la seconde à **pente** constante. Ce convertisseur se distingue par sa simplicité, sa précision mais présente l'inconvénient d'être lent.

3. Le convertisseur à rampe numérique

La rampe numérique peut être générée non pas par un intégrateur mais par un convertisseur numérique analogique alimenté par un compteur. Ce montage présentera la linéarité et la stabilité du CNA, garantissant ainsi une meilleure stabilité qu'une cellule RC.

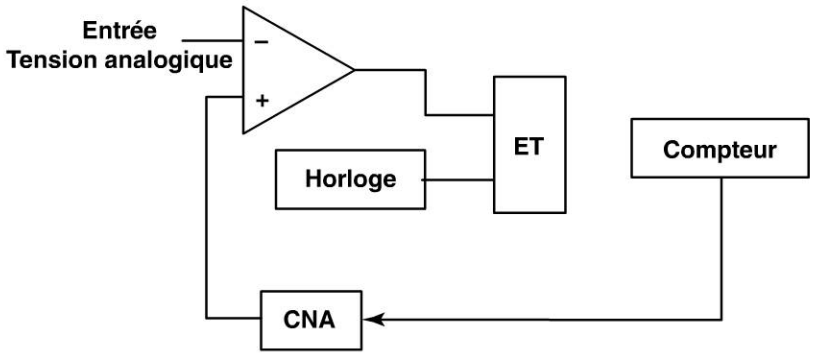


Figure 110.2

La sortie du CNA sera comparée à la tension à convertir et le comparateur, en changeant d'état lors de l'égalité, arrêtera le comptage. On obtient alors à la sortie du compteur un nombre N proportionnel à la tension d'entrée.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 111 Les convertisseurs numérique-analogique

Un convertisseur numérique analogique (CNA ou DAC en anglais) est un dispositif transformant une valeur numérique exprimée par un mot de N bits en un signal analogique.

La résolution d'un CNA est définie par la plus petite variation qui se répercute sur la sortie analogique, à la suite d'un changement de l'entrée numérique.

La résolution est toujours égale au poids du bit le plus faible. Il est aussi appelé pas de progression.

Le principe est de créer une valeur analogique en pondérant le poids de chaque bit. Plusieurs techniques existent pour effectuer cette conversion : par réseau de résistances, par modulation de largeur d'impulsion. Nous présentons les deux techniques les plus employées : le CNA à résistances pondérées et le CNA à réseau R/2R.

1. Le convertisseur à réseau de résistances pondérées

Le montage comporte un amplificateur opérationnel associé à un réseau de résistances pondérées de R à 8R, et des interrupteurs commandés respectivement par les bits B_0 à B_3 du nombre N.

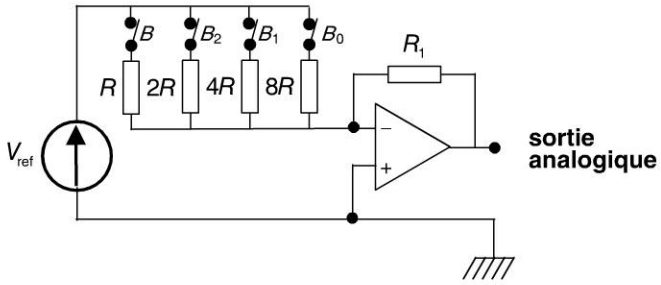


Figure 111.1

Chaque bit du mot binaire à convertir commute un courant (ou une tension) à travers une résistance inversement proportionnelle au poids du bit considéré. Ces tensions sont additionnées par un amplificateur opérationnel sommateur inverseur dont la sortie délivre la tension analogique, telle que :

$$V_S = -\frac{R_1}{R}.V_{ref}.\left(B_3 + \frac{1}{2}.B_2 + \frac{1}{4}.B_1 + \frac{1}{8}.B_0\right).$$

L'inconvénient majeur de cette structure réside dans l'obligation d'utiliser des résistances de valeurs différentes, avec un rapport de 2^{n+1} entre la plus grande et la plus faible.

Copyright © 2015 Dunod.

2. Le convertisseur R-2R

Le montage électronique n'utilise plus que deux valeurs de résistances, R et $2R$, ce qui chasse l'inconvénient de la structure précédente.

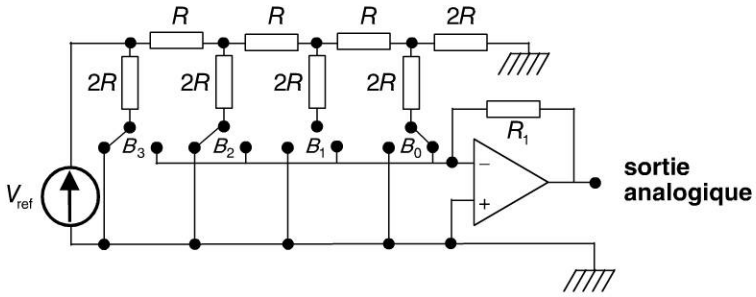


Figure 111.2

La position des inverseurs correspond à une donnée binaire (codée sur 6 bits dans notre exemple). La tension de sortie est proportionnelle à cette valeur numérique.

Si l'inverseur k_i est relié à la masse, alors $k_i = 0$. Si k_i est relié au potentiel continu E, alors $k_i = 1$.

La charge reliée à la sortie est infinie. En appliquant par exemple successivement le théorème de Millman, on montre que le potentiel de sortie V_s est donné par :

$$V_S = \frac{E}{64}.(k_1 + 2k_2 + 4k_3 + \ldots + 32k_6).$$

Remarques

- En pratique, les inverseurs sont constitués par des transistors CMOS pilotés par un circuit logique de commande.
- Le circuit présente l'avantage d'être simple et rapide. Il présente en revanche l'inconvénient d'avoir obligatoirement une tension de référence stable.
- Les réalisations pratiques sont beaucoup plus complexes que le schéma de principe. On utilise en fait des générateurs de courant constant et des amplificateurs tampons pour adapter les impédances.

3. Notion de *glitch*

Lors de la conversion d'un code binaire en tension analogique, on commute des courants par l'intermédiaire d'interrupteurs. Or cette commutation n'est pas instantanée. De plus, les interrupteurs ne commutent pas tous en même temps. Notamment, l'interrupteur associé au MSB est celui qui doit commuter le plus de courant, c'est donc celui qui est le plus lent.

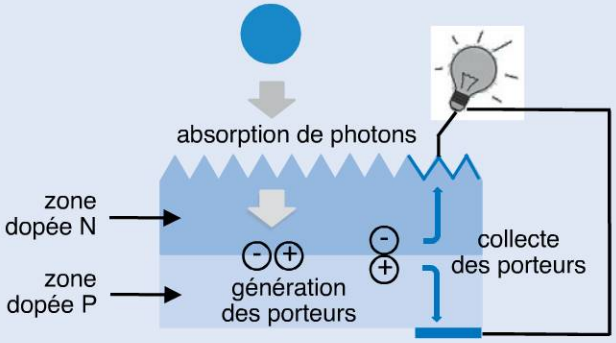
Ceci se traduit par des *glitch* qui représentent la commutation progressive des interrupteurs. Ce phénomène est le plus flagrant lors du passage du code 0111 au code 1000. Le régime transitoire fait que le code passe par les transitions suivantes :
0111 ⇒ 0110 ⇒ 0100 ⇒ 0000 ⇒ 1000

La dernière transition fait passer la sortie du code 0000 au code 1000, ce qui se traduit par des variations importantes de la tension de sortie sous la forme de parasites que l'on appelle *glitch*. Au code zéro, la tension tend à aller vers 0 V puis au code 1000 vers Vref/2 dans le cas d'un code unipolaire positif.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Les capteurs solaires photovoltaïques

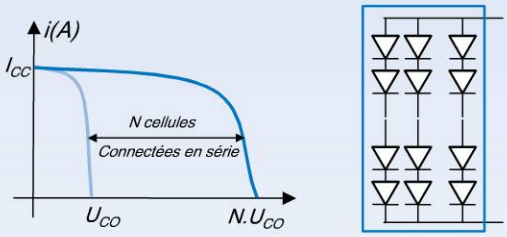
L'effet photovoltaïque utilisé dans les cellules solaires permet de convertir directement l'énergie lumineuse des rayons solaires en électricité par le biais de la production et du transport dans un matériau semi-conducteur de charges électriques positives et négatives sous l'effet de la lumière. L'effet repose donc à la base sur les propriétés semi-conductrices du silicium et son dopage afin d'en améliorer la conductivité.



Le silicium employé dans la plupart des cellules a été choisi pour la présence de quatre électrons de valence sur sa couche périphérique (colonne IV dans la classification de Mendeleïev).

La caractéristique électrique

La puissance électrique délivrée par la cellule photovoltaïque est le produit de la tension par le courant qu'elle génère. Ces deux grandeurs (tension et courant) dépendent à la fois des propriétés électriques de la cellule mais aussi de la charge électrique à ses bornes.



Une cellule élémentaire de quelques dizaines de centimètres carrés délivre, au maximum, quelques watts sous une tension inférieure au volt (tension de jonction PN). Pour produire plus de puissance, plusieurs cellules doivent être assemblées afin de créer un module ou un panneau photovoltaïque.
La connexion en série des cellules permet d'augmenter facilement la tension de l'ensemble, tandis que la mise en parallèle permet d'accroître le courant.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

13.1 Dans le cas d'une mesure par résistance shunt, le shunt aura par principe :

- ☐ **a.** une valeur quelconque de résistance
- ☐ **b.** une valeur de résistance faible
- ☐ **c.** une valeur de résistance élevée

13.2 Dans un montage courte dérivation, on mesure dans le but de trouver une résistance :

- ☐ **a.** la tension du circuit pris dans sa totalité
- ☐ **b.** la tension aux bornes du dipôle et de l'ampèremètre
- ☐ **c.** uniquement la tension aux bornes du dipôle

13.3 Une sonde de courant délivre :

- ☐ **a.** une tension proportionnelle à la valeur du courant instantané
- ☐ **b.** une tension proportionnelle à la valeur du courant instantané, y compris sa composante continue
- ☐ **c.** directement la valeur du courant instantané

13.4 Pour un capteur, la zone nominale d'emploi correspond à la zone :

- ☐ **a.** influençant le capteur sans que les caractéristiques ne soient modifiées
- ☐ **b.** dans laquelle le mesurande peut évoluer sans modification des caractéristiques du capteur
- ☐ **c.** garantissant la non-destruction du capteur

13.5 La fidélité définit :

- ☐ **a.** le fait que l'on emploie toujours le même capteur quelle que soit l'application
- ☐ **b.** l'écart entre valeurs réelles et obtenue en sortie du capteur
- ☐ **c.** la qualité d'un capteur à délivrer une mesure répétitive sans erreur

13.6 Un capteur actif délivre un signal de sortie électrique :

- ☐ **a.** par conversion directe de l'énergie fournie par la grandeur d'entrée
- ☐ **b.** par apport d'une puissance électrique pour assurer leur fonctionnement
- ☐ **c.** par apport et conversion directe d'énergie

13.7 Un capteur passif délivre un signal de sortie électrique :

- ☐ **a.** par conversion directe de l'énergie fournie par la grandeur d'entrée
- ☐ **b.** par apport d'une puissance électrique pour assurer leur fonctionnement
- ☐ **c.** par apport et conversion directe d'énergie

13.8 Dans le cas d'un convertisseur analogique numérique à rampe simple, le nombre d'impulsions est proportionnel :

- ☐ **a.** au mot à convertir
- ☐ **b.** à la durée de charge et donc et à la valeur à mesurer
- ☐ **c.** à la durée de décharge et donc au complément de la valeur à mesurer

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

13.1 **a.** Le shunt aura par principe une valeur de résistance faible, de l'ordre du milliohm, afin de limiter les pertes par effet Joule. De plus, la valeur de la résistance sera telle que la chute de tension à ses bornes soit mesurable sans trop d'incertitude.

13.2 **c.** On mesure uniquement la tension aux bornes du dipôle étudié : ce montage est adapté aux faibles résistances, comparées à la résistance interne du voltmètre.

13.3 **b.** Une sonde de courant délivre une tension proportionnelle à la valeur instantanée du courant, y compris sa composante continue.

13.4 **b.** La zone nominale d'emploi correspond à la zone dans laquelle le mesurande peut évoluer sans modification des caractéristiques du capteur.

13.5 **c.** La mesure délivrée de manière répétitive doit l'être sans erreur.

13.6 **a.** Un capteur actif délivre un signal de sortie électrique par conversion directe de l'énergie fournie par la grandeur d'entrée.

13.7 **b.** Un capteur passif délivre un signal de sortie électrique par apport d'une puissance électrique pour assurer leur fonctionnement.

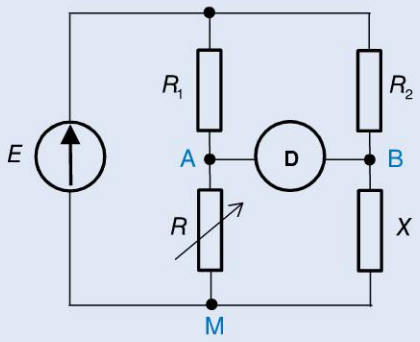
13.8 **c.** Dans le cas d'un convertisseur analogique numérique à rampe simple, le nombre d'impulsions est proportionnel à la durée de charge et donc à la valeur à mesurer.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 418).

13.1 Un pont de Wheatstone permet de mesurer une résistance inconnue X. L'équilibre est obtenu lorsque l'intensité I_D du courant dans le détecteur est nulle. On assimilera le détecteur à une résistance r. On se place à l'équilibre.

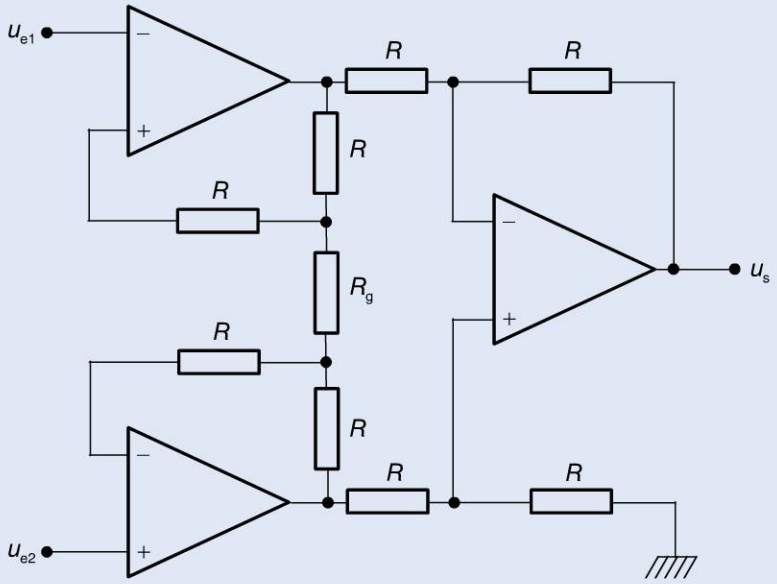


a) Établir la relation entre les tensions U_{AM} et U_{BM}.

b) Exprimer U_{AM} et U_{BM} en fonction des éléments du montage.

c) En déduire X en fonction des éléments du montage.

13.2 On considère le schéma d'un amplificateur d'instrumentation ci-dessous.



Exprimez u_s en fonction de u_{e1} et de u_{e2}.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

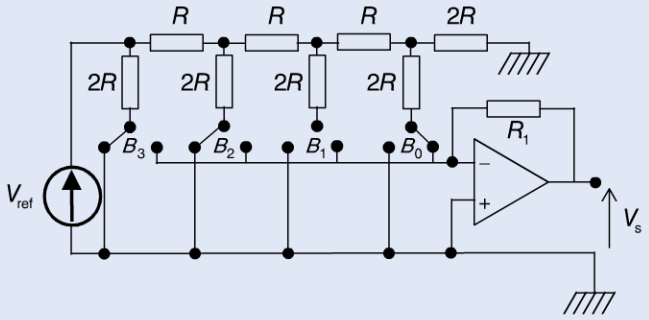
13.3 On considère le montage du convertisseur R/2R ci-dessous, dans lequel les interrupteurs B_i sont commandés par une logique de commande : si $B_i = 0$, l'interrupteur i est à la masse, si $B_i = 1$, l'interrupteur i est à V_{ref}.

a) Calculer le courant I_s lorsque $B_0 = B_1 = B_2 = B_3 = 1$.

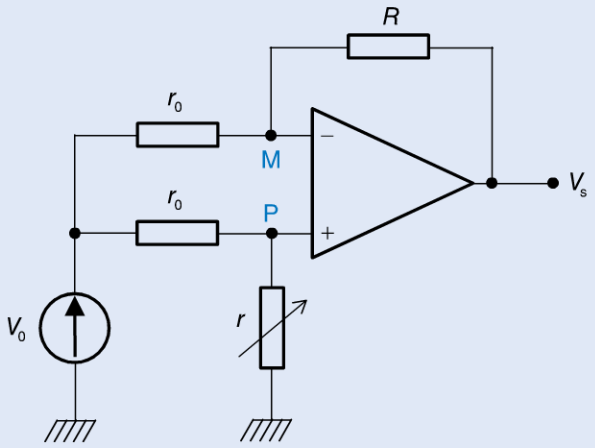
b) Calculer V_s en fonction de V_{ref} et des B_i.

c) Montrer que l'on a : $V_S = -\frac{V_{ref}}{2^4}.(B_0 + 2B_1 + 4B_2 + 8B_3)$.

Généraliser la formule à un convertisseur n bits.



13.4 Lors de l'étude d'une onde sonore, on constate que la pression P de l'air a une valeur moyenne P_0 constante et égale à la pression en l'absence de son. De plus, la pression varie peu autour de cette valeur moyenne. Pour mesurer les petites variations de pression, on utilise un capteur modélisable par une résistance r variant linéairement avec la pression.



a) Calculer les potentiels V_P et V_M (par rapport à la masse), puis la tension de sortie V_s en fonction de la tension V_0 et des résistances r et r_0.

b) Quelle valeur doit-on donner à r_0 pour que le signal ait l'amplitude la plus petite possible ? À quoi sert-il ?

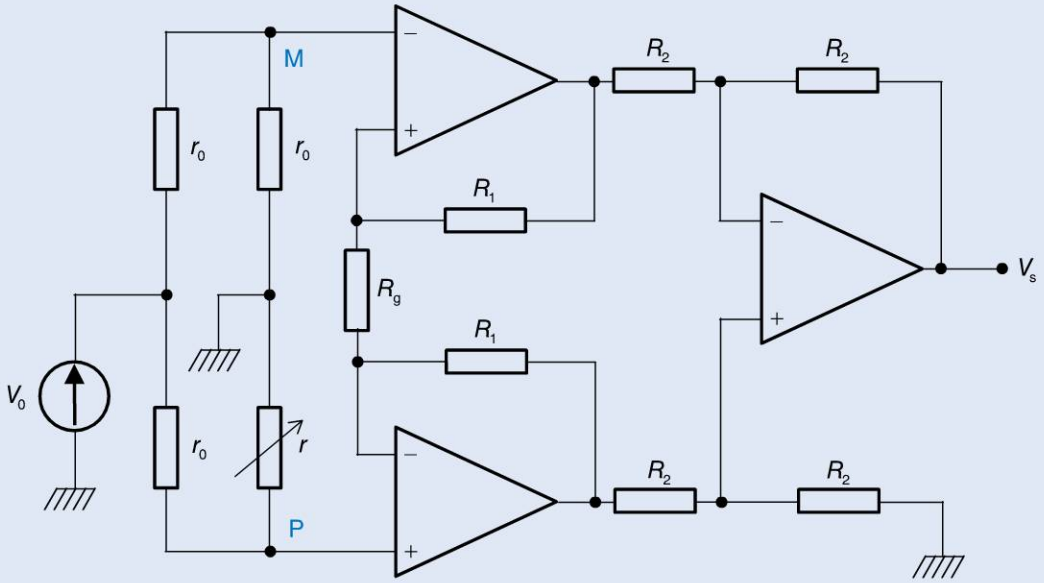
c) Calculer alors la sensibilité de la chaîne de mesure, c'est-à-dire le rapport entre la tension de sortie et la pression acoustique $P - P_0$.

Copyright © 2015 Dunod.

13.5 On insère le capteur de l'exercice précédent dans le pont de Wheatstone amplifié ci-dessous.

a) Calculer les tensions V_P et V_M à l'entrée de l'amplificateur, puis la tension de sortie V_s en fonction de V_P, V_M, R_1, R_2 et R_g.

b) Calculer la sensibilité de la chaîne de mesure. Quel est l'intérêt de ce montage par rapport au précédent ?

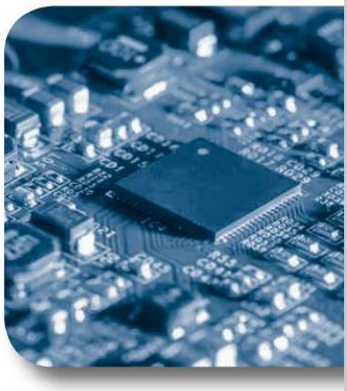


Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Copyright © 2015 Dunod.

Chapitre 14

Éléments d'électronique de puissance



Objectifs

L'électronique de puissance est la branche de l'électrotechnique qui a pour objet l'étude de la conversion statique d'énergie électrique (notamment les structures, les composants, les commandes et les interactions avec l'environnement). L'électronique de puissance traite l'énergie électrique par voie statique. Elle permet une utilisation plus souple et plus adaptée de l'énergie électrique, une amélioration de la gestion, du transport et de la distribution de l'énergie électrique ainsi qu'une discrétion par une réduction des masses et des volumes. La conversion statique est réalisée au moyen de convertisseurs statiques. Après avoir présenté les différents types d'interrupteurs utilisés, nous nous intéresserons au fonctionnement de différentes structures de conversion.

Copyright © 2015 Dunod.

fiche 112 Les composants en régime de commutation

1. Principes

L'électronique de puissance ou électronique de commutation utilise le principe qu'un interrupteur parfait fermé ou ouvert ne dissipe aucune énergie, donc ne présente aucune perte.

Le modèle d'un interrupteur parfait

- Interrupteur parfait fermé : résistance nulle, tension à ses bornes nulle.
- Interrupteur parfait ouvert : résistance infinie, courant traversant nul.

Si l'interrupteur parfait est associé à des composants de filtrage inductifs et/ou capacitifs parfaits (c'est-à-dire sans résistance interne), la tension et/ou le courant peuvent être théoriquement modifiés sans perte, et ainsi réaliser une conversion de tension ou de courant en conservant l'énergie.

Les interrupteurs ou semi-conducteurs de puissance actuels peuvent être classés en trois catégories :

- diodes : états fermé ou ouvert contrôlés par les grandeurs électriques du circuit ;
- thyristors : fermé par un signal de commande, ouvert par les grandeurs électriques du circuit ;
- interrupteurs commandables : à l'ouverture et à la fermeture, par un signal de commande.

Catégorie des interrupteurs commandables

Fiche 71

- Transistors bipolaires à jonctions (BJT)
- Transistors MOS à effet de champ (MOSFET)
- Thyristors commandés à l'ouverture (*Gate Turn Off Thyristors* ou GTO)
- Transistors bipolaires à grille isolée (*Insulated Gate Bipolar Transistors* ou IGBT)
- Thyristors MOS commandés (*MOSControlled Thyristors* ou MCT)

Copyright © 2015 Dunod.

2. Les caractéristiques des principaux composants utilisés en électronique de puissance

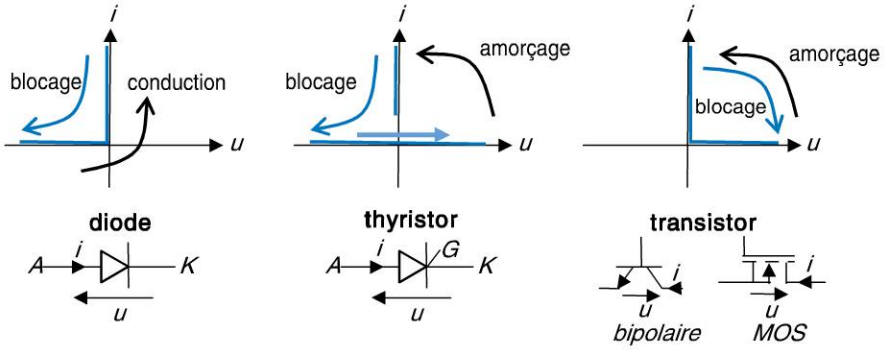


Figure 112.1

La diode se comporte comme un interrupteur parfait dont les commutations sont exclusivement spontanées. Le fonctionnement de la diode s'opère suivant deux modes :

- diode passante : tension anode cathode nulle pour $u_{AK} > 0$. Elle reste fermée tant que le courant qui la traverse est positif ;
- diode bloquée : courant anode cathode nul pour $u_{AK} < 0$. Elle reste fermée (ou bloquée) tant que la tension à ses bornes est négative.

Le thyristor est bloqué si le courant i_{AK} est nul, tandis que la tension u_{AK} à ses bornes est quelconque.

L'amorçage est obtenu par un courant de gâchette positif, d'amplitude suffisante alors que la tension u_{AK} est positive. L'état passant est caractérisé par une tension u_{AK} nulle et un courant i_{AK} positif.

Le blocage apparaît dès l'annulation du courant iAK (commutation naturelle), ou inversion de la tension u_{AK} (commutation forcée).

Le transistor bipolaire sera considéré comme :

- bloqué si le courant I_B de commande et le courant collecteur sont nuls ; la tension V_{CE} est non fixée. Il équivaut à un interrupteur ouvert entre collecteur et émetteur ;
- saturé si le courant I_B impose une tension V_{CE} nulle ; le courant I_C atteint une valeur limite dite de saturation, I_{Csat}. L'équivalent est un interrupteur fermé.

Les autres interrupteurs commandables

- Les transistors MOS ou MOSFET sont à amorçage et blocage commandés par la tension grille-source. Ils sont unidirectionnels en courant ($I_D > 0$) ainsi qu'en tension ($V_{DS} > 0$)
- Les transistors IGBT sont à amorçage et blocage commandés par la tension grille-émetteur. Ils sont unidirectionnels en courant ($I_C > 0$) et en tension ($V_{GE} > 0$)

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 113 Introduction à l'électronique de puissance

L'électronique de puissance a pour but d'étudier la **conversion statique** de l'énergie électrique. Elle permet une amélioration de la gestion, du transport et de la distribution de l'énergie électrique, mais aussi de concevoir des dispositifs de gestion et de conversion de l'énergie de taille et de masse réduites.

Conversion « statique » ou « dynamique » ?

On oppose ici conversion statique de l'énergie à conversion dynamique, utilisant dans ce cas des machines tournantes ou moteurs, domaine de l'électrotechnique.

L'électronique de puissance ou de commutation utilise :

- un ou plusieurs interrupteurs parfaits fermés (résistance nulle, tension aux bornes nulle) ou ouverts (résistance infinie, courant traversant nul), ne dissipant pas d'énergie, donc ne présentant aucune perte ;
- des éléments de filtrage passifs et purement réactifs (c'est-à-dire sans aucune résistance interne), tels que des bobines et des condensateurs. Cela permet théoriquement de modifier la tension et/ou le courant sans perte, donc de réaliser une conversion de tension ou de courant en conservant l'énergie.

1. Les paramètres de base des convertisseurs

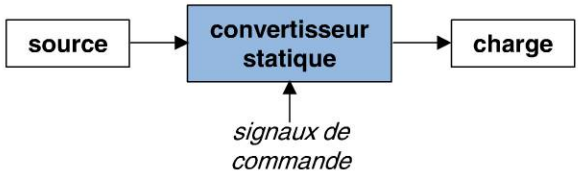


Figure 113.1

Le rendement

La notion de base associée à toute transformation est la notion de rendement η, rapport de la puissance utile délivrée à la charge à la puissance reçue par la source :

$$\eta = \frac{P_s}{P_e} \text{ avec } P_s + P_p = P_e$$

où P_e est la puissance reçue en entrée (par un générateur), P_s la puissance délivrée en sortie et P_p la puissance perdue (pertes).

Copyright © 2015 Dunod.

La réversibilité

Un convertisseur est dit réversible lorsque l'énergie peut transiter de manière bidirectionnelle.

La fréquence de découpage

Le découpage consiste à accumuler de l'énergie et la transférer à la charge, tout en interrompant de manière cyclique le courant électrique. On y associe souvent le **rapport cyclique**, défini comme le temps t_{ON} pendant lequel l'interrupteur est fermé, divisé par la période de fonctionnement T :

$$\alpha = \frac{t_{ON}}{T}$$

2. Les classes de convertisseurs

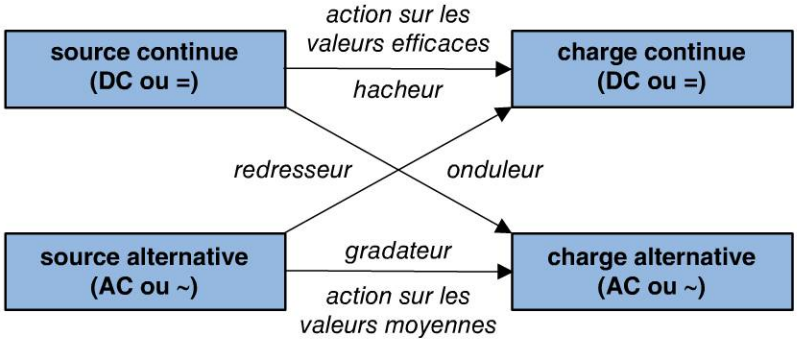


Figure 113.2

Suivant la nature de l'énergie, on caractérisera les grandeurs en **valeur moyenne** pour les **signaux continus** ou en **valeur efficace** pour les **signaux alternatifs.**

Rappels

- Valeur moyenne d'un signal s : $\frac{1}{T}\int_T s(t)\,dt$.
- Valeur efficace d'un signal s : $\sqrt{\frac{1}{T}\int_T s^2(t)\,dt}$.

Le hacheur adapte les niveaux d'énergie entre une source continue et une charge de même nature. Le courant moyen et la tension moyenne sont ajustés ou réglés en fonction des besoins de la charge.

L'onduleur convertit les grandeurs d'un réseau continu en grandeurs alternatives.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 114

Les hacheurs série et parallèle

1. Les hacheurs

Les hacheurs sont les convertisseurs statiques continu-continu permettant de fabriquer une source de tension continue variable à partir d'une source de tension continue fixe.

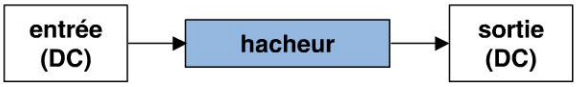


Figure 114.1

Ils peuvent être utilisés pour des applications de deux types :

- **hacheur série** ou convertisseur de type **buck** pour obtenir une tension continue fixe (régulée) ou réglable à partir d'un générateur de tension continue d'entrée de valeur supérieure ;
- **hacheur parallèle** ou convertisseur de type **boost** pour obtenir une tension de sortie continue supérieure à celle disponible en entrée. On parle aussi de hacheur survolteur.

Généralement, on souhaite de plus que l'impédance interne du convertisseur réalisé soit du même ordre de grandeur que celle du générateur qui alimente le dispositif.

Les hacheurs sont employés principalement pour réaliser des alimentations continues, à partir d'un bus continu ou d'une batterie, mais aussi pour alimenter à vitesse variable un moteur à courant continu.

2. Les modes de conduction

On doit distinguer deux cas : la conduction continue et la conduction discontinue.

- **Conduction continue :** le courant de sortie est suffisamment important et le courant dans l'inductance ne s'annule jamais, même avec l'ondulation due au découpage.
- **Conduction discontinue :** le courant de sortie moyen est bien entendu positif, mais, en raison de sa faible valeur moyenne, l'ondulation du courant dans l'inductance peut amener ce dernier à s'annuler. Or, les interrupteurs étant unidirectionnels, le courant ne peut changer de signe et reste à 0. Ce cas correspond à une très faible charge.

Copyright © 2015 Dunod.

3. Le hacheur série (ou abaisseur de tension)

Son fonctionnement se déduit de l'analyse du comportement de l'interrupteur K, supposé parfait.

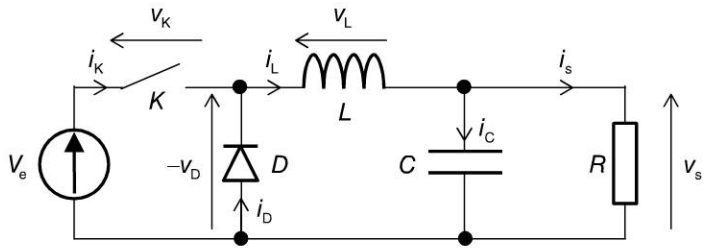


Figure 114.2

On distingue deux phases de fonctionnement suivant si le courant $i_D(t)$ est interrompu ou non :

- à $t = 0$, K est fermé pendant un temps αT. Alors : $v_D(t) = V_e$;
- pour $\alpha T < t < T$, K est ouvert i_D circule à travers la diode (dite de roue libre), qui assure de plus la décharge de la bobine L dans la charge R.

Lorsque $i_d(t)$ s'annule, la diode se bloque à nouveau : $v_D(t) = v_s$.

4. Le hacheur parallèle (ou élévateur de tension)

Le hacheur parallèle, ou hacheur survolteur, permet de fournir une tension moyenne de sortie supérieure à la tension d'entrée.

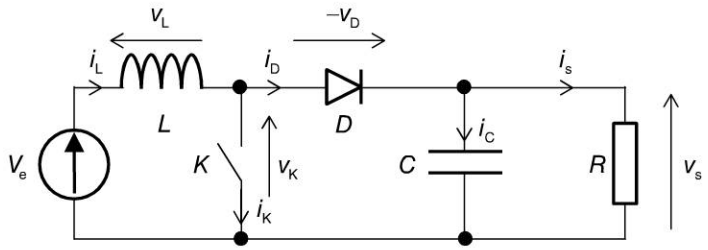


Figure 114.3

On distingue deux phases de fonctionnement :

- lorsque l'interrupteur K est fermé, la diode est polarisée en inverse. La charge est isolée de la source, qui fournit l'énergie à l'inductance L. La diode D est alors bloquée et la charge est déconnectée de l'alimentation ;
- lorsque l'interrupteur K est ouvert, l'étage de sortie, constitué du condensateur et de la charge, reçoit l'énergie de la source et de l'inductance L. Le courant traversant l'inductance traverse ensuite la diode D, le condensateur C et la charge R. Il en résulte un transfert de l'énergie accumulée dans l'inductance vers la capacité.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 115 Le hacheur série en conduction continue

Un hacheur série (ou buck) en conduction continue correspond à un convertisseur continu-continu abaisseur de tension pour lequel le courant i_L traversant l'inductance ne s'annule jamais.

1. Les phases de conduction

$0 < t < \alpha T$: K est fermé, l'interrupteur est passant

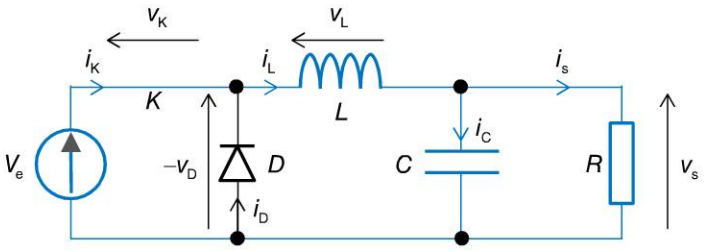


Figure 115.1

L'interrupteur K étant fermé, la tension à ses bornes est nulle ($v_K = 0$).

La diode étant polarisée en inverse, aucun courant ne circule dans D ($i_D = 0$). La tension à ses bornes est égale à la tension aux bornes du générateur ($-v_D = V_e$).

Les tensions de sortie V_s et d'entrée V_e étant continues, la tension aux bornes de la bobine est égale à la différence des deux : $v_L = V_e - V_s$. Le courant dans la bobine est égal au courant débité par le générateur ($i_L = i_K$).

$\alpha T < t < T$: K est bloqué, l'interrupteur est ouvert

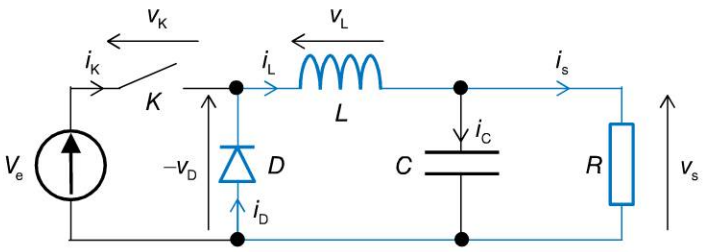


Figure 115.2

L'interrupteur K étant ouvert, la tension à ses bornes est égale à la tension d'entrée V_e, en considérant la diode comme parfaite ($v_D = 0$ à l'état passant).

La diode (dite de roue libre) assure la continuité du courant et la décharge de l'inductance L dans la charge.

Copyright © 2015 Dunod.

2. Les formes d'ondes en conduction continue

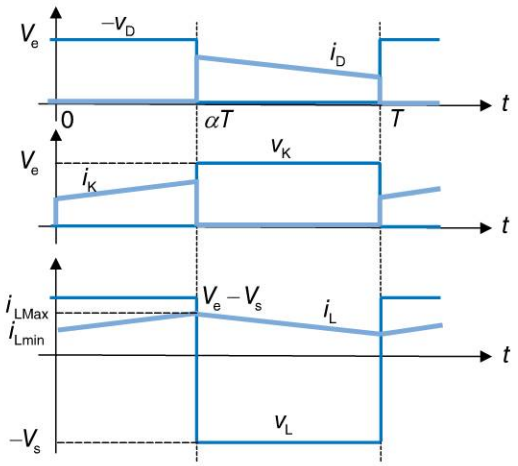


Figure 115.3

3. Les équations de base

L'ondulation du courant dans l'inductance est calculée en considérant que l'ondulation de tension de sortie δv_s est négligeable devant sa valeur moyenne V_s :

$$\Delta I_L = I_{LM} - I_{Lm} = \frac{V_e - V_S}{L}.\alpha T = \frac{\alpha.(1-\alpha)}{LF}.V_e$$

Le courant de sortie étant continu, l'ondulation de la tension de sortie est produite par la composante variable δi_L du courant dans l'inductance i_L. Comme $\delta i_L = i_C$, on a $\delta i_L = i_C = C.\frac{\delta v_C}{dt} = C.\frac{\delta v_S}{dt}$. On en déduit l'ondulation de la tension de sortie en intégrant cette expression :

$$\Delta V_S = \frac{\Delta i_L}{8CF} = \frac{\alpha.(1-\alpha)V_e}{8LCF^2}$$

En régime permanent, la tension moyenne aux bornes de l'inductance L est nulle :

$$V_S = \alpha.V_e$$

La tension de sortie varie linéairement avec le rapport cyclique α. Le rapport cyclique étant compris entre 0 et 1, la tension de sortie V_s est toujours inférieure à celle d'entrée.

En conduction continue, un hacheur série est équivalent à un transformateur DC pour lequel le rapport de transformation peut être continuellement contrôlé électroniquement entre 0 et 1 par variation du rapport cyclique α.

Pour un rapport cyclique donné, la tension de sortie est très peu dépendante de la charge.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 116 Le hacheur série en conduction discontinue

Un hacheur série (ou buck) en conduction discontinue correspond à un convertisseur continu-continu abaisseur de tension pour lequel le courant i_L traversant l'inductance s'annule à un moment donné.

Cette phase correspond au fait que la quantité d'énergie demandée par la charge est assez faible pour être transférée dans un temps plus court qu'une période de commutation. Dans ce cas, le courant traversant l'inducteur s'annule pendant une partie de la période.

Soit βT l'instant d'annulation du courant dans l'inductance.

La seule différence avec le principe de fonctionnement d'un hacheur série en conduction continue est que l'inductance est complètement déchargée en début de cycle.

1. Les formes d'ondes en conduction discontinue

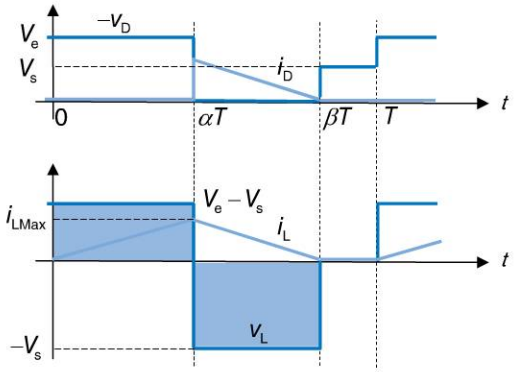


Figure 116.1

L'énergie stockée dans les composants est donc la même en début et en fin de cycle : ceci implique que la tension moyenne aux bornes de l'inductance v_L est nulle.

Le fait que l'énergie stockée dans les composants est la même en début et en fin de cycle correspond sur le schéma à une égalité des surfaces colorées.

La tension v_s dépend maintenant du rapport cyclique α mais aussi du coefficient β :

$$V_S = \alpha.V_e + (1-\beta).V_S \quad \Rightarrow \quad V_S = \frac{1}{1+\dfrac{2LF.I_S}{\alpha^2.V_e}}.V_e.$$

En conduction discontinue, la tension de sortie est fortement dépendante de la charge pour un rapport cyclique α constant. Dans ce cas, la boucle de régulation doit intervenir de manière efficace pour corriger le rapport cyclique α.

Copyright © 2015 Dunod.

2. La limite de fonctionnement entre conduction continue et discontinue

Le hacheur série fonctionne en conduction discontinue quand le courant demandé par la charge est faible, en conduction continue pour les courants plus importants. La limite entre conduction continue et conduction discontinue est atteinte quand le courant dans l'inductance s'annule juste au moment de la commutation.

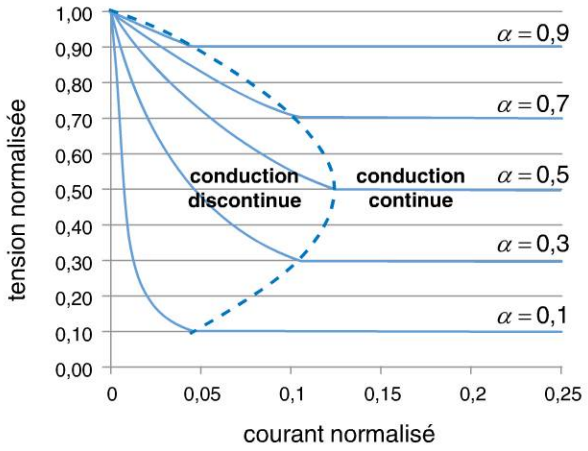


Figure 116.2

En utilisant un formalisme normalisé :

- en conduction continue, la tension de sortie normalisée vaut α ;
- en conduction discontinue, la tension de sortie normalisée vaut $\frac{\alpha^2}{2.|I_S| + \alpha^2}$, où $|I_S|$ est le courant normalisé ;
- ea frontière entre conduction continue et discontinue est donnée par $\frac{\alpha.(1-\alpha)}{2.|I_0|} = 1$.

La condition de passage du régime de conduction continue à un régime de conduction discontinue est liée à l'existence d'un courant moyen limite $I_{s\,lim}$, tel que :

$$I_{SLim} = \frac{\alpha.(1-\alpha).V_e}{2LF}$$

Remarque : applications du hacheur série

Le hacheur série est principalement utilisé pour :

- la variation de vitesse d'un moteur à courant continu ;
- le freinage par récupération ;
- l'alimentation d'appareil électronique grand public (PC...).

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 117 Le hacheur parallèle en conduction continue

Un hacheur parallèle (ou boost) en conduction continue correspond à un convertisseur continu-continu élévateur de tension pour lequel le courant i_L traversant l'inductance ne s'annule jamais.

1. Les phases de conduction

0 < t < αT : K est fermé, l'interrupteur est passant

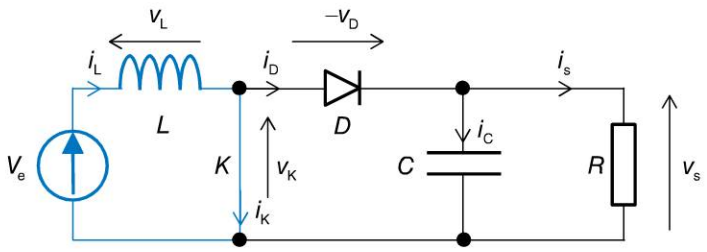


Figure 117.1

L'interrupteur K étant fermé, la tension à ses bornes est nulle ($v_K = 0$).

La diode étant bloquée, la charge est alors déconnectée de l'alimentation.

Le circuit électrique se résumant à l'association série du générateur V_e et de l'inductance L, il en résulte une augmentation du courant dans l'inductance i_L, et donc un stockage d'énergie sous forme magnétique.

αT < t < T : K est bloqué, l'interrupteur est ouvert

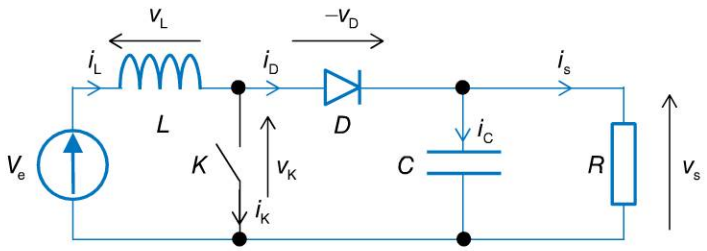


Figure 117.2

L'interrupteur K étant ouvert, l'inductance se retrouve en série avec le générateur : sa tension s'additionne à la force électromotrice du générateur.

La diode étant passante, la charge est connectée à l'alimentation et à l'inductance.

Le courant circulant dans l'inductance se retrouve dans la diode, puis le condensateur et la résistance. Il en résulte un transfert d'énergie précédemment accumulée vers le condensateur.

Copyright © 2015 Dunod.

2. Les formes d'ondes en conduction continue

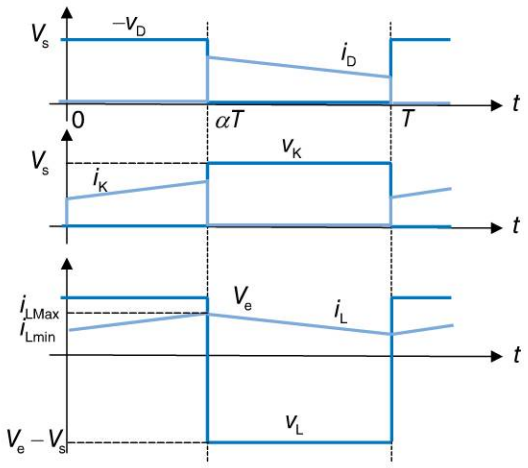


Figure 117.3

3. Les équations de base

L'ondulation du courant dans l'inductance quand K est fermé est donnée par :

$$\Delta I_{L_{K\ Fermé}} = \frac{\alpha}{LF}.V_e$$

De même, l'ondulation du courant dans l'inductance quand K est ouvert est donnée par :

$$\Delta I_{L_{K\ Ouvert}} = \frac{1-\alpha}{LF}.(V_e - V_S)$$

Comme le courant traversant l'inductance au début et à la fin du cycle est inchangé, on en déduit l'expression de la tension de sortie :

$$V_S = \frac{1}{1-\alpha}.V_e$$

La tension de sortie varie linéairement avec le rapport cyclique α. Le rapport cyclique étant compris entre 0 et 1, la tension de sortie v_s est toujours supérieure à celle d'entrée.

En conduction continue, l'alimentation élévatrice de tension est équivalente à un transformateur DC dans lequel le rapport de transformation peut être continuellement contrôlé électroniquement entre 1 et l'infini par variation du rapport cyclique α.

Pour un rapport cyclique donné, la tension de sortie est indépendante de la charge.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 118 Le hacheur parallèle en conduction discontinue

Un hacheur parallèle (ou boost) en conduction discontinue correspond à un convertisseur continu-continu élévateur de tension pour lequel le courant i_L traversant l'inductance s'annule à un moment donné.

Cette phase correspond au fait que la quantité d'énergie demandée par la charge est assez faible pour être transférée dans un temps plus court qu'une période de commutation. Dans ce cas, le courant traversant l'inducteur s'annule pendant une partie de la période.

Soit βT l'instant d'annulation du courant dans l'inductance.

La seule différence avec le principe de fonctionnement d'un hacheur série en conduction continue est que l'inductance est complètement déchargée en début de cycle.

1. Les formes d'ondes en conduction discontinue

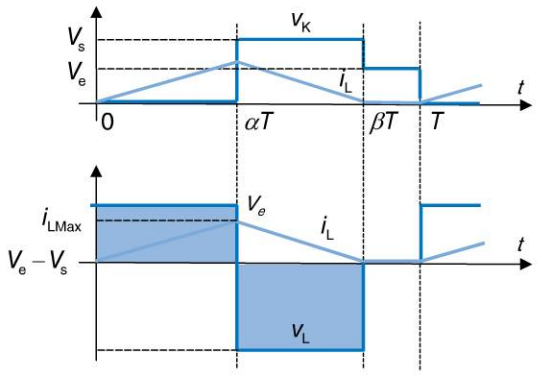


Figure 118.1

Le courant i_s dans la charge est égal au courant moyen traversant la diode (i_D). De plus, le courant traversant la diode est égal à celui dans l'inductance pendant l'état bloqué.

Le fait que l'énergie stockée dans les composants est la même en début et en fin de cycle correspond sur le schéma à une égalité des surfaces colorées.

La tension de sortie v_s s'exprime alors sous la forme :

$$V_S = V_e + \frac{\alpha^2 . V_e^2}{2LF . I_S}$$

Copyright © 2015 Dunod.

2. La limite de fonctionnement entre conduction continue et discontinue

Le hacheur parallèle fonctionne en conduction discontinue quand le courant demandé par la charge est faible, en conduction continue pour les courants plus importants. La limite entre conduction continue et conduction discontinue est atteinte quand le courant dans l'inductance s'annule juste au moment de la commutation.

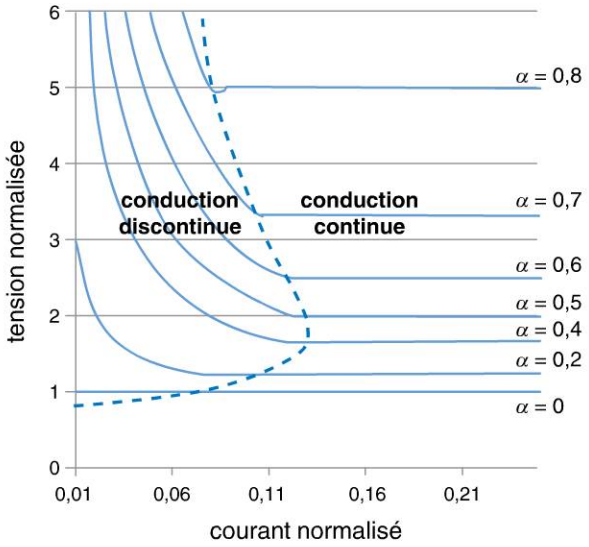


Figure 118.2

En utilisant un formalisme normalisé :

- en conduction continue, la tension de sortie normalisée vaut $\frac{1}{1-\alpha}$;
- en conduction discontinue, la tension de sortie normalisée vaut $1+\frac{\alpha^2}{2.|I_S|}$, où $|I_S|$ est le courant normalisé ;
- la frontière entre conduction continue et discontinue est donnée par $\frac{\alpha.(1-\alpha)}{2.|I_0|}=1$.

La condition de passage du régime de conduction continue à un régime de conduction discontinue est liée à l'existence d'un courant moyen limite $i_{s\,\mathrm{lim}}$, tel que :

$$I_{SLim}=\frac{\alpha.(1-\alpha).V_e}{2LF}$$

Remarque : application des hacheurs parallèles

Les hacheurs parallèles sont utilisés dans des systèmes alimentés par batteries d'accumulateurs associées en série, afin de disposer d'un niveau de tension suffisamment élevé. La place disponible étant souvent limitée, il n'est pas toujours possible de disposer d'un nombre suffisant d'éléments. Un hacheur parallèle (ou boost) permet donc d'augmenter la tension fournie par les batteries et ainsi diminuer le nombre d'éléments nécessaires pour atteindre le niveau de tension désiré.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 119

Les hacheurs à accumulation

Les hacheurs à accumulation constituent une famille d'alimentation à découpage pour laquelle la puissance n'est plus transmise directement de la source vers la charge, mais est « accumulée » dans un élément intermédiaire. Ils peuvent notamment servir à générer une tension négative à partir d'une alimentation positive existante.

Il existe plusieurs types de montages, suivant la nature inductive ou capacitive de l'élément de stockage. Nous ne traiterons par la suite que les hacheurs à accumulation inductive en mode de conduction continue.

1. Le hacheur à accumulation inductive : convertisseur buck-boost

La structure du hacheur à stockage inductif exige que les circuits connectés à ses accès soient des sources de tension.

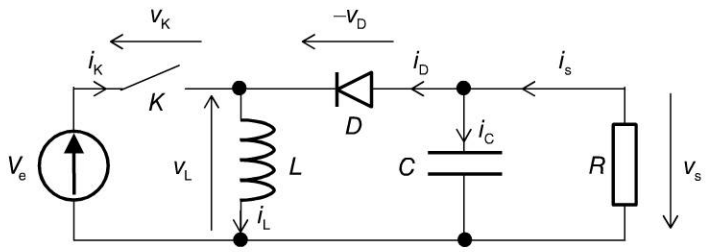


Figure 119.1

Cette alimentation peut être obtenue par une connexion en cascade d'une alimentation abaisseuse de tension suivie d'une alimentation élévatrice de tension.

En supposant que le rapport cyclique est identique pour les deux alimentations, le rapport de conversion de tension entre la sortie et l'entrée (en régime permanent) est le produit des rapports de conversion de tension des deux alimentations en cascade.

Comparé aux convertisseurs buck et boost, les principales différences résident en une tension de sortie :

- inverse à celle de l'entrée ;
- pouvant varier, pour un convertisseur idéal, de 0 à $-\infty$.

La principale imperfection à considérer est liée à l'ondulation du courant dans l'inductance de stockage L.

Copyright © 2015 Dunod.

2. Le hacheur à accumulation capacitive : convertisseur cuk

Un hacheur à accumulation capacitive cuk (ou boost-buck) permet de relier deux sources de courant par l'intermédiaire d'un condensateur, devant accumuler puis restituer au récepteur l'énergie délivrée par le générateur.

Le schéma de la structure de conversion

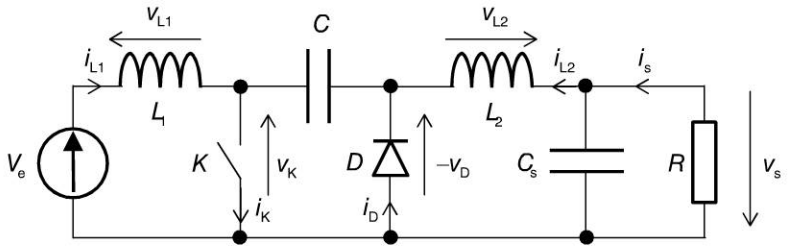


Figure 119.2

Le principe de fonctionnement

Le condensateur C a pour but de transférer l'énergie entre la source de tension d'entrée et celle de sortie, en le connectant alternativement à l'entrée ou à la sortie du convertisseur au moyen de l'interrupteur K et à la diode D :

- quand K est fermé, D est bloquée. L'énergie est stockée dans L_1 et un transfert d'énergie a lieu du condensateur C vers L_2 et la charge ;
- quand K est ouvert, D est passante. La source fournit de l'énergie au condensateur C.

Les deux inductances L_1 et L_2 convertissent respectivement la source de tension d'entrée et la source de tension de sortie (v_s) en sources de courant : on limite ainsi le courant en reliant C aux sources d'entrée ou de sortie.

La tension de sortie

Tout comme dans le cas d'un hacheur à accumulation inductive, la tension de sortie V_s est donnée par :

$$V_S = -\frac{\alpha}{1-\alpha}.V_e.$$

On obtient ici un montage inverseur de tension, dont le rapport de transformation peut être inférieur ou supérieur à 1.

Remarque

Il existe le pendant de ce montage, le hacheur à accumulation capacitive. On remplace l'inductance par un condensateur et, bien évidemment, les deux sources doivent être de courant pour respecter la règle d'association de sources par l'intermédiaire d'interrupteurs.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 120 Les hacheurs à accumulation inductive en conduction continue

Un hacheur à accumulation inductive (ou convertisseur buck-boost) permet de convertir une tension continue en une autre tension continue, de plus faible ou de plus grande valeur, mais de polarité inverse. En mode de conduction continue, le courant i_L traversant l'inductance ne s'annule jamais.

1. Les phases de conduction

$0 < t < \alpha T$: K est fermé, l'interrupteur est passant

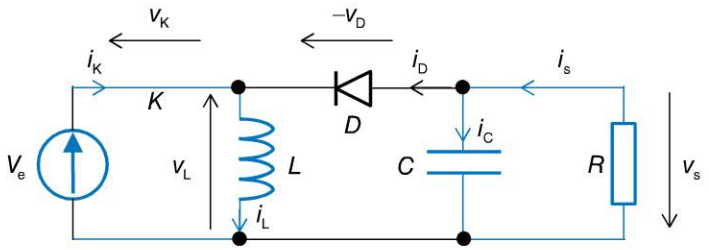


Figure 120.1

L'interrupteur K étant fermé, la tension à ses bornes est nulle ($v_K = 0$).

La tension de sortie étant négative, La diode est polarisée en inverse ; aucun courant ne circule dans D ($i_D = 0$).

Comme K est fermé, l'énergie est stockée dans l'inductance L.

$\alpha T < t < T$: K est bloqué, l'interrupteur est ouvert

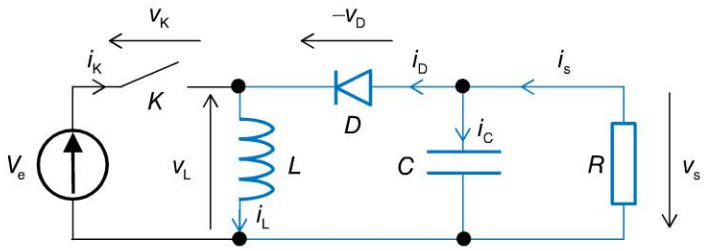


Figure 120.2

L'interrupteur K étant ouvert, la diode assure la continuité du courant et la décharge de l'inductance L dans la charge.

Copyright © 2015 Dunod.

2. Les formes d'ondes en conduction continue

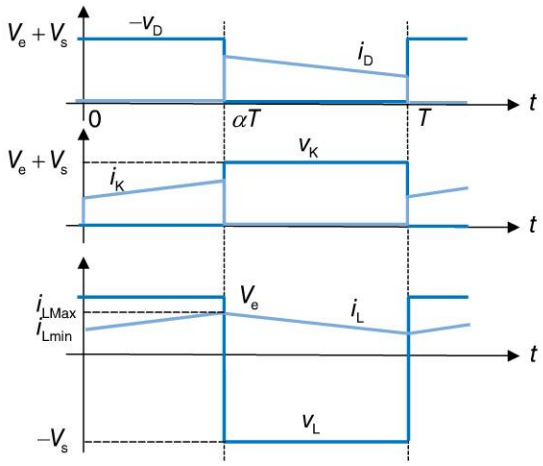


Figure 120.3

3. Les équations de base

L'ondulation du courant dans l'inductance est calculée en considérant que l'ondulation de tension de sortie δv_s est négligeable devant sa valeur moyenne V_s :

$$\Delta I_L = \frac{\alpha \cdot V_e}{LF}$$

Le convertisseur est en régime permanent, l'énergie stockée dans chaque composant est la même au début et à la fin de chaque cycle de commutation. En considérant l'énergie stockée dans l'inductance, on obtient l'expression de la tension de sortie :

$$V_S = -\frac{\alpha}{1-\alpha} \cdot V_e$$

Quelques remarques...

- La tension de sortie est de polarité inverse par rapport à la tension d'entrée.
- En faisant abstraction de la polarité, la valeur absolue de la tension de sortie augmente avec le rapport cyclique α. Le convertisseur offre donc la possibilité d'être à la fois dévolteur (buck) ou survolteur (boost).

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

fiche 121 Les onduleurs et la structure de pont en H

1. Les onduleurs

Un onduleur est un convertisseur statique permettant de délivrer des tensions et des courants alternatifs à partir d'une source d'énergie continue. On distingue deux familles d'onduleurs :

- les **onduleurs autonomes** délivrent une tension alternative de fréquence fixe ou ajustable par l'utilisateur ;
- les **onduleurs non autonomes** correspondent à des structures de redresseurs en commutation naturelle assistée par le réseau, auquel il est raccordé.

Les onduleurs utilisent une structure de pont en H, généralement constituée d'interrupteurs (transistors) de puissance tels que des IGBT. Ils sont généralement commandés par modulation de largeur d'impulsion (MLI), afin d'obtenir la fréquence désirée du signal alternatif ainsi créé.

2. L'onduleur monophasé en pont

Un onduleur monophasé en pont (ou pont en H) est constitué de quatre interrupteurs K_1, K_2, K_3 et K_4 avec leur diode de roue libre. Ils définissent deux bras d'onduleurs :

- bras A : constitué de K_1 et K_2 ;
- bras B : constitué de K_3 et K_4.

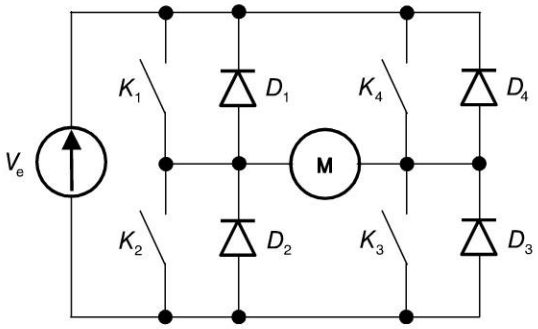


Figure 121.1

K_1 et K_3 sont commandés en même temps, saturés pendant l'alternance positive et bloqués pendant l'alternance négative. K_3 et K_4sont de même bloqués pendant l'alternance positive et saturés pendant l'alternance négative.

Une commande de ce type est nommée **commande pleine onde**.

On a donc un enchaînement de quatre mailles de conduction :

Copyright © 2015 Dunod.

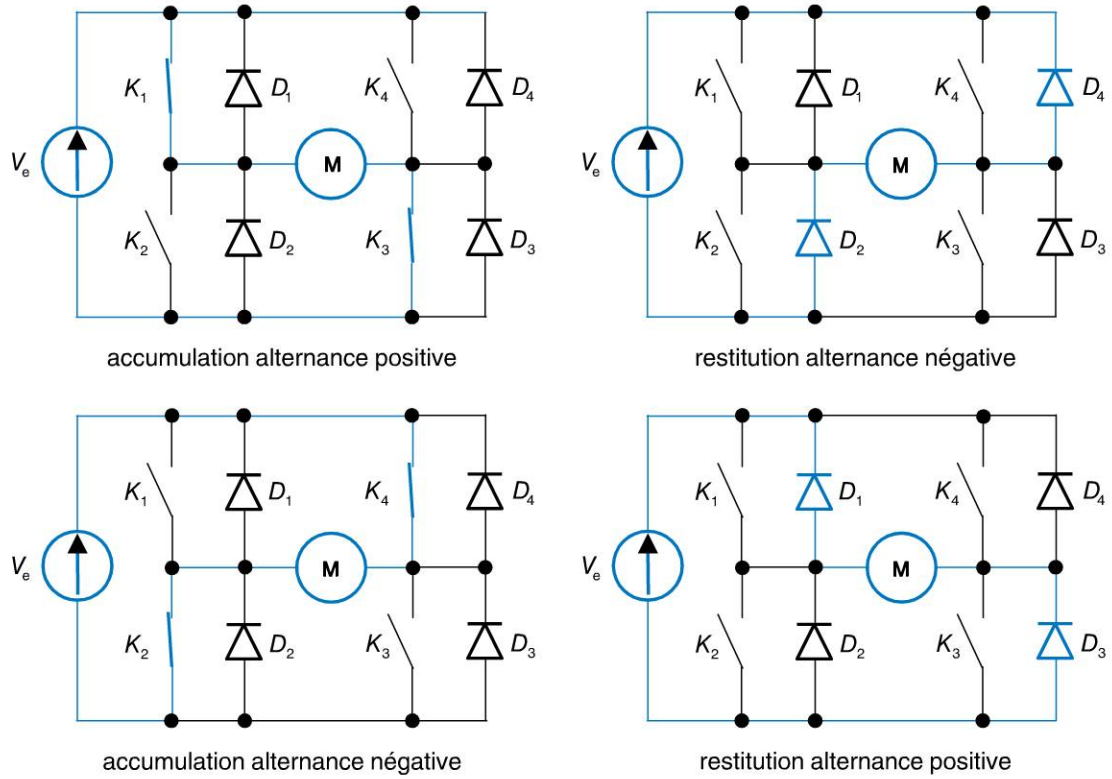


Figure 121.2

Les diodes sont appelées **diodes de récupération**, permettant la circulation du courant lorsque l'interrupteur est commandé et que le courant est dans le sens opposé à celui de l'interrupteur.

Cette phase est appelée **phase de récupération.**

Commande d'un moteur à courant continu

Un pont en H est souvent utilisé pour commander un moteur à courant continu et faire varier sa vitesse.

- Pour démarrer, un moteur a besoin d'une tension minimale ; de plus, sa fréquence de rotation n'est pas réellement proportionnelle à la tension d'alimentation. On fournit pour cela, grâce au pont en H, une tension constante, dont la longueur variable permet de faire varier la vitesse du moteur.
- Le moteur doit pouvoir tourner dans les deux sens de rotation, et fonctionner soit en génératrice, soit en moteur. Pour cela, on inverse la polarité de la tension à ses bornes grâce au pont en H.

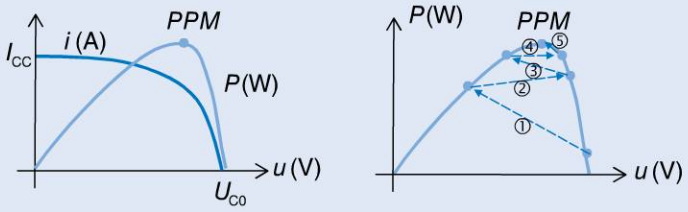
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

FOCUS Les convertisseurs et le photovoltaïque

La caractéristique puissance-tension d'un panneau solaire photovoltaïque présente un extremum variant avec l'ensoleillement, la température et le vieillissement. Une connexion directe entre le panneau et sa charge a donc peu de chance de placer le système photovoltaïque à son point de fonctionnement maximum (PPM ou MPP en anglais pour *Maximum Power Point*).

Le point de fonctionnement maximal

Dans le cas d'une batterie, il faut que la tension de cette dernière, qui impose la tension du panneau, soit proche de la tension VOPT pour laquelle la puissance délivrée est maximale.



L'insertion d'un convertisseur entre la source photovoltaïque et la charge permet de modifier le point de fonctionnement du panneau grâce à une loi de commande extrémale, permettant la maximisation permanente du transfert d'énergie.

La recherche du point de puissance maximal peut être effectuée par différentes méthodes comme par exemple une commande extrémale, commande consistant à amener le système à son optimum de puissance et l'y maintenir en dépit des variations de paramètres.

La recherche du point de fonctionnement maximal

On part d'un rapport cyclique α faible (et donc d'un VPV important). La puissance croît au début, puis se stabilise, puis diminue.

Le système de mesure détecte cette diminution de puissance, impliquant une inversion du sens de la commande. La puissance va alors augmenter, repasser par le maximum puis diminuer.

Dès détection de cette diminution de puissance, le sens de la commande est de nouveau inversé.

Le système se place donc en oscillation autour du maximum. Cette oscillation permet à la commande de vérifier que le maximum ne s'est pas déplacé et, le cas échéant de le suivre.

Copyright © 2015 Dunod.

QCM

Pour chaque question, cocher la ou les réponse(s) exacte(s) (les réponses sont au verso).

14.1 Un thyristor est un composant de puissance :

- ☐ **a.** à amorçage et blocage commandé
- ☐ **b.** à amorçage commandé et blocage spontané
- ☐ **c.** à amorçage spontané et blocage commandé

14.2 Les transistors MOS, à amorçage et blocage commandés, sont :

- ☐ **a.** unidirectionnels en tension
- ☐ **b.** unidirectionnels en courant
- ☐ **c.** unidirectionnels en tension et en courant

14.3 Un hacheur permet d'effectuer une adaptation entre :

- ☐ **a.** une source continue et une charge continue
- ☐ **b.** une source alternative et une charge alternative
- ☐ **c.** une source alternative et une charge continue

14.4 Un gradateur agit sur :

- ☐ **a.** les valeurs continues
- ☐ **b.** les valeurs efficaces
- ☐ **c.** les valeurs moyennes

14.5 Un hacheur série est une structure permettant :

- ☐ **a.** d'abaisser la tension
- ☐ **b.** d'élever la tension
- ☐ **c.** d'abaisser ou d'élever la tension suivant la valeur du rapport cyclique

14.6 Le mode de conduction continue peut être défini par :

- ☐ **a.** une annulation du courant de la diode
- ☐ **b.** une annulation du courant dans l'interrupteur
- ☐ **c.** une annulation du courant dans l'inductance

14.7 Pour un hacheur série en conduction discontinue, la tension de sortie :

- ☐ **a.** est fortement dépendante de la charge pour un rapport cyclique inférieur à 0,5
- ☐ **b.** est fortement dépendante de la charge pour un rapport cyclique supérieur à 0,5
- ☐ **c.** est fortement dépendante de la charge pour un rapport cyclique constant

14.8 Un hacheur à accumulation inductive est aussi appelé convertisseur :

- ☐ **a.** buck
- ☐ **b.** boost
- ☐ **c.** buck-boost

14.9 Dans un hacheur à accumulation inductive en conduction continue :

- ☐ **a.** la tension de sortie est de polarité inverse par rapport à la tension d'entrée
- ☐ **b.** la tension de sortie vaut le double de la tension d'entrée
- ☐ **c.** la tension de sortie est déphasée de 180° par rapport à la tension d'entrée

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Réponses

14.1 **b.** Le thyristor a un amorçage obtenu par un courant de gâchette positif pour une tension positive. Le blocage quant à lui apparaît dès annulation du courant. C'est donc un composant à amorçage commandé et blocage spontané.

14.2 **c.** Les transistors MOS et MOSFET sont à amorçage et blocage commandés par la tension grille-source. Bien retenir qu'ils sont unidirectionnels en courant ($i_D > 0$) et en tension ($V_{DS} > 0$). Les MOS de puissance sont eux bidirectionnels en courant grâce à leur diode interne naturelle.

14.3 **c.** Un hacheur permet de faire l'adaptation entre une source alternative (AC) et une charge continue (DC).

14.4 **c.** Un gradateur agit sur les valeurs moyennes c'est-à-dire sur les signaux continus.

14.5 **a.** Un hacheur série ou convertisseur de type buck permet d'obtenir une tension continue fixe (régulée) ou réglable à partir d'un générateur de tension continue d'entrée de valeur supérieure.

14.6 **c.** En mode de conduction continue, le courant de sortie est suffisamment important et le courant dans l'inductance ne s'annule jamais, même avec l'ondulation due au découpage.

14.7 c. En conduction discontinue, la tension de sortie est fortement dépendante de la charge pour un rapport cyclique constant. Dans ce cas, la boucle de régulation doit intervenir de manière efficace pour corriger le rapport cyclique.

14.8 **c.** Un hacheur à accumulation inductive est aussi appelé buck-boost.

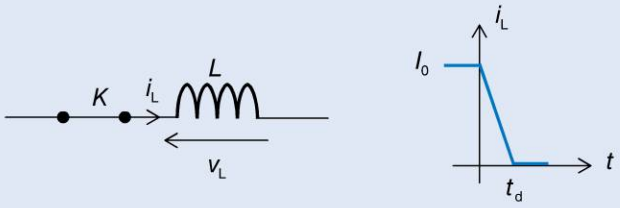
14.9 **a.** Dans un hacheur à accumulation inductive en conduction continue, la tension de sortie est de polarité inverse par rapport à la tension d'entrée.

Copyright © 2015 Dunod.

EXERCICES

Les corrigés sont regroupés en fin d'ouvrage (p. 424).

14.1 On interrompt le courant circulant dans une bobine parfaite (schéma ci-dessous). Soit I_0 la valeur initiale du courant $i_L(t)$, et t_d son temps de décroissance.



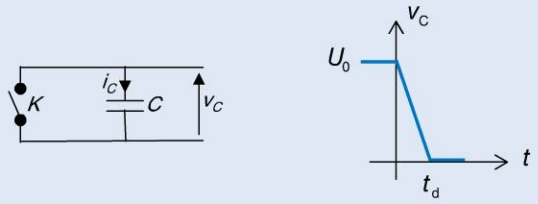
a) Écrire l'équation différentielle liant $v_L(t)$ à $i_L(t)$.

b) Écrire l'équation du courant pendant une commutation, en fonction de t_d et I_0.

c) Que devient l'allure de $v_L(t)$ lorsque t_d tend vers zéro ?

d) Effectuer l'application numérique avec les valeurs suivantes : $L = 100$ nH, $t_d = 20$ ns et $I_0 = 10$ A.

14.2 On court-circuite un condensateur parfait initialement chargé (schéma ci-dessous). Soit U_0 la valeur initiale de la tension $v_C(t)$ et t_d son temps de décroissance.



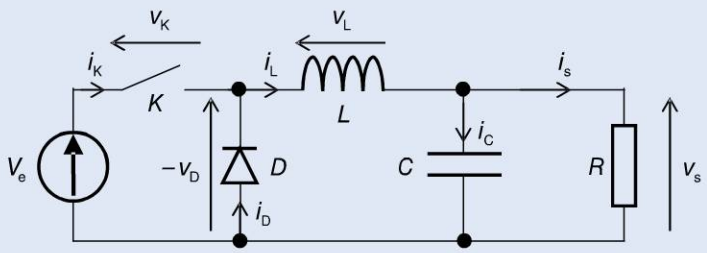
a) Écrire l'équation différentielle liant $i_C(t)$ à $v_C(t)$.

b) Écrire l'équation du courant pendant une commutation, en fonction de t_d et U_0.

c) Que devient l'allure de $i_C(t)$ lorsque t_d tend vers zéro ?

d) Effectuer l'application numérique avec les valeurs suivantes : $C = 100$ nF, $t_d = 20$ ns et $I_0 = 10$ A.

14.3 On considérera par la suite le schéma ci-dessous, dans lequel K est un interrupteur électronique idéal commandé.



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

E est une source continue de 50 V, R une résistance de charge de 5 Ω et L une inductance. La période de découpage T est de 50 µm. On désigne par α le rapport cyclique, θ étant la période de fermeture de l'interrupteur durant une période de découpage T.

On considère dans un premier temps que la bobine L est mise en court-circuit et que le condensateur C est débranché.

a) Représenter la tension instantanée $v_s(t)$ pour $\alpha = \frac{1}{3}$.

b) Donner les relations, pour un rapport cyclique quelconque, entre la tension moyenne $\overline{V}_S$ appliquée à la charge et la tension d'alimentation E.

c) Expliciter le courant moyen $\overline{I}_S$ dans la résistance.

d) Donner l'expression de la puissance fournie à la charge R en fonction du rapport cyclique α.

Calculer la puissance en question pour $\alpha = \frac{1}{3}$ et $\alpha = 0{,}9$.

On considère dans un second temps que la bobine L est mise en service et que le condensateur C est débranché : on admettra de plus que le courant ne s'annule pas au cours d'une période dans la charge (mode de conduction continue).

e) Établir les équations donnant le courant $i_s(t)$ et les résoudre.

f) Dessiner approximativement la forme d'onde de la tension $v_s(t)$ dans la charge, dans le cas particulier où la période de découpage y est du même ordre de grandeur que la constante de temps du circuit de charge.

g) Calculer la valeur moyenne de la tension $\overline{V}_S$ appliquée en fonction du rapport cyclique α.

Dans le but d'étudier le fonctionnement du hacheur sur filtre RC en conduction continue, on considère maintenant le montage complet avec le condensateur, dans lequel $R = 5\,\Omega$, L possédant une valeur quelconque et C valant 200 µF.

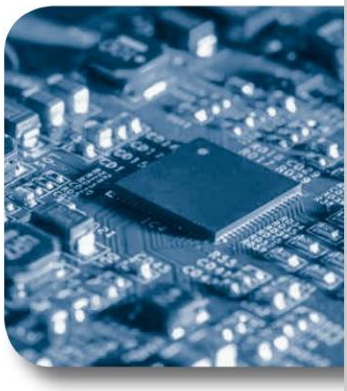
h) Expliquer le rôle du condensateur et les conséquences de sa présence sur le fonctionnement du circuit.

i) Établir et résoudre les équations donnant $i_s(t)$.

j) Démontrer la relation liant E à $\overline{V}_S$, ainsi que les expressions du courant $\overline{I}_S$ dans la charge en fonction des courants I_{MAX} et I_{min}, ainsi que l'ondulation du courant $i(t)$ dans l'inductance.

Copyright © 2015 Dunod.

Corrigés des exercices

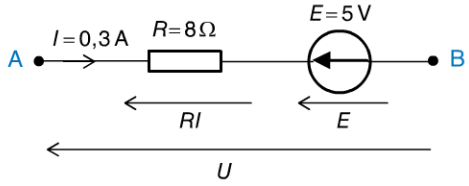


Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 1

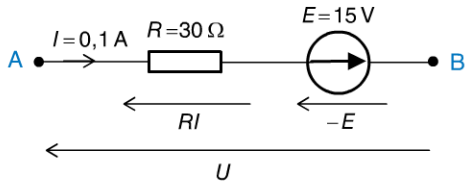
1.1 Les deux résistances R_3 et R_4 se trouvent en série et forment donc une résistance équivalente de valeur 85 Ω. Cette résistance de 85 Ω est en parallèle avec R_2. Cet ensemble présente donc une résistance r telle que : $\frac{1}{r} = \frac{1}{50} + \frac{1}{85}$, soit : $r = 31{,}5\,\Omega$. Cette résistance r est en série avec la résistance R_1. On a donc : $R_{eq} = 131{,}5\,\Omega$.

1.2 Plaçons les différentes flèches symbolisant les tensions en respectant les conventions.



On écrit immédiatement : $U = RI + E$, soit : $U = (8 \times 0{,}3) + 5 = 7{,}4$ V.

1.3 Plaçons les flèches symbolisant les tensions en prenant soin d'orienter convenablement la différence de potentiel E. La figure 1.42 montre les deux manières de positionner cette tension.



On lit immédiatement : $U = RI - E$, soit : $U = (30 \times 0{,}1) - 15 = -12$ V

La valeur négative représente une tension qui est effectivement positive dans le sens opposé à celui suggéré par l'énoncé.

Il vaut mieux passer un peu de temps à vérifier que l'on place correctement les sens des courants et ceux des différences de potentiel plutôt que de risquer une erreur de calcul. En respectant toujours les conventions récepteur ou générateur, on élimine quasiment tout risque.

1.4 Pour que I soit nul, il faut et il suffit que : $V_A = V_B$.

Comme le courant I est supposé être nul, les résistances R_1 et R_2 sont parcourues par le même courant. On peut donc appliquer le principe du diviseur de tension au point A et on obtient immédiatement l'expression de V_A : $V_A = E\dfrac{R_2}{R_1 + R_2}$.

De la même manière, les résistances R_3 et R_4 sont parcourues par le même courant. On peut donc aussi appliquer le principe du diviseur de tension au point B pour obtenir l'expression de V_B : $V_B = E\dfrac{R_4}{R_3 + R_4}$.

Comme $I = 0$, il n'y a aucune différence de potentiels aux bornes de R_5.

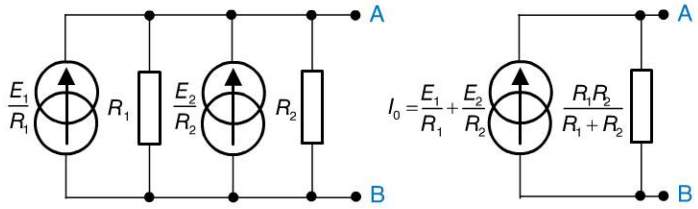
On a donc : $V_A = V_B$, qui se traduit donc par la condition suivante :

$$\frac{R_2}{R_1 + R_2} = \frac{R_4}{R_3 + R_4} \Leftrightarrow R_2R_3 = R_1R_4$$

Copyright © 2015 Dunod.

Il s'agit ici du classique pont de Wheatstone. La relation qui lie les quatre résistances correspond à l'équilibre du pont, état dans lequel le courant I est nul. On notera également l'intérêt de connaître le principe du pont diviseur de tension qui conduit très rapidement à la résolution de ce problème.

1.5 Transformons chacun des deux générateurs de tension en son dipôle équivalent de Norton puis regroupons les générateurs de courant d'une part (deux générateurs de courant en parallèle sont équivalents à un seul générateur de courant égal à la somme des deux courants) et les deux résistances d'autre part.

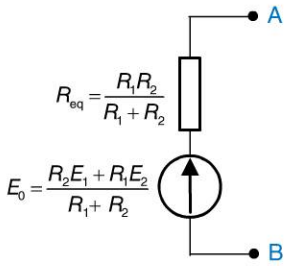


Nous avons obtenu le générateur équivalent de Norton du dipôle AB. La transformation Norton-Thévenin nous conduit à la figure ci-dessous.

Application numérique :

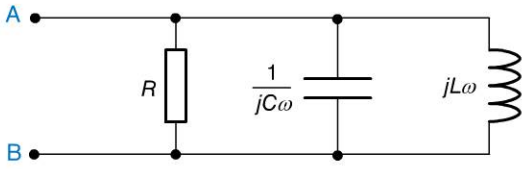
$$R_{eq} = \frac{R_1R_2}{R_1 + R_2} = \frac{4 \times 6}{4 + 6} = 2{,}4\,\Omega$$

$$E_0 = \left(\frac{E_1}{R_1} + \frac{E_2}{R_2}\right)\frac{R_1R_2}{R_1 + R_2} = \frac{R_2E_1 + R_1E_2}{R_1 + R_2} = \frac{(6 \times 10) + (4 \times 8)}{4 + 6} = 9{,}2\,\text{V}$$



La transformation Thévenin-Norton est un outil très performant : plusieurs transformations successives permettent d'obtenir très rapidement le générateur de Thévenin ou de Norton de pratiquement n'importe quel dipôle. Procéder de la sorte peut être plus rapide que de rechercher E_0 et R_{eq} d'après leur définition. Bien utilisés, les théorèmes de Thévenin et de Norton sont des moyens efficaces de résoudre des problèmes complexes.

1.6 Soit $\overline{Z}$ l'impédance complexe du dipôle et $Z = |\overline{Z}|$ son impédance réelle, c'est-à-dire son module. Appliquons le modèle complexe (figure ci-dessous).



Les trois impédances sont en parallèle. On a donc :

$$\frac{1}{\overline{Z}} = \frac{1}{R} + jC\omega + \frac{1}{jL\omega} = \frac{jL\omega - RLC\omega^2 + R}{jRL\omega} = \frac{(R - RLC\omega^2) + j(L\omega)}{jRL\omega}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

D'où : $\bar{Z} = \dfrac{jRL\omega}{(R - RLC\omega^2) + j(L\omega)}$

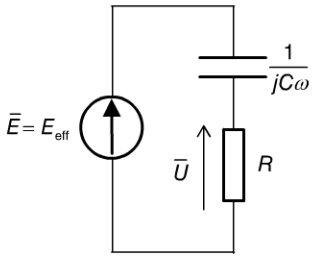
Calculons Z, module de cette expression :

$$Z = \frac{|jRL\omega|}{|(R - RLC\omega^2) + j(L\omega)|} = \frac{RL\omega}{\sqrt{R^2(1 - LC\omega^2)^2 + (L\omega)^2}}$$

Application numérique :

$$Z = \frac{180 \times 4 \times 10^{-3} \times 500}{\sqrt{180^2 \times [1 - (4 \times 10^{-3} \times 10^{-5} \times (500)^2)]^2 + [4 \times 10^{-3} \times 500]^2}} = 2\,\Omega$$

1.7 Appliquons le modèle complexe au circuit (figure ci-dessous).



Utilisons le principe du diviseur de tension qui s'applique (comme toutes les lois de l'électricité en régime continu) au modèle complexe de notre circuit :

$$\bar{U} = \frac{R}{R + \dfrac{1}{jC\omega}}\bar{E} = \frac{jRC\omega}{jRC\omega + 1}E_{eff}$$

Nous savons déjà que la tension $u(t)$ est sinusoïdale de même pulsation que $e(t)$ puisque le circuit est linéaire. Il nous faut donc trouver sa valeur efficace et son éventuel déphasage par rapport à $e(t)$. Posons *a priori* : $\bar{U} = U_{eff}e^{j\varphi}$

Il est clair que dans l'équation précédente, qui s'écrit désormais $U_{eff}e^{j\varphi} = \dfrac{jRC\omega}{jRC\omega + 1}E_{eff}$, la connaissance du module et de l'argument de l'expression $\dfrac{jRC\omega}{jRC\omega + 1}$ nous donnera accès à U_{eff} et à φ :

$$\left|\frac{jRC\omega}{jRC\omega + 1}\right| = \frac{|jRC\omega|}{|jRC\omega + 1|} = \frac{RC\omega}{\sqrt{R^2C^2\omega^2 + 1}}$$

$$\arg\left(\frac{jRC\omega}{jRC\omega + 1}\right) = \arg(jRC\omega) - \arg(jRC\omega + 1) = \frac{\pi}{2} - \arctan(RC\omega)$$

Remarque : De même qu'il ne faut jamais oublier que le module d'un quotient est égal au quotient des modules, il faut également se souvenir que l'argument d'un quotient est égal à la différence entre l'argument du numérateur et celui du dénominateur.

Le lecteur devra également se souvenir des propriétés suivantes :

$$\arg(a + \mathrm{j}b) = \arctan\frac{b}{a} \text{ pour } a > 0$$

$$\arg(a + \mathrm{j}b) = \arctan\frac{b}{a} \pm \pi \text{ pour } a < 0$$

Copyright © 2015 Dunod.

Ce sont ces propriétés qui sont couramment utilisées pour calculer modules et arguments de nombres complexes en électrocinétique. On obtient alors :

$$U_{eff}e^{j\varphi} = \frac{RC\omega}{\sqrt{R^2C^2\omega^2+1}}e^{j\left(\frac{\pi}{2}-\arctan(RC\omega)\right)}E_{eff}$$

En identifiant modules et arguments des deux membres de cette équation, on obtient :

$$\begin{cases} U_{eff} = E_{eff}\dfrac{RC\omega}{\sqrt{R^2C^2\omega^2+1}} \\ \varphi = \dfrac{\pi}{2} - \arctan(RC\omega) \end{cases}$$

soit en écrivant la forme réelle du modèle complexe ainsi trouvé :

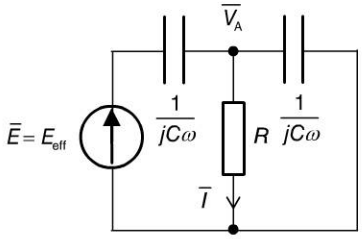
$$u(t) = U_{eff}\sqrt{2}\cos(\omega t + \varphi)$$

Nous obtenons finalement l'expression de la tension recherchée en remplaçant chacune des inconnues par son expression :

$$u(t) = E_{eff}\sqrt{2}\frac{RC\omega}{\sqrt{R^2C^2\omega^2+1}}\cos\left(\omega t + \frac{\pi}{2} - \arctan(RC\omega)\right)$$

À ce stade, le lecteur sera convaincu qu'il est fondamental de maîtriser les calculs trigonométriques. Par ailleurs, cet exercice type montre d'une part qu'il est facile d'utiliser les théorèmes de l'électricité en les appliquant au modèle complexe (ici, le principe du pont diviseur de tension) et d'autre part comment il faut s'y prendre pour déterminer le résultat réel temporel à partir du modèle complexe.

1.8 Transposons ce circuit au modèle complexe et appliquons le théorème de Millman au point A (figure ci-dessous). La connaissance de la tension au point A nous conduira à l'expression de $i(t)$ puisque $i(t) = \dfrac{v_A(t)}{R}$.



Dans le modèle complexe, cette équation devient : $\overline{I} = \dfrac{\overline{V}_A}{R}$.

Appliquons le théorème de Millman au point A afin de déterminer $\overline{V}_A$:

$$\overline{V}_A = \frac{jC\omega\overline{E}}{jC\omega + \dfrac{1}{R} + jC\omega} = \frac{jRC\omega E_{eff}}{1+2jRC\omega}, \text{ d'où : } \overline{I} = \frac{\overline{V}_A}{R} = \frac{jC\omega E_{eff}}{1+2jRC\omega}$$

Comme cela est la règle dans un circuit en régime sinusoïdal, tout courant dans le circuit est sinusoïdal de même pulsation. On peut donc écrire :

$i(t) = I_{eff}\sqrt{2}\cos(\omega t + \varphi)$ ou encore : $\overline{I} = I_{eff}e^{j\varphi}$.

Identifions les deux expressions de $\overline{I}$:

$$I_{eff}e^{j\varphi} = \frac{jC\omega E_{eff}}{1+2jRC\omega}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Identifions module et argument des deux membres :

$$I_{eff} = \left|\frac{jC\omega E_{eff}}{1 + 2jRC\omega}\right| = \frac{C\omega E_{eff}}{\sqrt{1 + 4R^2C^2\omega^2}}$$

$$\varphi = \arg\left(\frac{jC\omega E_{eff}}{1 + 2jRC\omega}\right) = \frac{\pi}{2} - \arctan(2RC\omega)$$

D'où : $i(t) = \dfrac{C\omega E_{eff}\sqrt{2}}{\sqrt{1 + 4R^2C^2\omega^2}} \cos\left[\omega t + \dfrac{\pi}{2} - \arctan(2RC\omega)\right]$

1.9 La valeur efficace du courant dans la résistance R est maximale lorsque la valeur efficace de la tension à ses bornes l'est aussi. Calculons alors l'expression de $\overline{U}$: on regroupe les deux impédances R et $jL\omega$, soit $\overline{Z} = \dfrac{jRL\omega}{R + jL\omega}$ et on fait apparaître un pont diviseur de tension pour lequel :

$$\overline{U} = \overline{E}\frac{\overline{Z}}{\overline{Z} + \dfrac{1}{jC\omega}} = \overline{E}\frac{\dfrac{jRL\omega}{R + jL\omega}}{\dfrac{jRL\omega}{R + jL\omega} + \dfrac{1}{jC\omega}} = \overline{E}\frac{jRL\omega}{jRL\omega + \dfrac{R + jL\omega}{jC\omega}} = \overline{E}\frac{-RLC\omega^2}{-RLC\omega^2 + R + jL\omega}$$

La valeur efficace de cette tension est égale à :

$$U_{eff} = |\overline{U}| = \frac{E_{eff}RLC\omega^2}{\sqrt{(R - RLC\omega^2)^2 + L^2\omega^2}}$$

Cette valeur efficace est maximale lorsque $R - RLC\omega^2 = 0$, soit $LC\omega^2 = 1$.

D'où : $\omega = \dfrac{1}{\sqrt{LC}}$

A.N. : $\omega = \dfrac{1}{\sqrt{7 \times 10^{-3} \times 8{,}2 \times 10^{-6}}} = 4{,}2 \times 10^3 \text{ rad} \cdot \text{s}^{-1}$

On a ensuite $Q = \dfrac{|\overline{U}|}{E_{eff}} = \dfrac{RLC\omega^2}{\sqrt{(R - RLC\omega^2)^2 + L^2\omega^2}}$

Pour $\omega = \dfrac{1}{\sqrt{LC}}$, on a : $Q = \dfrac{|\overline{U}|}{E_{eff}} = \dfrac{R}{L\omega}$

A.N. : $Q = \dfrac{1500}{7 \times 10^{-3} \times 4{,}2 \times 10^3} = 51$

Enfin, on a bien sûr : $I_{2,eff} = |\overline{I}_2| = \dfrac{|\overline{U}|}{R}$

Soit dans le cas général : $I_{2,eff} = |\overline{I}_2| = \dfrac{E_{eff}RLC\omega^2}{R\sqrt{(R - RLC\omega^2)^2 + L^2\omega^2}}$

Pour $\omega = \dfrac{1}{\sqrt{LC}}$, on a : $I_{2,eff} = \dfrac{E_{eff}}{L\omega}$

A.N. : $I_{2,eff} = \dfrac{10}{7 \times 10^{-3} \times 4{,}2 \times 10^3} = 340 \text{ mA}$

La pulsation pour laquelle le courant dans le récepteur R est maximal est la pulsation de résonance du circuit. On dit aussi que C et L sont en résonance. Le paramètre Q est appelé facteur de surtension. Le phénomène de surtension est ainsi baptisé car bien que le circuit soit alimenté avec une tension sinusoïdale d'amplitude E_{eff}, le récepteur R présente à ses bornes une tension

Copyright © 2015 Dunod.

d'amplitude beaucoup plus élevée. On remarque par ailleurs que l'amplitude du courant dans la résistance R ne dépend pas de sa valeur. Cette propriété étonnante est due au phénomène de surtension dans le circuit.

1.10 Soit I le courant qui circule dans le circuit. On a évidemment : $I = \dfrac{E}{r+R}$.

La puissance dissipée dans la résistance r est donc : $P = RI^2 = \dfrac{RE^2}{(r+R)^2}$.

Pour calculer la valeur de R pour laquelle cette puissance P est maximale, dérivons l'expression de P par rapport à R :

$$\frac{\mathrm{d}P}{\mathrm{d}R} = E^2 \frac{\mathrm{d}}{\mathrm{d}R}\left[\frac{R}{(r+R)^2}\right] = E^2 \frac{(r+R)^2 - 2R(r+R)}{(r+R)^4} = E^2 \frac{r^2 + 2rR + R^2 - 2Rr - 2R^2}{(r+R)^4}$$

Soit : $\dfrac{\mathrm{d}P}{\mathrm{d}R} = E^2 \dfrac{r^2 - R^2}{(r+R)^4} = E^2 \dfrac{r-R}{(r+R)^3}$

La puissance P sera maximale pour $\dfrac{\mathrm{d}P}{\mathrm{d}R} = 0$, soit $R = r$.

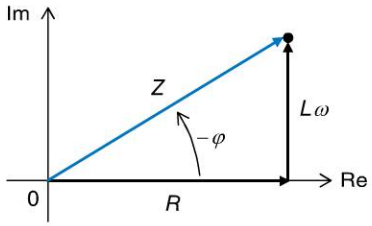
Il ne peut s'agir que d'un maximum, et non d'un minimum, puisque la dérivée de P est positive pour $R < r$ (fonction P croissante) et négative pour $R > r$ (fonction P *dé*croissante).

On retiendra que dans un circuit résistif alimenté par une source réelle, la puissance fournie par la source est maximale lorsque la résistance du circuit est égale à la résistance interne de la source.

1.11 Soit $\overline{Z}$ l'impédance complexe du dipôle AB. La puissance complexe qu'il consomme est égale à : $\overline{P} = \overline{E} \cdot \overline{I}^* = E_{eff} I_{eff} \cos\varphi - jE_{eff} I_{eff} \sin\varphi = P_a - jP_r$.

avec : $I_{eff} = \dfrac{E_{eff}}{|\overline{Z}|} = \dfrac{E_{eff}}{|R + jL\omega|} = \dfrac{E_{eff}}{\sqrt{R^2 + L^2\omega^2}}$

Par ailleurs, les expressions de $\cos\varphi$ et de $\sin\varphi$ s'obtiennent aisément à partir de la représentation de Fresnel.



Attention, l'argument de l'impédance complexe est l'opposé de l'avance algébrique de phase φ du courant par rapport à la tension.

$$\cos\varphi = \frac{R}{\sqrt{R^2 + L^2\omega^2}}$$

$$\sin\varphi = \frac{-L\omega}{\sqrt{R^2 + L^2\omega^2}}$$

On en déduit immédiatement les expressions des puissances active et réactive :

$$P_a = E_{eff} \cdot \frac{E_{eff}}{\sqrt{R^2 + L^2\omega^2}} \cdot \frac{R}{\sqrt{R^2 + L^2\omega^2}} = \frac{RE_{eff}^2}{R^2 + L^2\omega^2}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

$$P_r = E_{eff} \cdot \frac{E_{eff}}{\sqrt{R^2 + L^2\omega^2}} \cdot \frac{-L\omega}{\sqrt{R^2 + L^2\omega^2}} = -\frac{L\omega E_{eff}^2}{R^2 + L^2\omega^2}$$

Considérons à présent le montage dans lequel on a ajouté le condensateur de capacité C en parallèle avec le dipôle AB. Soit $\overline{Z}$ l'impédance complexe de ce nouveau dipôle.

On a : $\frac{1}{\overline{Z}} = \frac{1}{R + jL\omega} + jC\omega$, soit : $\overline{Z} = \frac{R + jL\omega}{1 - LC\omega^2 + jRC\omega}$.

Compte tenu des résultats trouvés précédemment, il est clair que l'annulation de la puissance réactive consommée par le dipôle est équivalente à $\sin\varphi = 0$.

Or : $\sin\varphi = 0 \Leftrightarrow \tan\varphi = 0$

Comme φ est l'opposé de l'argument de $\overline{Z}$, il vient :

$$\arg\overline{Z} = \arg(R + jL\omega) - \arg(1 - LC\omega^2 + jRC\omega) = 0$$

Soit : $\arctan\frac{L\omega}{R} = \arctan\frac{RC\omega}{1 - LC\omega^2}$

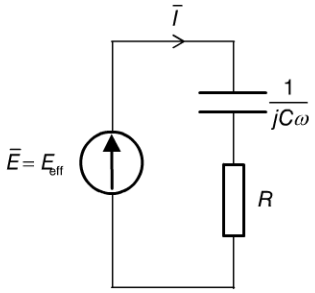
On en déduit que la condition pour laquelle la puissance réactive consommée par le dipôle est nulle est :

$$\frac{L\omega}{R} = \frac{RC\omega}{1 - LC\omega^2} \Rightarrow L\omega(1 - LC\omega^2) = R^2C\omega$$

D'où : $C(R^2\omega + L^2\omega^3) = L\omega \Rightarrow C = \frac{L}{R^2 + L^2\omega^2}$

Les installations électriques domestiques sont en règle générale formées d'une composante résistive et d'une composante inductive. Même si la puissance réactive échangée avec les composantes inductives d'une installation ne correspond pas à une réelle dissipation d'énergie, elle doit malgré tout être acheminée vers le consommateur par le fournisseur d'énergie. Ce transport occasionne en revanche une dissipation sur les lignes de transport électriques, ce qui peut conduire le fournisseur à imposer la mise en parallèle d'un condensateur sur toute installation, de manière à garantir un $\cos\varphi$ *voisin de 1. Cela ne change rien à la consommation du client puisque la puissance absorbée par cette capacité est en moyenne nulle.*

1.12 Le calcul de la puissance dissipée dans la résistance R nécessite la connaissance du courant $i(t)$ circulant dans le circuit. Représentons le modèle complexe du circuit.



Soit $\overline{I}$ la représentation complexe du courant $i(t)$ circulant dans le circuit. Comme nous sommes en régime sinusoïdal, on a : $i(t) = I_{eff}\sqrt{2}\cos(\omega t + \varphi) \Rightarrow \overline{I} = I_{eff}e^{j\varphi}$.

Soit $\overline{Z}$ l'impédance complexe équivalente du dipôle AB :

$$\overline{Z} = R + \frac{1}{jC\omega} = R - j\frac{1}{C\omega}$$

Copyright © 2015 Dunod.

La loi d'Ohm généralisée au modèle complexe nous donne :

$$\overline{E} = \overline{Z} \cdot \overline{I} \Rightarrow E_{eff} = \left(R - j\frac{1}{C\omega}\right) \times I_{eff} e^{j\varphi}$$

D'où : $E_{eff} = \left|R - j\frac{1}{C\omega}\right| \times I_{eff} \Rightarrow I_{eff} = \frac{E_{eff}}{\sqrt{R^2 + \frac{1}{C^2\omega^2}}}$

Et : $0 = \arg\left(R - j\frac{1}{C\omega}\right) + \varphi \Rightarrow \varphi = \arctan\frac{1}{RC\omega}$

On peut donc écrire l'expression de $i(t)$:

$$i(t) = I_{eff}\sqrt{2}\cos(\omega t + \varphi) = \frac{E_{eff}\sqrt{2}}{\sqrt{R^2 + \frac{1}{C^2\omega^2}}}\cos\left(\omega t + \arctan\frac{1}{RC\omega}\right)$$

Calculons à présent la puissance instantanée $p(t)$ dissipée dans la résistance, avant d'en évaluer la valeur moyenne :

$$p(t) = Ri^2(t) = 2RI_{eff}^2\cos^2(\omega t + \varphi) = RI_{eff}^2[\cos 2(\omega t + \varphi) + 1]$$

On remarque que l'expression de $p(t)$ est formée d'une composante sinusoïdale, donc à valeur moyenne nulle, et d'une composante constante (continue) égale à sa propre valeur moyenne. Le calcul est donc immédiat : $\langle P \rangle = RI_{eff}^2$.

En remplaçant I_{eff} par son expression, on obtient : $\langle P \rangle = \frac{RE_{eff}^2}{R^2 + \frac{1}{C^2\omega^2}}$

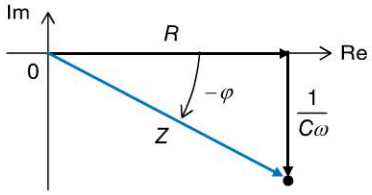
Calculons à présent la puissance complexe, puis la puissance active dissipée dans le dipôle AB. Par définition, on a :

$$\overline{P} = \overline{E} \cdot \overline{I}^* = E_{eff} I_{eff} e^{-j\varphi}$$

Soit : $\overline{P} = E_{eff} I_{eff}\cos\varphi - jE_{eff} I_{eff}\sin\varphi = P_a - jP_r$

La puissance active est donc égale à : $P_a = E_{eff} I_{eff}\cos\varphi = \frac{E_{eff}^2}{\sqrt{R^2 + \frac{1}{C^2\omega^2}}}\cos\varphi$

Le diagramme de Fresnel peut nous aider à trouver facilement l'expression de $\cos\varphi$. Attention, l'argument de l'impédance complexe est l'opposé de l'avance algébrique de phase φ du courant par rapport à la tension.



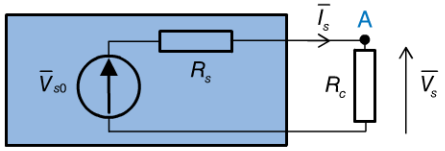
On lit : $\cos\varphi = \frac{R}{\sqrt{R^2 + \frac{1}{C^2\omega^2}}}$

D'où : $P_a = E_{eff} I_{eff}\cos\varphi = \frac{RE_{eff}^2}{R^2 + \frac{1}{C^2\omega^2}} = \langle P \rangle$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Ce résultat apporte la preuve que la puissance moyenne dissipée dans un dipôle alimenté par un générateur sinusoïdal, est strictement égale à la puissance dissipée dans sa composante résistive.

1.13 Le schéma équivalent du circuit est représenté sur la figure ci-dessous.



Appliquons le principe du diviseur de tension au point A : $\bar{V}_s = \dfrac{R_c}{R_c + R_s}\bar{V}_{s0}$.

D'où : $|\bar{V}_s| = \dfrac{R_c}{R_c + R_s}|\bar{V}_{s0}|$

Soit : $V_{s_{eff}} = \dfrac{R_c}{R_c + R_s}V_{s0_{eff}}$

En mesurant $V_{s_{eff}} = \dfrac{V_{s0_{eff}}}{2}$, on a : $\dfrac{V_{s0_{eff}}}{2} = \dfrac{R_c}{R_c + R_s}V_{s0_{eff}} \Rightarrow \dfrac{R_c}{R_c + R_s} = \dfrac{1}{2}$

D'où : $2R_c = R_c + R_s \Rightarrow R_c = R_s$

Cet exercice décrit une méthode classique de mesure de la résistance de sortie d'un dispositif électrique quelconque : on effectue une mesure de la tension de sortie à vide, puis en charge et on règle cette charge de manière à mesurer une tension de sortie égale à la moitié de la tension à vide. Il est question ici de valeurs efficaces car les voltmètres utilisés en régime sinusoïdal ne mesurent que les valeurs efficaces des tensions.

Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 2

2.1 Décomposons la fonction sinus en une combinaison d'exponentielles complexes :

$$s(t) = \sin \omega t = \frac{e^{j\omega t} - e^{-j\omega t}}{2j}$$

Appliquons la définition de la transformée de Laplace :

$$S(p) = \int_0^{+\infty} s(t)e^{-pt}\,dt = \int_0^{+\infty} \sin \omega t e^{-pt}\,dt = \int_0^{+\infty} \frac{e^{j\omega t} - e^{-j\omega t}}{2j} e^{-pt}\,dt$$

$$S(p) = \frac{1}{2j}\int_0^{+\infty} e^{j\omega t}e^{-pt}\,dt - \frac{1}{2j}\int_0^{+\infty} e^{-j\omega t}e^{-pt}\,dt$$

$$S(p) = \frac{1}{2j}\int_0^{+\infty} e^{-(p-j\omega)t}\,dt - \frac{1}{2j}\int_0^{+\infty} e^{-(p+j\omega)t}\,dt$$

$$S(p) = \frac{1}{2j}\left[\frac{e^{-(p-j\omega)t}}{-(p-j\omega)}\right]_0^{+\infty} - \frac{1}{2j}\left[\frac{e^{-(p+j\omega)t}}{-(p+j\omega)}\right]_0^{+\infty}$$

Si la partie réelle de p est positive (ce qui corrobore l'existence d'un seuil de convergence), on a :

$$S(p) = \frac{1}{2j}\left[0 - \frac{1}{-(p-j\omega)}\right] - \frac{1}{2j}\left[0 - \frac{1}{-(p+j\omega)}\right] = \frac{1}{2j}\left[\frac{1}{(p-j\omega)} - \frac{1}{(p+j\omega)}\right]$$

$$S(p) = \frac{1}{2j}\left[\frac{(p+j\omega)-(p-j\omega)}{(p-j\omega)(p+j\omega)}\right] = \frac{1}{2j}\left[\frac{2j\omega}{p^2+\omega^2}\right] = \frac{\omega}{p^2+\omega^2}$$

Ce qui correspond bien au résultat recherché.

2.2 Nous pouvons remarquer que ce signal est la différence de deux signaux : $s(t) = s_1(t) - s_2(t)$,

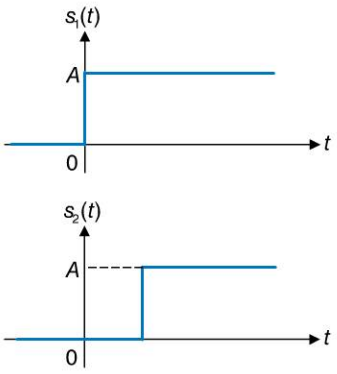
Avec $s_1(t)$: échelon de hauteur A débutant à l'instant 0.

Et $s_2(t)$: échelon de hauteur A débutant à l'instant T.

Nous aurons donc (linéarité de la transformée de Laplace) : $S(p) = S_1(p) - S_2(p)$

Avec : $S_1(p) = \frac{A}{p}$ et $S_2(p) = \frac{A}{p}e^{-pT}$ (théorème du retard).

D'où : $S(p) = \frac{A}{p}[1 - e^{-pT}]$



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

2.3 Factorisons tout d'abord le dénominateur de l'expression de $F(p)$:

$$F(p) = \frac{3}{p^3 + 5p^2 + 6p} = \frac{3}{p(p+3)(p+2)}$$

La décomposition de cette fraction rationnelle nous donne :

$$F(p) = \frac{3}{p(p+3)(p+2)} = \frac{A}{p} + \frac{B}{p+3} + \frac{C}{p+2} = \frac{A(p^2+5p+6) + B(p^2+2p) + C(p^2+3p)}{p(p+3)(p+2)}$$

Soit : $F(p) = \dfrac{3}{p(p+3)(p+2)} = \dfrac{(A+B+C)p^2 + (5A+2B+3C)p + 6A}{p(p+3)(p+2)}$

En identifiant, on tire immédiatement :

$$\begin{cases} A + B + C = 0 \\ 5A + 2B + 3C = 0 \\ A = \dfrac{1}{2} \end{cases} \Rightarrow \begin{cases} A = \dfrac{1}{2} \\ B = 1 \\ C = -\dfrac{3}{2} \end{cases}$$

D'où : $F(p) = \dfrac{1}{2p} + \dfrac{1}{p+3} - \dfrac{3}{2(p+2)}$

Il suffit à présent de rechercher dans la table des transformées de Laplace les fonctions temporelles originales des trois termes simples qui constituent cette combinaison et d'écrire $f(t)$ comme étant la même combinaison des trois fonctions temporelles originales :

$$f(t) = \left[\frac{1}{2} + e^{-3t} - \frac{3}{2}e^{-2t}\right]u(t).$$

2.4 Appliquons la transformée de Laplace aux deux membres de l'équation :

$$p^3S(p) + 3p^2S(p) + 3pS(p) + S(p) = 2pE(p) + E(p)$$

D'où : $S(p)[p^3 + 3p^2 + 3p + 1] = [2p + 1]E(p)$

Soit : $G(p) = \dfrac{S(p)}{E(p)} = \dfrac{2p+1}{p^3 + 3p^2 + 3p + 1}$

Nous remarquons que le dénominateur se factorise (identité remarquable).

D'où : $G(p) = \dfrac{S(p)}{E(p)} = \dfrac{2p+1}{(p+1)^3}$

La fonction de transfert possède donc un seul zéro $\left(-\dfrac{1}{2}\right)$ et un pôle triple (-1).

2.5 La fonction de transfert du système se détermine aisément en appliquant la transformation de Laplace aux deux membres de l'équation :

$$TpS(p) + S(p) = KE(p) \Rightarrow G(p) = \frac{S(p)}{E(p)} = \frac{K}{Tp+1}$$

Nous en déduisons immédiatement l'expression de $S(p)$:

$$E(p) = \frac{1}{p} \Rightarrow S(p) = \frac{K}{Tp+1} \cdot \frac{1}{p} = \frac{K}{p(Tp+1)}$$

Le théorème de la valeur finale prévoit que :

$$\lim_{t \to +\infty} s(t) = \lim_{p \to 0} pS(p) = \lim_{p \to 0} \frac{pK}{p(Tp+1)} = K$$

Copyright © 2015 Dunod.

Calculons l'expression de $s(t)$ afin de retrouver le résultat précédent. D'après la table :

$$S(p) = \frac{K}{p(Tp+1)} \Rightarrow s(t) = K\left(1 - e^{-\frac{t}{T}}\right)$$

On a bien $\lim_{t \to +\infty} s(t) = K$.

L'expression du signal de sortie nous conduit alors à la valeur t_0 de t, pour laquelle $s(t)$ atteint 95 % de sa valeur finale :

On a : $K\left(1 - e^{-\frac{t_0}{T}}\right) = 0{,}95K$

Soit : $1 - e^{-\frac{t_0}{T}} = 0{,}95$, d'où : $\frac{t_0}{T} = -\ln 0{,}05 \Rightarrow t_0 \approx 3T$

2.6 La fonction de transfert du système se détermine en appliquant la transformation de Laplace aux deux membres de l'équation :

$$G(p) = \frac{S(p)}{E(p)} = \frac{1}{p^2 + 3p + 2} = \frac{1}{(p+1)(p+2)}$$

Par ailleurs, l'entrée de ce système est une rampe $e(t) = t$. D'où : $E(p) = \frac{1}{p^2}$

On tire donc immédiatement :

$$S(p) = G(p)E(p) = \frac{1}{p^2(p+1)(p+2)}$$

Décomposons cette fraction rationnelle en éléments simples :

$$S(p) = \frac{1}{p^2(p+1)(p+2)} = \frac{Ap+B}{p^2} + \frac{C}{(p+1)} + \frac{D}{(p+2)}$$

Identifions : $\begin{cases} A + C + D = 0 \\ 3A + B + 2C + D = 0 \\ 2A + 3B = 0 \\ 2B = 1 \end{cases} \Rightarrow \begin{cases} B = \frac{1}{2} \\ A = -\frac{3}{4} \\ C + D = \frac{3}{4} \\ 2C + D = \frac{7}{4} \end{cases} \Rightarrow \begin{cases} B = \frac{1}{2} \\ A = -\frac{3}{4} \\ C = 1 \\ D = -\frac{1}{4} \end{cases}$

D'où : $S(p) = -\frac{3}{4p} + \frac{1}{2p^2} + \frac{1}{(p+1)} - \frac{1}{4(p+2)}$

Il suffit maintenant de lire chaque résultat dans la table de transformées de Laplace et d'invoquer la linéarité de celle-ci :

$$s(t) = \left[-\frac{3}{4} + \frac{t}{2} + e^{-t} - \frac{e^{-2t}}{4}\right]u(t)$$

2.7 Appelons A le point commun aux deux résistances et $v_A(t)$ la tension en ce point. En appliquant la loi des nœuds au point A, on obtient :

$$\frac{e - v_A}{R} = C\frac{dv_A}{dt} + \frac{v_A - s}{R}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Par ailleurs, en considérant que c'est le même courant qui circule dans le second condensateur et dans la seconde résistance, on peut écrire :

$$C\frac{\mathrm{d}s}{\mathrm{d}t} = \frac{v_A - s}{R}$$

Tirons de cette équation l'expression de la tension $v_A(t)$ et remplaçons celle-ci dans la première équation :

$$v_A = RC\frac{\mathrm{d}s}{\mathrm{d}t} + s(t)$$

$$e - RC\frac{\mathrm{d}s}{\mathrm{d}t} - s(t) = R^2C^2\frac{\mathrm{d}^2s}{\mathrm{d}t^2} + 2RC\frac{\mathrm{d}s}{\mathrm{d}t}$$

On obtient ainsi l'équation différentielle qui lie $s(t)$ à $e(t)$:

$$R^2C^2\frac{\mathrm{d}^2s}{\mathrm{d}t^2} + 3RC\frac{\mathrm{d}s}{\mathrm{d}t} + s(t) = e(t)$$

La fonction de transfert est donc :

$$G(p) = \frac{S(p)}{E(p)} = \frac{1}{R^2C^2p^2 + 3RCp + 1}$$

2.8 Si le signal périodique est pair, on a : $s(-t) = s(t)$.

Or : $A_n = \frac{1}{T}\int_{-T/2}^{T/2} s(t)e^{-jn\omega t}\,\mathrm{d}t = \frac{1}{T}\int_{-T/2}^{0} s(t)e^{-jn\omega t}\,\mathrm{d}t + \frac{1}{T}\int_{0}^{T/2} s(t)e^{-jn\omega t}\,\mathrm{d}t$

Effectuons, dans la première intégrale, le changement de variable $t \to -t$:

On a : $A_n = \frac{1}{T}\int_{T/2}^{0} s(-t)e^{jn\omega t}\mathrm{d}(-t) + \frac{1}{T}\int_{0}^{T/2} s(t)e^{-jn\omega t}\,\mathrm{d}t$

D'où : $A_n = \frac{1}{T}\int_{0}^{T/2} s(t)e^{jn\omega t}\,\mathrm{d}t + \frac{1}{T}\int_{0}^{T/2} s(t)e^{-jn\omega t}\,\mathrm{d}t$

Soit : $A_n = \frac{1}{T}\int_{0}^{T/2} s(t)\left[e^{jn\omega t} + e^{-jn\omega t}\right]\mathrm{d}t = \frac{2}{T}\int_{0}^{T/2} s(t)\cos n\omega t\,\mathrm{d}t$

Supposons que le signal possède de surcroît une symétrie par rapport à un point correspondant au quart de période. Cela signifie que $s\left(\frac{T}{2} - t\right) = -s(t)$.

Cette propriété nous pousse à décomposer l'expression de A_n précédemment trouvée et à y procéder au changement de variable : $t \to \frac{T}{2} - t$.

Soit : $A_n = \frac{2}{T}\int_{0}^{T/4} s(t)\cos n\omega t\,\mathrm{d}t + \frac{2}{T}\int_{T/4}^{T/2} s(t)\cos n\omega t\,\mathrm{d}t$

$$A_n = \frac{2}{T}\int_{0}^{T/4} s(t)\cos n\omega t\,\mathrm{d}t + \frac{2}{T}\int_{T/4}^{0} s\left(\frac{T}{2} - t\right)\cos n\omega\left(\frac{T}{2} - t\right)\mathrm{d}\left(\frac{T}{2} - t\right)$$

$$A_n = \frac{2}{T}\int_{0}^{T/4} s(t)\cos n\omega t\,\mathrm{d}t - \frac{2}{T}\int_{0}^{T/4} s(t)\cos n\omega\left(\frac{T}{2} - t\right)\mathrm{d}t$$

$$A_n = \frac{2}{T}\int_{0}^{T/4} s(t)\cos n\omega t\,\mathrm{d}t - \frac{2}{T}\int_{0}^{T/4} s(t)\cos\left(\frac{n\omega T}{2} - n\omega t\right)\mathrm{d}t$$

Copyright © 2015 Dunod.

Or : $\cos\left(\frac{n\omega T}{2} - n\omega t\right) = \cos(n\pi - n\omega t)$

Si n est pair, on a : $\cos(n\pi - n\omega t) = \cos n\omega t$

Et si n est impair, on a : $\cos(n\pi - n\omega t) = -\cos n\omega t$

Par conséquent, si n est pair, on a :

$$A_n = \frac{2}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t - \frac{2}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t = 0$$

Et pour n impair, on a :

$$A_n = \frac{2}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t + \frac{2}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t = \frac{4}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t$$

Le signal carré possède les propriétés de symétrie que nous venons d'étudier. Par conséquent, nous pouvons écrire :

Pour n pair : $A_n = 0$

Et pour n impair : $A_n = \frac{4}{T}\int_0^{T/4} s(t)\cos n\omega t\,\mathrm{d}t = \frac{4}{T}\int_0^{T/4} A\cos n\omega t\,\mathrm{d}t$

Calculons cette expression dans le cas n impair :

$$A_n = \frac{4A}{T}\int_0^{T/4} \cos n\omega t\,\mathrm{d}t = \frac{4A}{T}\left[\frac{\sin n\omega t}{n\omega}\right]_0^{T/4} = \frac{4A}{T}\left[\frac{\sin(n\omega T\,/\,4)}{n\omega} - 0\right]$$

Soit : $A_n = \frac{4A}{nT\omega}\sin(n\pi\,/\,2) = \frac{2A}{\pi n}(-1)^{\frac{n-1}{2}}$

Calculons les premiers termes de cette série et représentons le spectre.

On a :

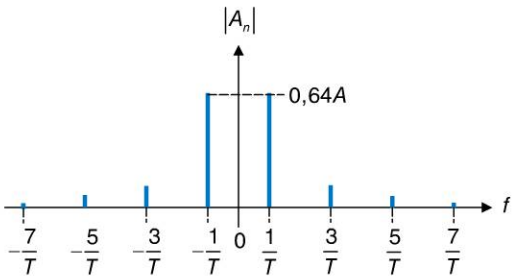
$$|A_1| = |A_{-1}| = \frac{2A}{\pi} \approx 0{,}64A$$

$$|A_3| = |A_{-3}| = \frac{2A}{3\pi} \approx 0{,}21A$$

$$|A_5| = |A_{-5}| = \frac{2A}{5\pi} \approx 0{,}13A$$

$$|A_7| = |A_{-7}| = \frac{2A}{7\pi} \approx 0{,}09A$$

Tous les harmoniques pairs sont, bien évidemment, nuls, ce qui caractérise une propriété fondamentale du signal carré : il ne possède que des harmoniques impairs. La valeur moyenne du signal, par ailleurs, est nulle.



2.9 Le signal considéré est bien à énergie finie car il possède un début et une fin clairement identifiés. L'intégrale définissant l'énergie ne peut qu'être finie. Nous pouvons donc calculer la

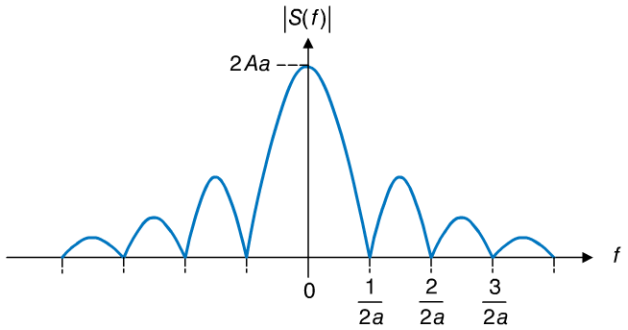
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

transformée de Fourier du signal en calculant tout d'abord sa transformée de Laplace puis en changeant p en $j\omega$. Le signal $s(t)$ peut être considéré comme la différence entre un échelon $s_1(t)$ retardé d'un temps $-a$ et d'un échelon $s_2(t)$ retardé d'un temps a :

$$s(t) = s_1(t) - s_2(t) \;\Rightarrow\; S(p) = S_1(p) - S_2(p) = \frac{A}{p}e^{ap} - \frac{A}{p}e^{-ap} = \frac{A}{p}\left(e^{ap} - e^{-ap}\right)$$

D'où : $S(f) = S(j\omega) = \dfrac{A}{j\omega}\left(e^{j\omega a} - e^{-j\omega a}\right) = \dfrac{2jA\sin\omega a}{j\omega} = \dfrac{2Aa\sin\omega a}{\omega a}$

En plaçant $S(f)$ sous cette forme, on fait apparaître une fonction *sinus cardinal* définie par $\operatorname{sinc} x = \dfrac{\sin x}{x}$. D'où : $S(f) = 2Aa\operatorname{sinc}\omega a = 2Aa\operatorname{sinc} 2\pi fa$.



Nous pouvons alors tracer aisément le spectre du signal, autrement dit $|S(f)|$ pour f variant de $-\infty$ à $+\infty$.

Ce tracé est facilité en remarquant que :

$\operatorname{sinc} x \to 1$ pour $x \to 0 \;\Rightarrow\; |S(f)| \to 2aA$ pour $f \to 0$

Par ailleurs : $\quad |S(f)| = 0$ pour $2\pi fa = k\pi \;\Rightarrow\; f = \dfrac{k}{2a}$

Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 3

3.1 La technique la plus efficace pour démontrer qu'une diode est passante ou bloquée consiste à supposer a priori qu'elle est dans un de ces deux états, par exemple qu'elle est bloquée. Si tel est le cas, ceci est très facile à vérifier ; dans le cas contraire, si elle est passante, on aboutit très vite à une absurdité qui montre qu'elle ne peut être bloquée. Dans cet exercice, on supposera que la diode est bloquée et on cherchera la différence de potentiels à ses bornes.

Supposons que la diode soit bloquée. Dans ce cas, aucun courant ne circule dans la diode et les deux résistances forment un diviseur de tension.

On a donc : $V_A = \dfrac{R_2}{R_1 + R_2} E = \dfrac{40}{140} \times 10 \text{ V} = 2{,}8 \text{ V}$

La diode présenterait donc une différence de potentiel à ses bornes de 2,8 V, ce qui est impossible. La diode est donc passante et présente à ses bornes une différence de potentiel de 0,7 V.

Calculons maintenant le courant I dans la diode. Soit I_1 le courant dans R_1 et I_2 le courant dans R_2. Orientons ces trois courants vers le bas.

On a : $I_1 = \dfrac{E - V_A}{R_1} = \dfrac{10 - 0{,}7}{100} = 93 \text{ mA}$ et $I_2 = \dfrac{V_A}{R_2} = \dfrac{0{,}7}{40} = 17{,}5 \text{ mA}$

D'après la loi des nœuds en A : $I = I_1 - I_2 = 75{,}5 \text{ mA}$

3.2 En supposant que la diode soit bloquée, on a affaire à deux diviseurs de tensions.

On a donc : $\begin{cases} V_A = \dfrac{R_4}{R_3 + R_4} E = 2{,}9 \text{ V} \\ V_C = \dfrac{R_2}{R_1 + R_2} E = 6{,}7 \text{ V} \end{cases} \Rightarrow V_A - V_C = -3{,}8 \text{ V}$

La diode est bien bloquée. Le lecteur pourra vérifier que l'hypothèse diode passante conduit bien à une absurdité.

3.3 Le calcul de la puissance dissipée dans une diode ne pose pas de difficulté. Il suffit de connaître la tension à ses bornes et le courant qui la traverse. La connaissance de la puissance dissipée par une diode est importante car toute diode est caractérisée par une puissance maximale admissible.

Si V est la tension en sens direct aux bornes de la diode et I le courant qui la traverse, on a toujours $P = VI$. Comme nous avons choisi le modèle de diode parfaite, on aura $P = 0{,}7 \text{ V} \times I$. Il suffit donc de déterminer le courant I. Auparavant, il faut toutefois déterminer si la diode est passante ou bloquée.

Supposons que la diode soit bloquée. Dans ce cas, aucun courant ne circule dans le circuit. Il n'y a donc aucune chute de potentiel aux bornes de la résistance. Par conséquent, la diode présente à ses bornes une tension de 10 V dans le sens direct, ce qui est incompatible avec l'hypothèse de départ.

La diode est donc passante et présente à ses bornes une tension égale à 0,7 V. Il règne alors une différence de potentiels de 9,3 V aux bornes de la résistance qui est donc parcourue par un courant $I = 93 \text{ mA}$.

On a donc : $P = 0{,}7 \text{ V} \times 93 \text{ mA} = 65 \text{ mW}$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

3.4 Supposons que la diode soit bloquée. N'étant parcourue par aucun courant, elle est équivalente à un circuit ouvert. Le générateur débite donc dans une résistance de 150 Ω et un courant $I = \dfrac{10}{150} = 67$ mA parcourt l'unique maille du circuit. La résistance R_1 présentera donc à ses bornes, une différence de potentiels $V = 100 \times 0{,}067 = 6{,}7$ V, dirigée vers la gauche. Cette même tension se trouvant aux bornes de la diode, celle-ci ne saurait être bloquée. La diode est donc passante.

Elle présente donc à ses bornes (et donc aux bornes de R_1), une différence de potentiels de 0,7 V dirigée vers la gauche. Un courant I_1, dirigé vers la droite, traverse R_1 :

$$I_1 = \frac{0{,}7}{100} = 7 \text{ mA}$$

Par ailleurs, la résistance R_2 présente à ses bornes une tension de 9,3 V, conformément à la loi des mailles. Elle est donc parcourue par un courant I_2, dirigé vers le bas, tel que :

$$I_2 = \frac{9{,}3}{50} = 186 \text{ mA}$$

Il suffit d'appliquer la loi des nœuds pour déterminer le courant I_3 qui circule dans la diode et vers la droite :

$$I_3 = I_2 - I_1 = 179 \text{ mA}$$

Pour conclure : $P = 0{,}179 \times 0{,}7 = 125$ mW

3.5 Chacune des deux diodes est passante. En effet, supposons que D_1 soit bloquée : aucun courant ne circule dans R_1. La cathode de la diode se trouve donc à la masse. Pour que la diode soit effectivement bloquée, il faudrait donc que son anode soit à un potentiel négatif, ce qui est impossible. D_1 est donc passante. Le raisonnement est exactement le même pour D_2.

En formulant comme hypothèse qu'une différence de potentiel de 0,7 V règne aux bornes de chaque diode, nous aurons accès aux puissances dissipées dans chacune d'elles en calculant les courants I_1 et I_2 respectivement dans R_1 et R_2 (dirigés tous deux vers le bas). Soit I le courant débité par le générateur et dirigé vers la droite.

La loi des mailles nous donne deux équations :

$$E - RI - 0{,}7 \text{ V} - R_1 I_1 = 0 \text{ et } R_1 I_1 + 0{,}7 \text{ V} - 0{,}7 \text{ V} - R_1 I_1 = 0$$

La loi des nœuds en A nous donne $I = I_1 + I_2$. On obtient donc $I_2 = \dfrac{R_1}{R_2} I_1$.

Puis : $E - RI_1\left(1 + \dfrac{R_1}{R_2}\right) - 0{,}7 \text{ V} - R_1 I_1 = 0 \Rightarrow I_1 = \dfrac{E - 0{,}7 \text{ V}}{R\left(1 + \dfrac{R_1}{R_2}\right) + R_1}$

ainsi : $I_2 = \dfrac{E - 0{,}7 \text{ V}}{R\left(1 + \dfrac{R_1}{R_2}\right) + R_1} \cdot \dfrac{R_1}{R_2}$

Comme $R_2 > R_1$, on aura $I_2 < I_1$. C'est donc dans D_1 que la puissance dissipée sera la plus importante, quoiqu'il arrive.

Nous allons donc calculer R pour avoir une puissance dissipée maximale $P_{\max}$ dans D_1 :

$$I_1 \times 0{,}7 \text{ V} < P_{\max} \Rightarrow \frac{E - 0{,}7 \text{ V}}{R\left(1 + \dfrac{R_1}{R_2}\right) + R_1} \times 0{,}7 \text{ V} < P_{\max}$$

$$\frac{(E - 0{,}7 \text{ V}) \times 0{,}7 \text{ V}}{P_{\max}} < R\left(1 + \frac{R_1}{R_2}\right) + R$$

Copyright © 2015 Dunod.

D'où : $$R > \frac{\dfrac{(E - 0{,}7\ \text{V}) \times 0{,}7\ \text{V}}{P_{\max}} - R_1}{1 + \dfrac{R_1}{R_2}} \Rightarrow R > 26{,}7\ \Omega$$

Les diodes sont des composants fragiles qui ne peuvent pas dissiper de puissance au-delà d'une certaine limite pour laquelle elles ont été conçues. Dans un circuit comportant plusieurs diodes, il convient de chercher les conditions qui permettent de faire en sorte qu'aucune diode n'est susceptible d'être soumise à une puissance supérieure à cette limite.

3.6 La diode Zener est bien polarisée en sens inverse. Elle est donc passante et présente à ses bornes une différence de potentiel en sens inverse égale à $V_Z = 12$ V.

Soit I le courant dans le circuit. On a : $I = \dfrac{E - V_Z}{\text{R}} = \dfrac{20 - 12}{80} = 100$ mA.

D'où : $\begin{cases} P_D = V_Z I = 12 \times 0{,}1 = 1{,}2\ \text{W} \\ P_1 = RI^2 = 80 \times (0{,}1)^2 = 0{,}8\ \text{W} \end{cases}$

La puissance fournie par le générateur vaut : $P_0 = EI = 20 \times 0{,}1 = 2$ W.

On a bien : $P_0 = P_D + P_1$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 4

4.1 En supposant que le transistor est polarisé dans sa zone de fonctionnement linéaire, on peut écrire :

$$V_B = V_{BE} = 0{,}7\text{ V} \Rightarrow I_B = \frac{V_{CC} - V_B}{R_B} = \frac{10 - 0{,}7}{10 \times 10^3} = 0{,}93\text{ mA}$$

D'où : $I_C = \beta I_B = 100 \times 0{,}93 \times 10^{-3} = 93\text{ mA}$

On en déduit alors : $V_{CE} = V_C - V_E = V_C = V_{CC} - R_C I_C$

Soit : $V_{CE} = 10 - 50 \times 93 \times 10^{-3} = 5{,}35\text{ V}$

Comme la différence de potentiel collecteur - émetteur est supérieure à 0,2 V, le transistor est bien polarisé dans sa zone de fonctionnement linéaire.

4.2 Si on suppose que le transistor est polarisé dans sa zone de fonctionnement linéaire, on doit avoir, comme précédemment :

$$V_B = V_{BE} = 0{,}7\text{ V} \Rightarrow I_B = \frac{V_{CC} - V_B}{R_B} = \frac{10 - 0{,}7}{10 \times 10^3} = 0{,}93\text{ mA}$$

D'où : $I_C = \beta I_B = 100 \times 0{,}93 \times 10^{-3} = 93\text{ mA}$

On en déduit alors : $V_{CE} = V_C - V_E = V_C = V_{CC} - R_C I_C$

Soit : $V_{CE} = 10 - 10^3 \times 93 \times 10^{-3} = -83\text{ V}$

Cela est impossible ; le transistor est saturé et on a $V_{CE} = 0\text{ V}$.

Le courant de collecteur vaut donc :

$$I_C = \frac{V_{CC}}{R_C} = \frac{10}{10^3} = 10\text{ mA}$$

L'égalité $I_C = \beta I_B$ n'est plus vérifiée.

On se souviendra que pour montrer qu'un transistor est saturé, il suffit de supposer qu'il ne l'est pas et d'invalider l'hypothèse de départ en mettant en évidence une absurdité. Ici, c'est la valeur de V_{CE} qui n'est pas plausible. Bien se souvenir que lorsqu'un transistor est saturé, on a $V_{CE} = 0\text{ V}$ et $I_C \neq \beta I_B$.

4.3 Le courant de saturation du transistor se calcule en supposant que le transistor est saturé.

On a donc : $V_{CE} = 0\text{ V}$.

D'où : $I_{Csat} = \frac{V_{CC}}{R_C} = \frac{10}{4 \times 10^3} = 2{,}5\text{ mA}$

Pour que le transistor fonctionne dans sa zone linéaire, il faut que la résistance de base R_B soit choisie de sorte que le courant I_B soit au maximum égal à $\frac{I_{Csat}}{\beta}$.

Soit : $I_B < \frac{I_{Csat}}{\beta} \Rightarrow \frac{V_{CC} - 0{,}7\text{ V}}{R_B} < \frac{I_{Csat}}{\beta}$

D'où : $R_B > \frac{\beta(10 - 0{,}7\text{ V})}{2{,}5 \times 10^{-3}} \Rightarrow R_B > 372\text{ k}\Omega$

Copyright © 2015 Dunod.

Cet exercice montre comment choisir la résistance de base pour obtenir la garantie d'une polarisation dans la zone de fonctionnement linéaire. La saturation du transistor correspond à la valeur maximale du courant de collecteur, donc à la valeur maximale du courant de base. Par conséquent, on choisit la résistance de base de sorte que le courant de base soit toujours inférieur à sa valeur maximale.

4.4 En supposant que le transistor est polarisé dans sa zone de fonctionnement linéaire, on peut écrire :

$$V_B = V_{BE} = 0,7\ \text{V}$$

Or : $V_B = V_{CC} - R_B I_B$

et : $V_E = R_E I_E = R_E (\beta + 1) I_B$

On en déduit alors la valeur du courant de base :

$$V_B - V_E = V_{CC} - R_B I_B - R_E (\beta + 1) I_B = 0,7\ \text{V}$$

Soit : $I_B = \dfrac{V_{CC} - 0,7\ \text{V}}{R_B - R_E (\beta + 1)} = \dfrac{15 - 0,7}{14 \times 10^3 + (70 \times 201)} = 510\ \mu\text{A}$

Les courants de collecteur et d'émetteur valent alors respectivement :

$$I_C = \beta I_B = 200 \times 510 \times 10^{-6} = 102\ \text{mA et } I_E = (\beta + 1) I_B \approx I_C = 102\ \text{mA}$$

Remarque : lorsque $\beta >> 1$, on considère très souvent que $I_E \approx I_C$.

Les valeurs des potentiels recherchés sont :

$$V_E = R_E I_E = 70 \times 102 \times 10^{-3} = 7,14\ \text{V}$$

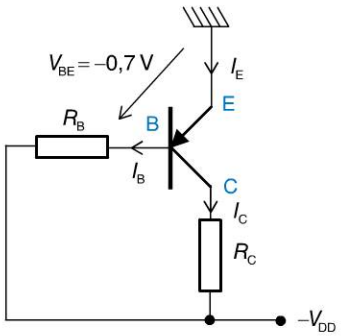
$$V_B = V_E + 0,7\ \text{V} = 7,84\ \text{V}$$

$$V_C = V_{CC} - R_C I_C = 15 - 50 \times 102 \times 10^{-3} = 9,9\ \text{V}$$

Comme $V_{CE} = V_C - V_E = 9,9 - 7,14 = 2,76\ \text{V}$, le transistor n'est pas saturé. Il est donc bien polarisé dans sa zone de fonctionnement linéaire. Il ne peut pas être bloqué puisque la jonction base – émetteur est polarisée en sens direct.

On veillera systématiquement à vérifier que les valeurs obtenues ne s'opposent pas à l'hypothèse de départ qui consiste à supposer que le transistor est polarisé dans sa zone de fonctionnement linéaire.

4.5 En supposant que le transistor est polarisé dans sa zone de fonctionnement linéaire et en prenant bien soin de considérer qu'il s'agit ici d'un transistor PNP (bien faire attention, pour ce type de transistor, aux sens des courants et aux orientations des tensions, voir figure ci-dessous), on peut écrire : $V_{BE} = -0,7\ \text{V} \Rightarrow V_B = -0,7\ \text{V}$.



D'où : $I_B = \dfrac{V_B - (-V_{DD})}{R_B}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Soit : $I_B = \dfrac{-0,7-(-10)}{10\times10^3} = 930\,\mu A$

On obtient alors très facilement :

$$I_C \approx I_E = \beta I_B = 100\times930\times10^{-6} = 93\,mA$$

La différence de potentiels aux bornes de la résistance R_C ayant pour expression :

$$V_C-(-V_{DD}) = R_C I_C$$

on en déduit : $V_C = R_C I_C - V_{DD} = 50\times93\times10^{-3} - 10 = -5,5\,V$.

Les autres potentiels sont déjà connus : $V_E = 0\,V$ et $V_B = 0,7\,V$.

Comme $V_{CE} = V_C - V_E = -5,5 - 0 = -5,5\,V$, le transistor est bien polarisé dans sa zone de fonctionnement linéaire. Encore une fois, attention, il s'agit d'un transistor PNP.

4.6 Si le courant de base est égal à $I_B = 100\,\mu A$, on a alors $I_C = \beta I_B = 15\,mA$.

Par conséquent : $V_{CC} - V_C = R_C I_C \Rightarrow R_C = \dfrac{V_{CC}-V_C}{I_C} = \dfrac{10-6}{15\times10^{-3}} = 267\,\Omega$

Par ailleurs : $V_E = R_E I_E = R_E I_C \Rightarrow R_E = \dfrac{V_E}{I_C} = \dfrac{2}{15\times10^{-3}} = 133\,\Omega$

La détermination des résistances R_1 et R_2 s'effectue en considérant le potentiel de base du transistor. Si $V_E = 2\,V$, on a $V_B = 2,7\,V$. La loi des nœuds appliquée au point B du circuit nous donne :

$$\frac{V_{CC}-V_B}{R_1} = \frac{V_B}{R_2} + I_B$$

Nous pouvons choisir arbitrairement une des deux résistances et déterminer la seconde à partir de cette équation.

Par exemple : $R_2 = 10\,k\Omega$

On obtient alors : $R_1 = \dfrac{V_{CC}-V_B}{\dfrac{V_B}{R_2}+I_B} = \dfrac{10-2,7}{\dfrac{2,7}{10^4}+100\times10^{-6}} = 19,7\,k\Omega$

On polarise souvent le transistor en imposant des valeurs précises du courant de base et des potentiels de collecteur et d'émetteur. Il s'agit alors de déterminer les résistances de polarisation qui permettent de régler ce point de fonctionnement. Toujours raisonner de proche en proche pour déterminer les résistances une à une.

4.7 Les grandeurs électriques du transistor étant liées, il suffit de partir des tensions connues pour déterminer, de proche en proche, les courants et tensions inconnus.

Comme le potentiel V_C est connu, on peut calculer le courant de collecteur et le courant de base :

$$I_C = \frac{V_{CC}-V_C}{R_C} \qquad I_B = \frac{I_C}{\beta} = \frac{V_{CC}-V_C}{\beta R_C}$$

La différence de potentiels aux bornes de la résistance R_B, compte tenu de l'orientation du courant de base (entrant dans la base pour un transistor NPN), a pour expression :

$$0 - V_B = R_B I_B = \frac{R_B(V_{CC}-V_C)}{\beta R_C} \qquad V_B = -\frac{R_B(V_{CC}-V_C)}{\beta R_C}$$

Copyright © 2015 Dunod.

Comme le transistor est censé être polarisé dans sa zone de fonctionnement linéaire :

$$V_B - V_E = 0,7\ V \qquad V_E = V_B - 0,7\ V$$

D'où : $V_E = -\dfrac{R_B (V_{CC} - V_C)}{\beta R_C} - 0,7\ V$

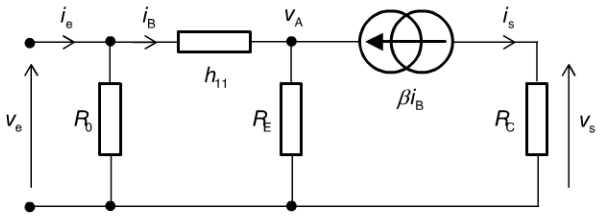
Application numérique : $V_E = -\dfrac{10 \times 10^3 \times (10 - 4)}{200 \times 100} - 0,7 = -3,7\ V$

En analysant une portion d'un circuit plus complexe, le principal danger vient des erreurs de signe qui sont souvent vite commises. Plus que jamais, bien faire attention au respect des conventions.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 5

5.1 Considérons le schéma équivalent du circuit en régime dynamique et ordonnons ce schéma de manière à rendre son exploitation plus aisée (figure ci-dessous).



Calculons d'abord le gain en tension ; on a d'une part $v_s = -R_C \beta i_B$ et d'autre part, en appelant v_A la tension aux bornes de la résistance d'émetteur R_E :

$$v_e - v_A = h_{11} i_B$$

Or : $v_A = R_E (\beta + 1) i_B$

D'où : $v_e - R_E (\beta + 1) i_B = h_{11} i_B$

Soit : $v_e = R_E (\beta + 1) i_B + h_{11} i_B$

On en déduit : $G_V = \dfrac{v_s}{v_e} = \dfrac{-R_C \beta i_B}{R_E (\beta + 1) i_B + h_{11} i_B} = \dfrac{-R_C \beta}{R_E (\beta + 1) + h_{11}}$

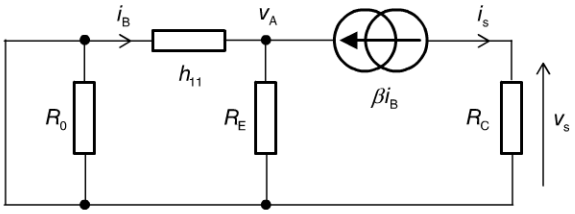
L'impédance d'entrée, quant à elle, est définie par : $Z_e = \dfrac{v_e}{i_e}$

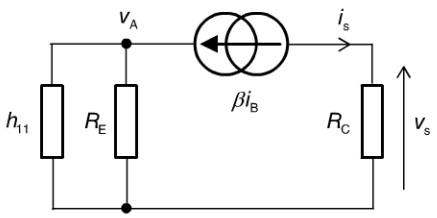
Le courant d'entrée de l'amplificateur est égal à la somme du courant de base et du courant dans la résistance R_0.

On a donc : $i_e = \dfrac{v_e}{R_0} + i_B = \dfrac{v_e}{R_0} + \dfrac{v_e}{R_E (\beta + 1) + h_{11}} = \dfrac{R_0 + R_E (\beta + 1) + h_{11}}{R_0 [R_E (\beta + 1) + h_{11}]} v_e$

D'où : $Z_e = \dfrac{R_0 [R_E (\beta + 1) + h_{11}]}{R_0 + R_E (\beta + 1) + h_{11}}$

Attachons-nous à présent au calcul de l'impédance de sortie. Court-circuitons les bornes d'entrée du circuit. On obtient successivement les schémas des figures ci-dessous étant donné que la résistance R_0 se trouve court-circuitée.





Copyright © 2015 Dunod.

Le dipôle de sortie comportant une source de courant en série, l'impédance de sortie est en théorie infinie. Il est intéressant de comparer les résultats obtenus avec ceux de la fiche 42. L'absence de découplage d'émetteur nous donne ici une diminution importante de la valeur absolue du gain en tension et se traduit également par une augmentation de l'impédance d'entrée.

En effet : $$\frac{R_C\beta}{R_E(\beta+1)+h_{11}} < \frac{R_C\beta}{h_{11}}$$

Et : $$Z_e = \frac{R_0[R_E(\beta+1)+h_{11}]}{R_0+R_E(\beta+1)+h_{11}} > \frac{R_0 h_{11}}{R_0+h_{11}}$$

5.2 Le montage étant parfaitement symétrique, les points de polarisation des deux transistors sont rigoureusement identiques. Raisonnons sur n'importe lequel de ces deux transistors.

Soit I_B son courant de base (dirigé vers la base) et I_C son courant de collecteur (dirigé vers le bas). Soit V_B, V_C et V_E les potentiels respectifs de la base, du collecteur et de l'émetteur. On a : $V_{CC} - V_B = R_B I_B$, soit : $V_B = V_{CC} - R_B I_B$.

C'est la somme des deux courants d'émetteur qui circule dans la résistance R_E. On peut donc écrire : $V_E = 2(\beta+1)R_E I_B \approx 2\beta R_E I_B$.

Si le transistor est effectivement polarisé dans sa zone de fonctionnement linéaire, on a :

$$V_B - V_E = 0{,}7\text{ V} \quad \Rightarrow \quad V_{CC} - R_B I_B - 2\beta R_E I_B = 0{,}7\text{ V}$$

On en déduit l'expression du courant de base :

$$(R_B + 2\beta R_E) I_B = V_{CC} - 0{,}7\text{ V} \quad \Rightarrow \quad I_B = \frac{V_{CC} - 0{,}7\text{ V}}{R_B + 2\beta R_E}$$

D'où : $$I_E \approx I_C = \beta I_B = \frac{\beta(V_{CC} - 0{,}7\text{ V})}{R_B + 2\beta R_E}$$

Puis : $$V_B = V_{CC} - R_B I_B = V_{CC} - \frac{R_B(V_{CC} - 0{,}7\text{ V})}{R_B + 2\beta R_E}$$

Et : $$V_E = 2\beta R_E I_B = \frac{2\beta R_E(V_{CC} - 0{,}7\text{ V})}{R_B + 2\beta R_E}$$

Par ailleurs : $V_{CC} - V_C = \beta R_C I_B \Rightarrow V_C = V_{CC} - \beta R_C I_B$

Soit : $$V_C = V_{CC} - \frac{\beta R_C(V_{CC} - 0{,}7\text{ V})}{R_B + 2\beta R_E}$$

Application numérique :

$$I_B = \frac{15 - 0{,}7}{1{,}2 \times 10^6 + 2 \times 100 \times 800} = 10{,}5\,\mu\text{A}$$

$$I_C \approx I_E = 10{,}5 \times 10^{-6} \times 100 = 1{,}05\text{ mA}$$

$$V_B = V_{CC} - R_B I_B = 15 - 1{,}2 \times 10^6 \times 10{,}5 \times 10^{-6} = 2{,}4\text{ V}$$

$$V_E = V_B - 0{,}7\text{ V} = 1{,}7\text{ V}$$

$$V_C = V_{CC} - R_C I_C = 15 - 7 \times 10^3 \times 1{,}05 \times 10^{-3} = 7{,}65\text{ V}$$

Les valeurs des résistances ont été choisies de sorte que le point de repos des collecteurs (donc des points de sortie de l'amplificateur différentiel) se trouve environ à la moitié de la plage correspondant aux bornes d'alimentation.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

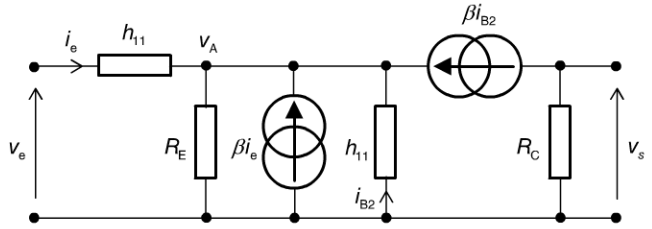
Lorsqu'un signal variable se superposera à cette tension continue de sortie, la valeur de ce potentiel variera autour de cette valeur constante de 7,65 V avec une amplitude qui, de fait, sera limitée à l'excursion de sortie de l'amplificateur. Cette excursion de sortie permet au potentiel de collecteur de descendre jusqu'à environ 2 V. Il est impossible de descendre en dessous car le transistor sature lorsque V_C devient voisin de V_E.

Fiche 47

Rappelons que l'expression du gain différentiel calculé dans la fiche 47 est : $A_d = \dfrac{R_C\beta}{2h_{11}}$.

Pour augmenter ce gain différentiel, le premier réflexe consiste à augmenter la valeur de R_C. Toutefois, en augmentant R_C, le potentiel de repos du collecteur diminue (donc se rapproche de V_E, limitant ainsi l'excursion de sortie de l'amplificateur, ce qui limite l'amplitude maximale que l'on peut obtenir sans saturation. L'effet est donc inverse à celui recherché.

5.3 La figure ci-dessous représente le schéma équivalent du montage proposé. Le courant d'entrée i_e se trouve être le courant de base du premier transistor.



De manière évidente, on a : $v_s = -R_C\beta i_{B2}$

Il nous faut donc déterminer v_e en fonction du courant i_{B2}. La loi d'Ohm aux bornes de h_{11}, du côté de l'entrée, nous donne :

$$v_e - v_A = h_{11}i_e \Rightarrow v_e = v_A + h_{11}i_e$$

Il faut donc chercher à déterminer i_e et v_A en fonction de i_{B2}.

La tension v_A régnant aux bornes de R_E et de h_{11} (du deuxième transistor), on a :

$$v_A = R_E(i_e + \beta i_e + i_{B2} + \beta i_{B2}) = R_E(\beta + 1)(i_e + i_{B2}) \text{ et } v_A = -h_{11}i_{B2}$$

D'où : $R_E(\beta + 1)(i_e + i_{B2}) = -h_{11}i_{B2}$

Développons : $R_E(\beta + 1)i_e = -R_E(\beta + 1)i_{B2} - h_{11}i_{B2}$

Soit : $i_e = -\dfrac{R_E(\beta + 1) + h_{11}}{R_E(\beta + 1)}i_{B2}$

Puis : $v_e = h_{11}i_e + v_A = -\dfrac{h_{11}[R_E(\beta + 1) + h_{11}]}{R_E(\beta + 1)}i_{B2} - h_{11}i_{B2}$

On en déduit G_V :

$$G_V = \frac{v_s}{v_e} = \frac{-R_C\beta i_{B2}}{-\dfrac{h_{11}[R_E(\beta + 1) + h_{11}]}{R_E(\beta + 1)}i_{B2} - h_{11}i_{B2}} = \frac{R_C\beta}{\dfrac{h_{11}[R_E(\beta + 1) + h_{11}]}{R_E(\beta + 1)} + h_{11}}$$

ou encore : $G_V = \dfrac{R_C R_E(\beta + 1)\beta}{h_{11}[R_E(\beta + 1) + h_{11}] + h_{11}R_E(\beta + 1)}$

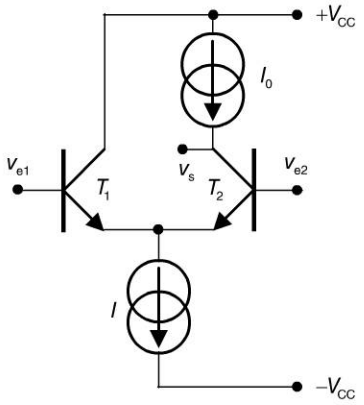
Si $h_{11} << \beta R_E$: $G_V \approx \dfrac{R_C R_E(\beta + 1)\beta}{h_{11}[R_E(\beta + 1)] + h_{11}R_E(\beta + 1)} = \dfrac{R_C R_E(\beta + 1)\beta}{2h_{11}R_E(\beta + 1)} = \dfrac{R_C\beta}{2h_{11}}$

Copyright © 2015 Dunod.

Le schéma équivalent se complique dès lors que plusieurs transistors interviennent dans le circuit. Il est nécessaire d'être extrêmement rigoureux dans sa construction du schéma équivalent et dans son analyse. On veillera, en particulier, aux signes des différentes grandeurs électriques.

5.4 La source de courant sur l'émetteur (étudiée dans la fiche 48) et la nouvelle source de courant I_0 nous conduisent à considérer que le montage proposé est équivalent à celui de la figure ci-dessous.

Fiche 48



La source de courant I_0 se comporte comme une grande résistance de collecteur.

Or comme le montre son expression, le gain différentiel est d'autant plus élevé que la résistance de collecteur est grande : $A_d = \dfrac{R_C\beta}{2h_{11}}$.

Toutefois, nous avons démontré (exercice 5.2) qu'il n'est pas possible d'augmenter la résistance R_C de manière inconsidérée sous peine de ne plus pouvoir polariser correctement le transistor. Ce miroir de courant de charge qui remplace cette résistance permet d'augmenter la résistance « vue » du collecteur sans pour autant nuire à la polarisation.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 6

6.1 L'équation de fonctionnement de la diode s'écrit :

$i = I_s e^{v/V_0}$ avec $V_0 = 25$ mV à température ambiante

L'amplificateur fonctionne en régime linéaire puisque la diode constitue une boucle de contre-réaction, lorsqu'elle est passante, bien sûr. Soit i le courant circulant dans la résistance (orienté de gauche à droite dans le schéma de l'énoncé). Ce même courant traverse la diode et on a :

$$v_e - 0 = Ri$$

En appliquant la loi de fonctionnement de la diode au courant i et à la tension $0 - v_s$, on obtient :

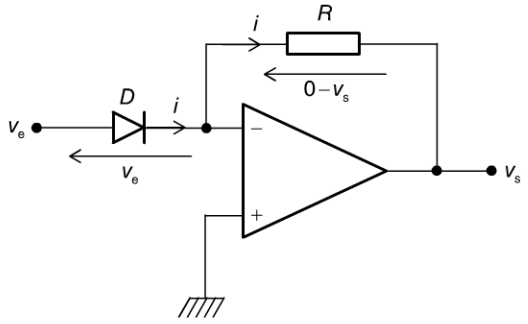
$i = I_s e^{(-v_s)/V_0}$

On tire alors : $v_e = Ri = RI_s e^{(-v_s)/V_0} \Rightarrow \ln v_e = \ln\left[RI_s e^{(-v_s)/V_0}\right]$

D'où : $\ln v_e = \ln RI_s + \ln\left[e^{(-v_s)/V_0}\right] = \ln RI_s - \dfrac{v_s}{V_0}$

Il vient alors : $v_s = -V_0 \ln v_e + V_0 \ln RI_s = -V_0 \ln \dfrac{v_e}{RI_s}$

La tension de sortie du montage évolue en fonction du logarithme de la tension d'entrée. Ce montage constitue un amplificateur logarithmique.



6.2 Si on intervertit la diode et la résistance (figure ci-dessus), les équations de fonctionnement deviennent :

$$i = I_s e^{v_e/V_0}$$

$$-v_s = Ri$$

Soit : $v_s = -Ri = -RI_s e^{v_e/V_0}$

La tension de sortie évolue en fonction de l'exponentielle de la tension d'entrée. Il s'agit d'un amplificateur exponentiel.

Outre l'intérêt général du montage qui consiste à réaliser la fonction exponentielle, on notera que la diode est ici employée pour sa caractéristique réelle.

6.3 Le gain en tension du montage proposé a pour expression : $\dfrac{v_s}{v_e} = -\dfrac{R_2}{R_1}$.

Puisque $v_e(t) = V_0 \cos \omega t$, on a : $v_s(t) = -\dfrac{R_2}{R_1} V_0 \cos \omega t$

Les limites de l'excursion de sortie de l'amplificateur opérationnel sont telles que :

$$v_{s\,max} = 15 \text{ V}$$

Copyright © 2015 Dunod.

On a donc : $v_{s\,max} = \dfrac{R_{2\,max}}{R_1} V_0 \Rightarrow R_{2\,max} = R_1 \dfrac{v_{s\,max}}{V_0}$

Application numérique : $R_{2\,max} = 1200 \times \dfrac{15}{0{,}3} = 60\ \text{k}\Omega$

Il ne faut pas oublier que le signal de sortie de l'amplificateur opérationnel ne peut pas dépasser les valeurs fixées par son alimentation qui définissent ainsi son excursion de sortie. Toute tentative d'amplifier trop fortement un signal d'entrée peut donc causer une saturation de la sortie du montage.

6.4 Le condensateur assurant la contre-réaction, on a $v_+ = v_-$. Comme la borne d'entrée non inverseuse est reliée à la masse, on a même $v_+ = v_- = 0$.

Le courant i est égal à la somme des deux courants circulant respectivement dans R_1 et dans R_2. Soient i_1 et i_2 ces courants, orientés de gauche à droite dans le schéma de la figure de l'énoncé.

Puisque nous recherchons l'équation qui lie v à i, calculons les deux courants i_1 et i_2 en fonction de v.

Soit v_s la tension de sortie de l'amplificateur.

On a d'une part : $v = R_1 i_1$ et $0 - v_s = \dfrac{1}{C}\int i_1\,\mathrm{d}t$

Et d'autre part : $v - v_s = R_2 i_2$

Soit, en remplaçant v_s par son expression en fonction de i_1 : $v + \dfrac{1}{C}\int i_1\,\mathrm{d}t = R_2 i_2$

Puis, en remplaçant i_1 en fonction de v :

$$v + \frac{1}{C}\int \frac{v}{R_1}\,\mathrm{d}t = R_2 i_2 \Rightarrow i_2 = \frac{v}{R_2} + \frac{1}{R_1 R\,C}\int v\,\mathrm{d}t$$

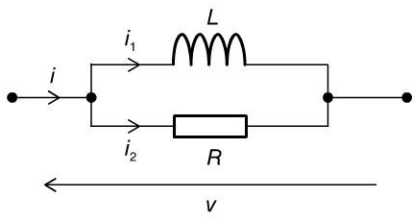
Comme $i_1 = \dfrac{v}{R_1}$ et $i = i_1 + i_2$, on tire :

$$i = \frac{v}{R_1} + \frac{v}{R_2} + \frac{1}{R_1 R_2 C}\int v\,\mathrm{d}t$$

ou encore, en dérivant par rapport au temps :

$$\frac{\mathrm{d}i}{\mathrm{d}t} = \frac{R_1 + R_2}{R_1 R_2}\,\frac{\mathrm{d}v}{\mathrm{d}t} + \frac{v(t)}{R_1 R_2 C}$$

Comme cela est suggéré dans l'énoncé, comparons cette forme à l'équation différentielle liant le courant et la tension dans un dipôle formé de la mise en parallèle d'une résistance R et d'une bobine d'inductance L (figure ci-dessous).



D'après ce schéma, on peut écrire :

$$i = i_1 + i_2 = \frac{1}{L}\int v\,\mathrm{d}t + \frac{v}{R} \qquad \frac{\mathrm{d}i}{\mathrm{d}t} = \frac{1}{R}\frac{\mathrm{d}v}{\mathrm{d}t} + \frac{v(t)}{L}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Cette équation possède exactement la même forme que l'équation trouvée précédemment. On peut donc considérer que le montage proposé simule le fonctionnement d'une inductance. Par analogie, la valeur de l'inductance simulée a pour expression $L = R_1R_2C$. La valeur de la résistance qui lui serait associée en parallèle serait :

$$R = \frac{R_1R_2}{R_1 + R_2}$$

Ce montage est très intéressant car il se comporte comme une inductance au sens où son équation de fonctionnement est la même que celle d'une bobine. L'originalité du circuit réside dans le fait qu'il utilise un condensateur et qu'il permet de simuler des inductances aux valeurs peu communes si le besoin s'en fait sentir.

6.5 Soit v_s la tension de sortie de l'amplificateur opérationnel. Les résistances R_1 et R_2 forment un pont diviseur de tension.

On a donc : $v_- = \dfrac{R_1}{R_1 + R_2} v_s$

Comme R_2 forme une boucle de contre-réaction, on a $v_+ = v_- = \dfrac{R_1}{R_1 + R_2} v_s$.

Appliquons le théorème de Millman au point correspondant à la borne d'entrée non inverseuse de l'amplificateur opérationnel. La connaissance du potentiel en ce point nous permettra de déterminer l'expression du courant i.

On obtient : $v_+ = \dfrac{\dfrac{e}{R_3} + \dfrac{v_s}{R_4}}{\dfrac{1}{R_3} + \dfrac{1}{r} + \dfrac{1}{R_4}}$

Or : $v_+ = \dfrac{R_1}{R_1 + R_2} v_s$, soit : $v_s = \dfrac{R_1 + R_2}{R_1} v_+$

D'où : $v_+ = \dfrac{\dfrac{e}{R_3} + \dfrac{R_1 + R_2}{R_4R_1} v_+}{\dfrac{1}{R_3} + \dfrac{1}{r} + \dfrac{1}{R_4}}$

Soit : $v_+ \left(\dfrac{1}{R_3} + \dfrac{1}{r} + \dfrac{1}{R_4} \right) = \dfrac{e}{R_3} + \dfrac{R_1 + R_2}{R_4R_1} v_+$

Puis : $v_+ \left(\dfrac{1}{R_3} + \dfrac{1}{r} + \dfrac{1}{R_4} \right) - \dfrac{R_1 + R_2}{R_4R_1} v_+ = \dfrac{e}{R_3} \Rightarrow v_+ = \dfrac{e}{R_3 \left[\left(\dfrac{1}{R_3} + \dfrac{1}{r} + \dfrac{1}{R_4} \right) - \dfrac{R_1 + R_2}{R_4R_1} \right]}$

Ou encore : $v_+ = \dfrac{e}{1 + \dfrac{R_3}{r} + \dfrac{R_3}{R_4} - \dfrac{R_3(R_1 + R_2)}{R_4R_1}}$

On en déduit immédiatement le courant i :

$$i = \frac{v_+}{r} = \frac{e}{r + R_3 + \dfrac{rR_3}{R_4} - \dfrac{rR_3(R_1 + R_2)}{R_4R_1}}$$

Pour que le courant i soit indépendant de r, il faut avoir :

$$r + \frac{rR_3}{R_4} - \frac{rR_3(R_1 + R_2)}{R_4R_1} = 0$$

Copyright © 2015 Dunod.

soit : $1 + \dfrac{R_3}{R_4} - \dfrac{R_3 (R_1 + R_2)}{R_4 R_1} = 0$

Multiplions cette expression par R_1 :

$$\frac{R_1 (R_4 + R_3)}{R_4} - \frac{R_3 (R_1 + R_2)}{R_4} = 0$$

Il vient : $R_1 (R_4 + R_3) = R_3 (R_1 + R_2)$

Finalement : $R_1 R_4 = R_3 R_2$

Si cette condition est réalisée, on a : $i = \dfrac{e}{R_3}$

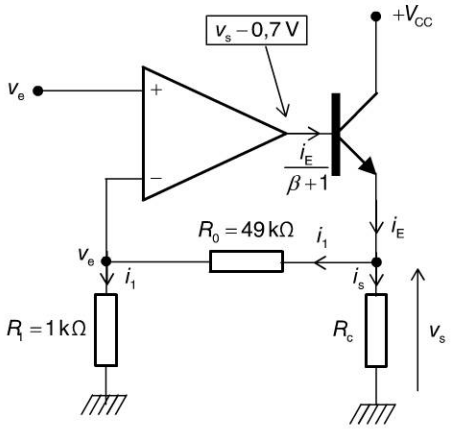
Le montage est bien équivalent à une source de courant parfaite étant donné que la résistance r, quelle que soit sa valeur, sera toujours parcourue par ce même courant i.

On savait déjà réaliser des sources de courant à partir de montages à transistor. On sait désormais le faire autrement avec cet exercice qui met en évidence les possibilités quasi sans limite offertes par les amplificateurs opérationnels.

6.6 **a)** L'amplificateur opérationnel fonctionne linéairement à condition que le transistor soit conducteur. On a alors, pour ce transistor : $v_{BE} = 0,7$ V.

b) Dans ces conditions, le même courant i_1 circule dans les deux résistances R_0 et R_1. On peut donc écrire (voir figure ci-dessous) :

$$i_1 = \frac{v_e}{R_1} \text{ et } v_e - v_s = -R_0 \frac{v_e}{R_1}$$



Soit : $v_e \left(1 + \dfrac{R_0}{R_1}\right) = v_s$

Il vient donc : $G_V = \dfrac{v_s}{v_e} = 1 + \dfrac{R_0}{R_1}$

Comme le courant i_s qui alimente la charge provient de l'émetteur du transistor, il ne peut circuler positivement que dans le sens indiqué sur la figure.

La tension v_s ne peut donc être que positive. Comme v_e est de même signe que v_s, on a donc obligatoirement $v_e > 0$.

On notera que la tension à la sortie de l'amplificateur opérationnel est égale à $v_s - 0,7$ V.

Cette tension peut donc être négative, ce qui ne pose aucun problème puisque l'amplificateur opérationnel est alimenté en +15 V / − 15 V.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

c) Le courant maximal délivré par l'amplificateur opérationnel valant 30 mA, le courant d'émetteur maximal du transistor sera égal à $(\beta + 1) \times 30\ \text{mA} \approx 3\ \text{A}$.

Ce courant maximal correspond à la valeur maximale de la tension v_s qui a pour expression :

$$v_{s\,max} = v_{e\,max}\left(1 + \frac{R_0}{R_1}\right) = 0{,}2 \times \left(1 + \frac{49}{1}\right) = 10\ \text{V}$$

Remarque : cette valeur est compatible avec celles des tensions d'alimentation.

Le courant maximal dans la résistance de charge est :

$$i_{s\,max} = i_{E\,max} - i_{1\,max}$$

Or le courant i_1 dans la résistance R_0 vaut au maximum $\dfrac{10 - 0{,}2}{49 \times 10^3} = 200\ \mu\text{A}$.

On peut donc considérer que le courant de charge est pratiquement égal au courant d'émetteur du transistor. Ce courant vaut donc au maximum 3 A pour une tension v_s égale à 10 V.

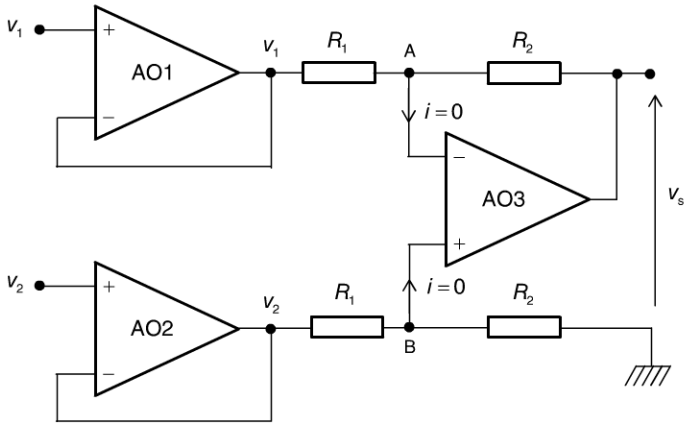
On pourra donc alimenter une charge de valeur minimale : $R_{L\,min} = \dfrac{10}{3} = 3{,}33\ \Omega$.

Parfois, les amplificateurs opérationnels ne peuvent pas délivrer autant de courant qu'on le souhaiterait. C'est le cas lorsqu'on souhaite alimenter des charges peu résistives. Ce problème montre comment on peut réaliser un amplificateur de puissance à deux étages : l'amplificateur opérationnel amplifie la tension tandis que le transistor joue le rôle d'amplificateur de courant.

6.7 **a)** Les deux amplificateurs opérationnels situés à l'entrée du dispositif sont montés en suiveurs. Autrement dit, leur tension de sortie est égale à leur tension d'entrée appliquée sur la borne non inverseuse. Le montage possède donc une impédance d'entrée infinie, tant sur l'entrée v_1 que sur l'entrée v_2.

b) Comme aucun courant ne peut entrer dans le troisième amplificateur opérationnel (figure ci-dessous), appliquons le principe du diviseur de tension au point B, c'est-à-dire à l'entrée non inverseuse de l'amplificateur opérationnel :

$$v_+ = \frac{R_2}{R_1 + R_2} v_2$$



Appliquons maintenant le théorème de Millman au point A, c'est-à-dire sur l'entrée inverseuse du même amplificateur opérationnel :

$$v_- = \frac{\dfrac{v_1}{R_1} + \dfrac{v_s}{R_2}}{\dfrac{1}{R_1} + \dfrac{1}{R_2}} = \frac{\dfrac{R_2 v_1 + R_1 v_s}{R_1 R_2}}{\dfrac{R_2 + R_1}{R_1 R_2}} = \frac{R_2 v_1 + R_1 v_s}{R_1 + R_2}$$

Copyright © 2015 Dunod.

L'une des deux résistances R_2 assure une boucle de contre-réaction. L'amplificateur opérationnel fonctionne donc linéairement.

On a donc : $v_+ = v_- \Rightarrow \dfrac{R_2}{R_1 + R_2} v_2 = \dfrac{R_2 v_1 + R_1 v_s}{R_1 + R_2}$

Soit : $\dfrac{R_1}{R_1 + R_2} v_s = \dfrac{R_2}{R_1 + R_2} v_2 - \dfrac{R_2}{R_1 + R_2} v_1$

Donc : $v_s = \dfrac{R_2}{R_1}(v_2 - v_1)$

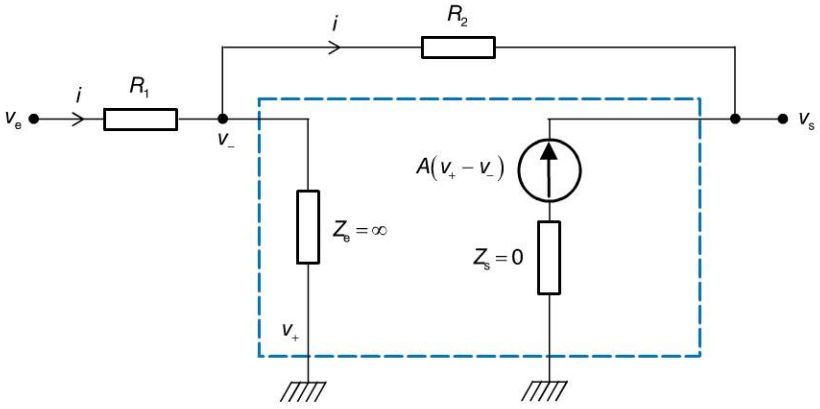
c) Ce montage effectue donc une amplification différentielle des deux signaux d'entrée. Toutefois, il présente, par rapport au montage proposé sur la figure 50.2 de la fiche 50, l'avantage d'avoir des impédances d'entrée infinies. Ainsi, l'étage amplificateur ne soutire aucun courant des dispositifs situés en amont qui délivrent les tensions v_1 et v_2 qui, par conséquent, ne seront pas perturbés par cet amplificateur.

Fiche 50

Ce problème présente un montage somme toute classique d'amplificateur différentiel possédant une impédance d'entrée infinie, donc, ne perturbant en rien la mesure des signaux qu'il est censé détecter. Le fait de raisonner par bloc-fonction permet d'aller relativement vite dans la résolution du problème.

6.8 La figure ci-dessous représente le schéma équivalent du circuit proposé. Comme l'impédance d'entrée est infinie, le même courant i traverse les deux résistances du montage.

On peut donc écrire : $v_e - v_- = R_1 i$ et : $v_- - v_s = R_2 i$



Par ailleurs : $v_s = A(v_+ - v_-)$

Et : $v_+ = 0$

À partir des deux premières équations, on obtient :

$$i = \frac{v_e - v_-}{R_1} = \frac{v_- - v_s}{R_2}$$

Compte tenu que $v_+ = 0$ et que par conséquent $v_s = -Av_-$, on en déduit immédiatement que si $A \to \infty$, alors v_- tend vers 0, donc vers v_+, puisque v_s ne peut posséder qu'une valeur finie.

Par ailleurs, on a : $\dfrac{v_e + \dfrac{v_s}{A}}{R_1} = \dfrac{-\dfrac{v_s}{A} - v_s}{R_2}$

Soit : $\dfrac{v_e}{R_1} = -\dfrac{v_s}{AR_1} - \dfrac{v_s}{AR_2} - \dfrac{v_s}{R_2} = -\dfrac{v_s}{AR_1R_2}(R_1 + R_2 + AR_1)$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

D'où : $\frac{v_s}{v_e} = -\frac{AR_1R_2}{R_1(R_1 + R_2 + AR_1)}$

Si $A \to \infty$, cette expression est équivalente à :

$\frac{v_s}{v_e} = -\frac{AR_1R_2}{R_1(AR_1)} = -\frac{R_2}{R_1}$

Nous avons donc bien démontré, d'une part, que $v_+ = v_-$ et d'autre part que le gain en tension du montage ne dépendait pas du gain propre de l'amplificateur opérationnel, mais uniquement des résistances R_1 et R_2. Nous avons ici la démonstration d'une des propriétés essentielles de l'amplificateur opérationnel et ce, à partir de son schéma équivalent. Cet exercice montre en effet que la contre-réaction assure bien un fonctionnement linéaire au montage.

Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 7

7.1 Le diagramme de Bode nous donne le gain en décibels $G_{dB} = 20\log|G(j\omega)|$ pour chacune des pulsations proposées. Il suffit d'en déduire le gain réel $|G(j\omega)|$ puis de multiplier ce résultat par l'amplitude de la tension sinusoïdale d'entrée (égale à 5 V).

a) $\omega = 10$ rad/s $\Rightarrow$ $G_{dB} = 20$ dB $= 20\log|G(j\omega)| \Rightarrow |G(j\omega)| = 10 \Rightarrow V_1 = 50$ V

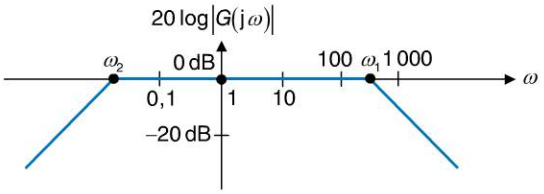
b) $\omega = 100$ rad/s $\Rightarrow$ $G_{dB} = 0$ dB $= 20\log|G(j\omega)| \Rightarrow |G(j\omega)| = 1 \Rightarrow V_1 = 5$ V

c) $\omega = 10^4$ rad/s $\Rightarrow$ $G_{dB} = -20$ dB $= 20\log|G(j\omega)| \Rightarrow |G(j\omega)| = 0{,}1 \Rightarrow V_1 = 0{,}5$ V

Bien noter qu'un gain en décibels positif correspond à une amplification, autrement dit à un gain réel supérieur à 1, tandis qu'un gain en décibels négatif correspond à une atténuation, c'est-à-dire à un gain réel inférieur à 1.

7.2 Le filtre passe-bas de gain G_1 laisse passer intégralement (ou presque puisqu'il ne s'agit que d'un diagramme asymptotique) les signaux dont la pulsation est inférieure à la pulsation ω_1 et ce, avec un gain de 1 (0 dB). Les signaux de pulsations inférieures à ω_1 seront atténués.

Si on place le filtre passe-haut de gain G_2 en cascade avec ce premier filtre, les deux filtrages se cumulent : ce filtrage supplémentaire atténuera les signaux dont la pulsation est inférieure à ω_2. Avec une pulsation ω_2 plus petite que ω_1, l'ensemble se comportera donc comme un filtre atténuant tous les signaux de pulsations inférieurs à ω_2 et tous ceux de pulsations supérieures à ω_1. Entre ces deux pulsations, le gain est égal à 1. Il s'agit bien d'un filtre passe-bande (figure ci-dessous).



La mise en cascade d'un filtre passe-bas et d'un filtre passe-haut ne donne pas toujours un filtre passe-bande. Il peut donner un filtre réjecteur si les pulsations de coupure sont choisies de sorte que $\omega_1 < \omega_2$.

7.3 Le gain réel se calcule facilement à partir de la fonction de transfert fréquentielle. Le module d'une fraction rationnelle est égal au rapport des modules :

$$G(j\omega) = \frac{10}{1 + \dfrac{j\omega}{2\pi \times 100}} \Rightarrow |G(j\omega)| = \frac{10}{\sqrt{1 + \dfrac{\omega^2}{(2\pi \times 100)^2}}}$$

Effectuons un raisonnement asymptotique :

si $\omega << 2\pi \times 100$: $|G(j\omega)| \approx \dfrac{10}{\sqrt{1}} = 10$

si $\omega >> 2\pi \times 100$: $|G(j\omega)| \approx \dfrac{10}{\sqrt{\dfrac{\omega^2}{(2\pi \times 100)^2}}} = \dfrac{10}{\dfrac{\omega}{2\pi \times 100}} = \dfrac{2\pi \times 1000}{\omega}$

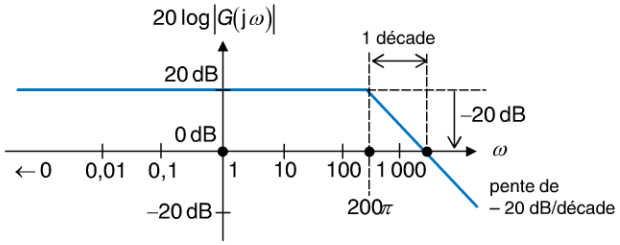
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Soit encore :

$\omega << 2\pi \times 100$: $G_{dB} = 20\log|G(j\omega)| \approx 20$ dB : cette expression correspond à l'équation d'une asymptote horizontale.

$\omega >> 2\pi \times 100$: $G_{dB} = 20\log|G(j\omega)| \approx 20\log(2\pi \times 100) - 20\log\omega$: cette expression correspond à l'équation d'une droite de pente égale à – 20 dB/décade.

La figure ci-dessous représente le diagramme de Bode asymptotique sur lequel il suffit de reporter ces deux droites. Le filtre étudié est un filtre passe-bas.



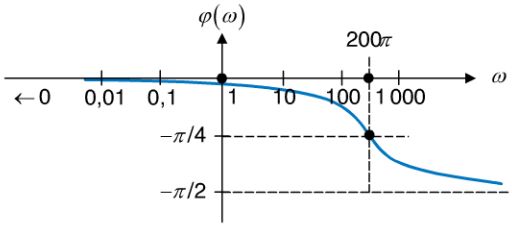
Le déphasage est défini par : $\varphi(\omega) = \arg[G(j\omega)]$

Rappels : l'argument d'un rapport est égal à la différence des arguments ; l'argument d'un nombre réel positif est nul ; l'argument d'un nombre complexe $a + jb$ est égal à $\arctan(b / a)$ si $a > 0$.

On a donc : $\varphi(\omega) = \arg \dfrac{10}{1 + \dfrac{j\omega}{2\pi \times 100}} = 0 - \arctan\left(\dfrac{\omega}{2\pi \times 100}\right)$

On en déduit alors facilement la représentation de la fonction $\varphi(\omega)$, connaissant celle de la fonction arctangente.

On remarquera que $\varphi(0) = 0$, que $\lim\limits_{\omega \to +\infty} \varphi(\omega) = -\dfrac{\pi}{2}$ et que $\varphi(2\pi \times 100) = -\dfrac{\pi}{4}$.



Le raisonnement asymptotique, rapide et simple, permet d'obtenir l'allure graphique de la réponse fréquentielle d'un filtre. Dans ce cas simple, le déphasage se détermine aisément, ce qui n'est pas toujours le cas ; par ailleurs, si le diagramme de gain est longtemps très voisin de ses asymptotes, il n'en est pas de même pour le diagramme de phase.

7.4 On a : $G(p) = \dfrac{p}{p + (2\pi \times 100)} \Rightarrow G(j\omega) = \dfrac{j\omega}{j\omega + (2\pi \times 100)}$

Soit : $|G(j\omega)| = \dfrac{\omega}{\sqrt{\omega^2 + (2\pi \times 100)^2}}$

Effectuons le raisonnement asymptotique :

si $\omega << 2\pi \times 100$: $|G(j\omega)| \approx \dfrac{\omega}{2\pi \times 100}$

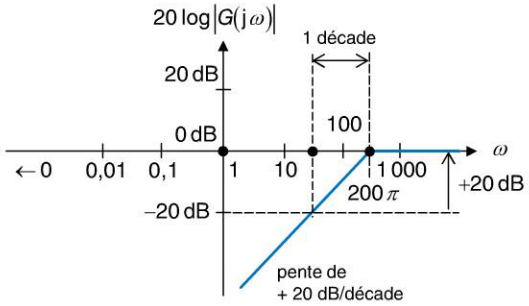
soit $G_{dB} \approx 20\log\omega - 20\log(2\pi \times 100)$, ce qui correspond à l'équation d'une droite de pente égale à + 20 dB/décade.

Copyright © 2015 Dunod.

si $\omega >> 2\pi \times 100 : |G(j\omega)| \approx 1$

soit $G_{dB} = 0$ dB, ce qui correspond à l'équation d'une asymptote horizontale.

La figure ci-dessous représente le diagramme de Bode asymptotique sur lequel il suffit de reporter ces deux droites. Le filtre étudié est un filtre passe-haut. On notera la valeur de la pente de l'asymptote qui est ici égale à + 20 dB/décade.

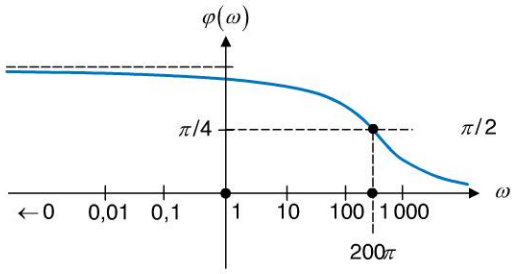


Le déphasage est défini par : $\varphi(\omega) = \arg[G(j\omega)]$

L'argument d'un rapport est égal à la différence des arguments ; l'argument d'un nombre imaginaire pur est égal à $+\pi / 2$ si sa partie imaginaire est positive ; l'argument d'un nombre complexe $a + jb$ est égal à $\arctan(b / a)$ si $a > 0$.

On a donc : $\varphi(\omega) = \arg \dfrac{\dfrac{j\omega}{2\pi \times 100}}{1 + \dfrac{j\omega}{2\pi \times 100}} = \dfrac{\pi}{2} - \arctan\left(\dfrac{\omega}{2\pi \times 100}\right)$

On en déduit alors facilement la représentation de la fonction $\varphi(\omega)$, qui n'est rien d'autre que le graphe précédent décalé de $+\pi / 2$.



Dans ce cas précis, la présence d'un terme en ω au numérateur donne au système un comportement fréquentiel particulier : il s'agit ici d'un filtre passe haut. On notera la présence d'un déphasage systématiquement positif.

7.5 On a : $G(p) = \dfrac{100}{\left(1 + \dfrac{p}{10}\right)^2} \Rightarrow G(j\omega) = \dfrac{100}{\left(1 + j\dfrac{\omega}{10}\right)^2} \Rightarrow |G(j\omega)| = \dfrac{100}{1 + \dfrac{\omega^2}{100}}$

Effectuons le raisonnement asymptotique :

si $\omega << 10 : |G(j\omega)| \approx 100$

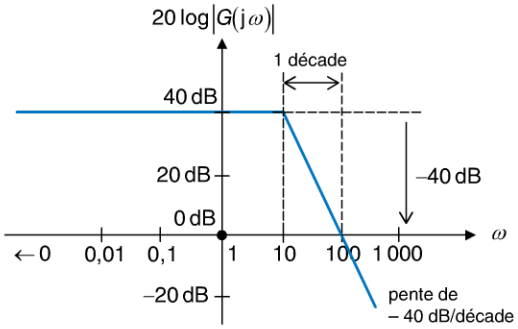
soit $G_{dB} \approx 20\log 100 = 40$ dB, ce qui correspond à l'équation d'une asymptote horizontale.

si $\omega >> 10 : |G(j\omega)| \approx \dfrac{10^4}{\omega^2}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

soit $G_{dB} \approx 20\log 10^4 - 20\log\omega^2 = 80\text{ dB} - 40\log\omega$, ce qui correspond à l'équation d'une droite de pente égale à – 40 dB/décade.

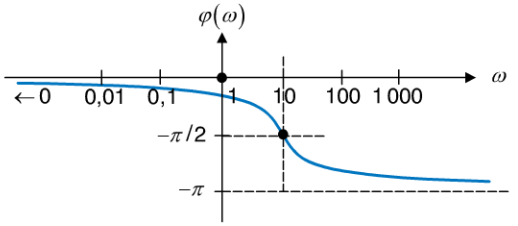
La figure ci-dessous représente le diagramme de Bode asymptotique sur lequel il suffit de reporter ces deux droites. Le filtre étudié est un filtre passe-bas. Compte tenu de la pente de l'asymptote, il s'agit d'un filtre d'ordre 2.



Calculons à présent le déphasage :

$$\varphi(\omega) = \arg\left[\frac{100}{\left(1 + j\frac{\omega}{10}\right)^2}\right] = 0 - 2\arctan\left(\frac{\omega}{10}\right)$$

Il s'agit d'une courbe égale au double d'une fonction arctangente qui se trace donc aisément.



Dans ce filtre passe-bas, la pulsation de coupure est incluse dans un terme d'ordre 2, ce qui se traduit par une pente de – 40 dB/décade. Nous avons affaire, ici, à un filtre plus sélectif.

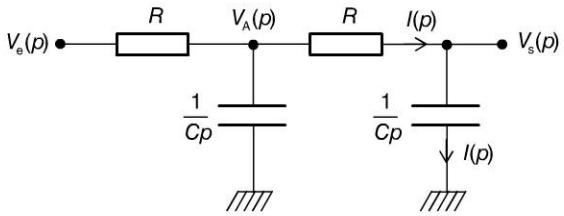
7.6 Tout signal périodique non sinusoïdal de fréquence f se décompose en une somme (le plus souvent infinie) de composantes sinusoïdales de fréquences multiples de f. Dans le cas du signal carré, cette décomposition est caractérisée par une sinusoïde de fréquence f (la fondamentale) à laquelle s'ajoutent des sinusoïdes de fréquences $3f$, $5f$, $7f$, etc. ; ces autres composantes constituent les harmoniques du signal.

Lorsqu'on injecte un signal périodique non sinusoïdal dans un filtre, ses composantes harmoniques sont susceptibles d'être atténuées. Par conséquent, sa forme s'en trouve modifiée.

Au travers d'un filtre passe-bas de fréquence de coupure égale à 10 000 Hz, un signal carré de fréquence 1 000 Hz voit ses harmoniques supérieures ou égales à $11f$ atténuées. L'atténuation, voire l'absence de ces composantes de hautes fréquences dépouille en fait le signal carré de ses termes qui varient le plus rapidement. Il est donc logique de constater que tous les fronts montants ou descendants du signal de sortie soient « lissés ».

7.7 La fonction de transfert fréquentielle s'obtient soit en considérant la représentation complexe du circuit, soit son modèle Laplacien en remplaçant les capacités C par leur impédance généralisée $1 / Cp$. On cherche alors la fonction de transfert puis on en déduit la fonction de transfert en fréquence. Appliquons cette seconde méthode et appliquons le théorème de Millman au point A.

Copyright © 2015 Dunod.



On a : $V_A(p) = \dfrac{\dfrac{V_e(p)}{R} + \dfrac{V_s(p)}{R}}{\dfrac{1}{R} + Cp + \dfrac{1}{R}} = \dfrac{V_e(p) + V_s(p)}{2 + RCp}$

Par ailleurs, comme le même courant $I(p)$ parcourt la résistance et le condensateur situés sur la droite du circuit, ces deux éléments constituent un pont diviseur de tension et on peut écrire :

$$V_s(p) = \frac{\dfrac{1}{Cp}}{\dfrac{1}{Cp} + R} V_A(p) \Rightarrow V_s(p) = \frac{1}{1 + RCp} V_A(p) \Rightarrow V_A(p) = (1 + RCp)V_s(p)$$

Remplaçons $V_A(p)$ dans la première équation :

$$(1 + RCp)V_s(p) = \frac{V_e(p) + V_s(p)}{2 + RCp}$$

D'où : $(2 + RCp)(1 + RCp)V_s(p) = V_e(p) + V_s(p)$

Soit : $[(2 + RCp)(1 + RCp) - 1]V_s(p) = V_e(p)$

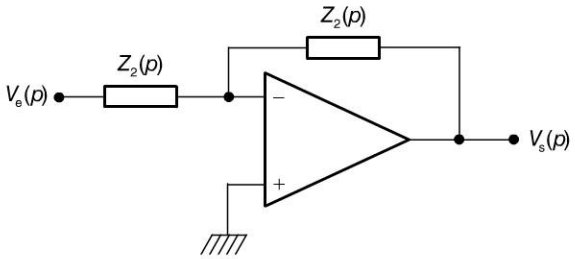
Et enfin : $G(p) = \dfrac{V_s(p)}{V_e(p)} = \dfrac{1}{[(2 + RCp)(1 + RCp) - 1]} = \dfrac{1}{R^2C^2p^2 + 3RCp + 1}$

D'où : $G(j\omega) = \dfrac{1}{-R^2C^2\omega^2 + 3jRC\omega + 1}$

La mise en cascade de deux filtres passe-bas d'ordre 1 identiques permet d'obtenir un filtre passe-bas d'ordre 2. Attention, les fonctions de transfert fréquentielles ne se multiplient que lorsqu'aucun courant n'est soutiré au circuit amont par le second étage, ce qui, ici, n'est pas le cas.

7.8 Le circuit proposé correspond au schéma de la figure ci-dessous avec :

$$Z_1(p) = R \text{ et } Z_2(p) = \frac{1}{Cp}$$



Appliquons simplement la relation : $\dfrac{V_s(p)}{V_e(p)} = -\dfrac{Z_2}{Z_1}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On tire immédiatement : $G(p) = \dfrac{V_s(p)}{V_e(p)} = -\dfrac{Z_2}{Z_1} = -\dfrac{1}{RCp}$

D'où : $G(j\omega) = -\dfrac{1}{jRC\omega}$ et $|G(j\omega)| = \dfrac{1}{RC\omega}$

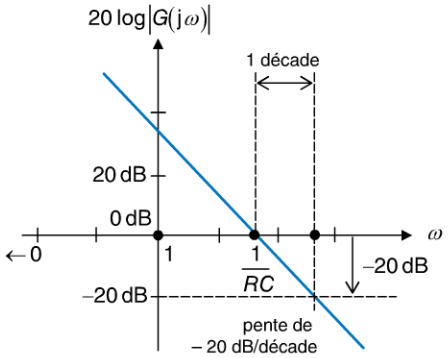
Soit : $G_{dB} = 20\log|G(j\omega)| = 20\log\dfrac{1}{RC\omega} = -20\log RC - 20\log\omega$

Dans le diagramme de Bode, cette expression correspond à l'équation d'une droite de pente égale à – 20 dB/décade.

Pour $\omega = \dfrac{1}{RC}$, on a : $G_{dB} = -20\log RC - 20\log\dfrac{1}{RC} = -20\log RC + 20\log RC = 0$ dB

La droite coupe donc l'axe des pulsations en $\omega = 1 / RC$. La figure ci-dessous présente le diagramme de Bode du montage. Il s'agit d'un filtre passe-bas. En théorie, le gain tend vers l'infini lorsque la pulsation tend vers 0. Dans la réalité, l'amplitude de sortie est, bien entendue, limitée à l'excursion de sortie imposée par l'alimentation de l'amplificateur opérationnel.

Le lecteur aura reconnu ici le montage intégrateur étudié ici pour son comportement fréquentiel. Ce montage est un filtre actif car il nécessite d'être alimenté étant donné qu'il est construit à partir d'un amplificateur opérationnel.



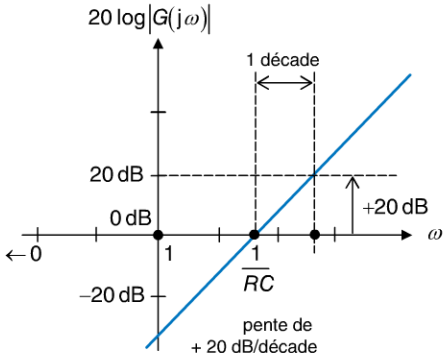
7.9 Par rapport à l'exercice précédent, les rôles de la résistance et du condensateur sont inversés.

On a : $G(p) = \dfrac{V_s(p)}{V_e(p)} = -\dfrac{Z_2}{Z_1} = -RCp$

Soit : $G(j\omega) = -jRC\omega$

D'où : $|G(j\omega)| = RC\omega$

Soit : $G_{dB} = 20\log|G(j\omega)| = 20\log RC\omega = 20\log RC + 20\log\omega$



Copyright © 2015 Dunod.

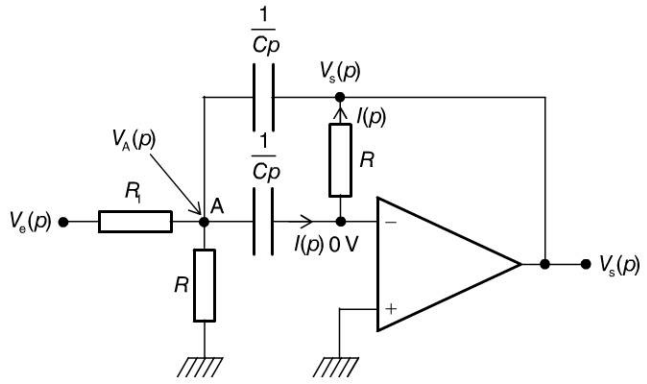
Dans le diagramme de Bode, cette expression correspond à l'équation d'une droite de pente égale à + 20 dB/décade.

Pour $\omega = \dfrac{1}{RC}$, on a : $G_{dB} = 20\log RC + 20\log\dfrac{1}{RC} = 20\log RC - 20\log RC = 0$ dB

La droite coupe donc l'axe des pulsations en $\omega = 1 / RC$. La figure ci-dessus présente le diagramme de Bode du montage. Il s'agit d'un filtre passe-haut. En théorie, le gain tend vers l'infini lorsque la pulsation tend vers l'infini. Dans la réalité, l'amplitude de sortie est, bien entendue, limitée à l'excursion de sortie imposée par l'alimentation de l'amplificateur opérationnel.

Le lecteur aura reconnu ici le montage dérivateur étudié ici pour son comportement fréquentiel. Ce montage est un filtre actif car il nécessite d'être alimenté étant donné qu'il est construit à partir d'un amplificateur opérationnel.

7.10 Considérons la représentation laplacienne du circuit (figure ci-dessous).



La résistance R située entre la sortie de l'amplificateur opérationnel et l'entrée inverseuse assure la contre-réaction. Il fonctionne donc en régime linéaire. La tension à l'entrée inverseuse de l'amplificateur opérationnel est donc nulle.

Appliquons le théorème de Millman au point A :

On a : $V_A(p) = \dfrac{\dfrac{V_e(p)}{R_1} + CpV_s(p)}{\dfrac{1}{R_1} + \dfrac{1}{R} + Cp + Cp} = \dfrac{RV_e(p) + RR_1CpV_s(p)}{R + R_1 + 2RR_1Cp}$

Par ailleurs, le même courant $I(p)$ traverse la résistance et le condensateur placés devant l'entrée inverseuse de l'amplificateur opérationnel. Ces deux éléments constituent donc un diviseur de tension et on a :

$$I(p) = \frac{V_A(p)}{\dfrac{1}{Cp}} = -\frac{V_s(p)}{R} \Rightarrow V_A(p) = -\frac{V_s(p)}{RCp}$$

En identifiant les deux expressions de $V_A(p)$, on tire :

$$\frac{RV_e(p) + RR_1CpV_e(p)}{R + R_1 + 2RR_1Cp} = -\frac{V_e(p)}{RCp}$$

Soit : $RCp(RV_e(p) + RR_1CpV_s(p)) = -V_s(p)(R + R_1 + 2RR_1Cp)$

Puis : $R^2CpV_e(p) = -V_s(p)(R + R_1 + 2RR_1Cp) - R^2R_1C^2p^2V_s(p)$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On en déduit :

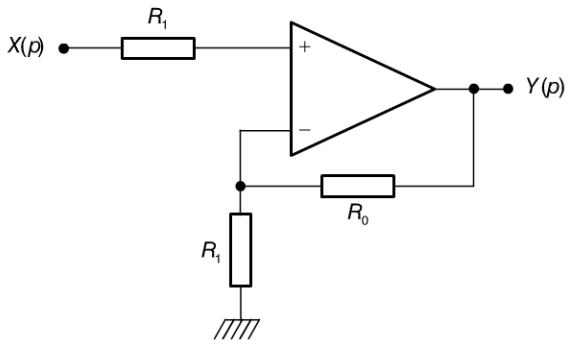
$$G(p) = \frac{V_s(p)}{V_e(p)} = \frac{R^2Cp}{-(R + R_1 + 2RR_1Cp) - R^2R_1C^2p^2} = \frac{RCp}{-RR_1C^2p^2 - 2R_1C\omega - \left(1 + \frac{R_1}{R}\right)}$$

Soit : $G(j\omega) = \dfrac{jRC\omega}{RR_1C^2\omega^2 - 2jR_1C\omega - \left(1 + \dfrac{R_1}{R}\right)}$

Comme $|G(j\omega)| \to 0$ lorsque $\omega \to 0$ et lorsque $\omega \to +\infty$, il ne peut s'agir que d'un filtre passe-bande.

En conclusion, nous avons ici un filtre actif passe-bande construit autour d'un unique amplificateur opérationnel. Malgré l'apparente complexité du montage, la fonction de transfert s'obtient facilement en mobilisant, dans la représentation laplacienne du circuit, les lois élémentaires de l'électricité. Rappelons qu'il convient de privilégier les théorèmes qui invoquent les tensions plutôt que les courants. Le théorème de Millman, à ce titre, est un outil intéressant.

7.11 1. Dans le circuit proposé, considérons uniquement, pour le moment, l'étage formé par le montage de la figure ci-dessous.

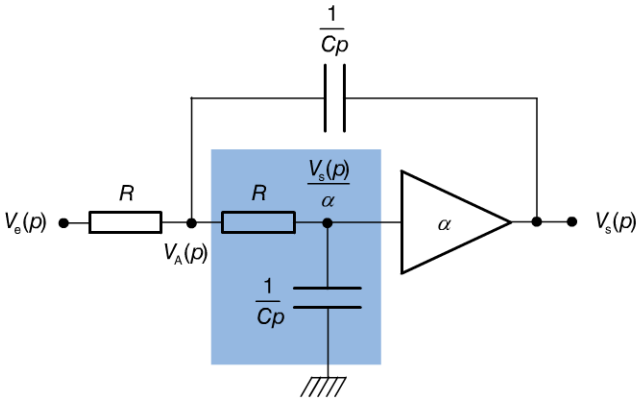


Fiche 53

Ce montage, déjà étudié dans la fiche 53 (figure 53.1), possède, pour loi de fonctionnement :

$$\frac{Y(p)}{X(p)} = 1 + \frac{R_0}{R_1}$$

2. Nous pouvons donc remplacer cette partie du circuit par un simple amplificateur de gain $\alpha = 1 + \dfrac{R_0}{R_1}$.



Copyright © 2015 Dunod.

Appliquons le théorème de Millman au point A :

$$V_A(p) = \frac{\dfrac{V_e(p)}{R} + CpV_s(p)}{\dfrac{1}{R} + Cp + \dfrac{1}{R + \dfrac{1}{Cp}}}$$

Remarque : le troisième terme du dénominateur correspond à la branche repérée sur fond bleu et reliée à la masse.

Réaménageons l'expression de $V_A(p)$:

$$V_A(p) = \frac{V_e(p) + RCpV_s(p)}{1 + RCp + \dfrac{RCp}{1 + RCp}} = \frac{(1 + RCp)[V_e(p) + RCpV_s(p)]}{(1 + RCp)^2 + RCp}$$

Par ailleurs, comme aucun courant ne peut entrer dans l'amplificateur de gain α, la branche repérée sur fond gris est un diviseur de tension.

On a donc : $\dfrac{V_s(p)}{\alpha} = \dfrac{\dfrac{1}{Cp}}{\dfrac{1}{Cp} + R} V_A(p)$

Soit : $\dfrac{V_s(p)}{\alpha} = \dfrac{1}{1 + RCp} V_A(p) \Rightarrow V_A(p) = \dfrac{V_s(p)}{\alpha}(1 + RCp)$

En identifiant les deux expressions de $V_A(p)$, il vient :

$$\frac{(1 + RCp)[V_e(p) + RCpV_s(p)]}{(1 + RCp)^2 + RCp} = \frac{V_s(p)}{\alpha}(1 + RCp)$$

Soit : $\dfrac{[V_e(p) + RCpV_s(p)]}{(1 + RCp)^2 + RCp} = \dfrac{V_s(p)}{\alpha}$

D'où : $[V_e(p) + RCpV_s(p)] = \dfrac{V_s(p)}{\alpha}(1 + RCp)^2 + RCp$

Donc : $\alpha V_e(p) = (1 + RCp)^2 + RCp - \alpha RCp\ V_s(p)$

Et au final : $\dfrac{V_s(p)}{V_e(p)} = \dfrac{\alpha}{(1 + RCp)^2 + RCp - \alpha RCp}$

Soit : $G(j\omega) = \dfrac{\alpha}{-R^2C^2\omega^2 + (3 - \alpha)\,jRC\omega + 1}$

3. Pour déterminer le type de filtre réalisé, un raisonnement asymptotique suffit :

Si $\omega \to 0$, $G \to \alpha$,

Si $\omega \to \infty$, $G \to 0$.

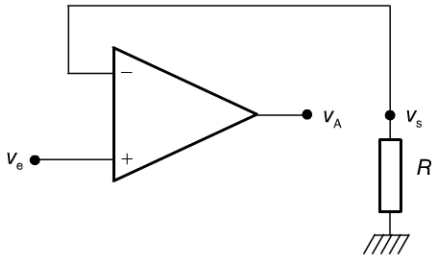
De toute évidence, il s'agit d'un filtre passe-bas.

Dès lors qu'un circuit électronique présente une relative complexité, la vision systémique s'impose : il convient de rechercher, au sein du montage, les blocs-fonctions facilement identifiable et dont on peut aisément déterminer les lois de fonctionnement. On remplace alors la portion de circuit identifiée par sa fonction afin de simplifier la résolution de l'ensemble.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 8

8.1 Pour analyser le fonctionnement d'un montage électronique qui comporte une ou plusieurs diodes, il convient de raisonner systématiquement sur l'état (passant ou bloqué) de ces diodes.



Supposons dans un premier temps que la diode soit bloquée. Dans ces conditions, le schéma du circuit devient équivalent à celui présenté ci-contre.

On remarque qu'aucun courant ne peut circuler dans la résistance R. La tension de sortie v_s est donc nulle puisqu'il n'y a aucune chute de potentiel aux bornes de la résistance. Il en est de même pour la tension à l'entrée inverseuse : $v_- = 0$.

La diode, pour être bloquée, doit être polarisée en sens inverse. Il est donc nécessaire que la tension de sortie de l'amplificateur opérationnel, notée v_A, soit négative. Comme il n'y a aucune boucle de contre-réaction dans le montage, l'amplificateur opérationnel fonctionne en comparateur et on a donc $v_A = -V_{max}$.

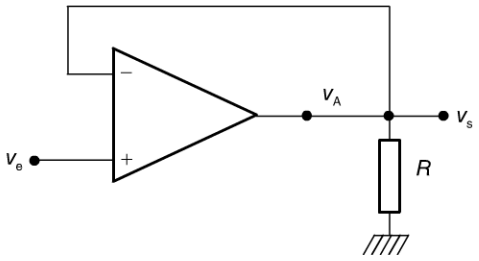
Cela implique que v_+, donc v_e, soit inférieure à v_-.

On a donc : Diode bloquée $\Leftrightarrow$ $v_s = 0$ $\Leftrightarrow$ $v_e < 0$

Puisque seule nous intéresse la relation entre la tension d'entrée et celle de sortie, nous retiendrons essentiellement :

$$v_e < 0 \Rightarrow v_s = 0$$

Dès que v_e devient positive, le comparateur bascule et on a désormais $v_A = V_{max}$, ce qui ne durera pas car la diode se débloque immédiatement ; le schéma du circuit devient alors équivalent à celui de la figure ci-dessous.

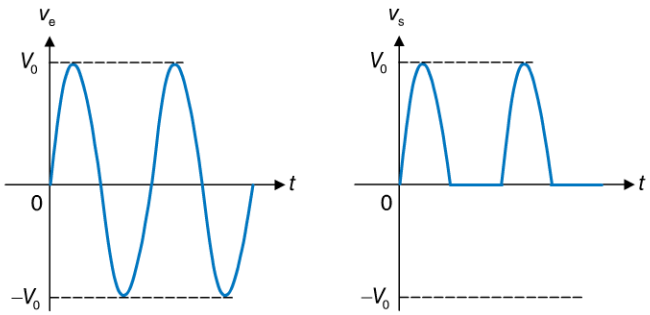


L'amplificateur fonctionne alors en régime linéaire puisque le schéma fait apparaître, très nettement, une boucle de contre-réaction.

On a alors : $v_e = v_+ = v_- = v_A = v_s$

Nous retiendrons : $v_e > 0 \Rightarrow v_s = v_e$

Résumons à présent le fonctionnement du montage sur un graphe temporel. Nous avons affaire à un redresseur demi-alternance dont la sortie est nulle si le signal d'entrée est négatif et égale à ce signal d'entrée s'il est positif.



Copyright © 2015 Dunod.

Il existe de multiples circuits électroniques permettant de réaliser un redressement demi-alternance. Celui-ci exploite parfaitement bien les propriétés de l'amplificateur opérationnel qui possède ici l'originalité de fonctionner alternativement en régime linéaire et en régime non linéaire.

8.2 Analysons l'état de la diode : supposons que celle-ci soit bloquée. Dans ces conditions, le circuit est équivalent au schéma proposé ci-dessous.

On a alors : $v_s = v_- = v_e$

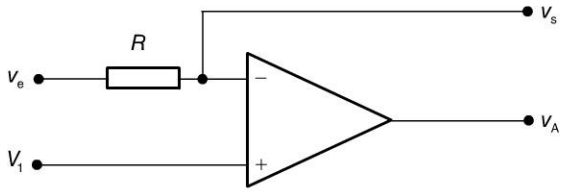
Or, si cette diode est bloquée, l'absence de boucle de contre-réaction est équivalente à un fonctionnement en régime non linéaire. La tension de sortie v_A de l'amplificateur opérationnel, qui fonctionne donc en comparateur, est égale, soit à V_{max}, soit à $-V_{max}$.

Comme la diode est bloquée, on a nécessairement $v_A > v_s$, donc $v_A > v_e$. Comme l'amplitude la sinusoïde d'entrée est inférieure à la tension V_{max}, on ne peut pas avoir $v_A = -V_{max}$, ce qui nécessiterait que v_A soit devenue inférieure à $-V_{max}$.

On a donc : $v_A = V_{max}$.

Or : $v_A = V_{max} \Leftrightarrow v_- < v_+ \Leftrightarrow v_e < V_1$

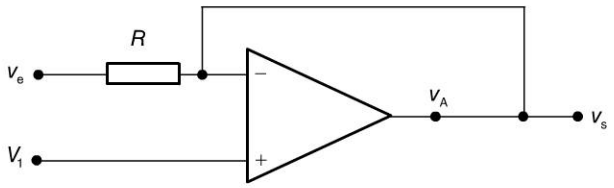
En conclusion : diode bloquée $\Leftrightarrow v_e < V_1 \Leftrightarrow v_s = v_e$



La diode devient donc passante dès que cette condition n'est plus remplie :

On a donc : diode passante $\Leftrightarrow v_e > V_1$.

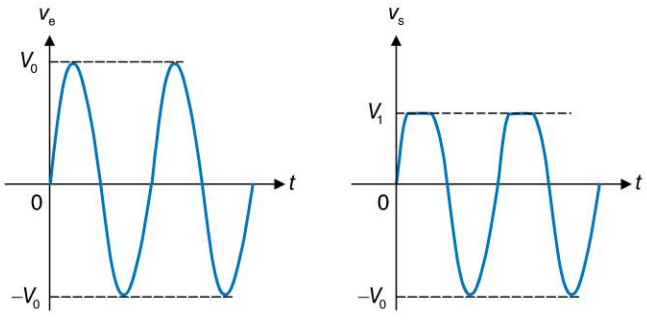
Le circuit devient alors équivalent au montage ci-dessous.



La diode passante assure la présence d'une boucle de contre-réaction. L'amplificateur opérationnel fonctionne alors en régime linéaire.

On a donc : $v_s = v_- = v_+ = V_1$ et nous retiendrons : $v_e > V_1 \Leftrightarrow v_s = V_1$

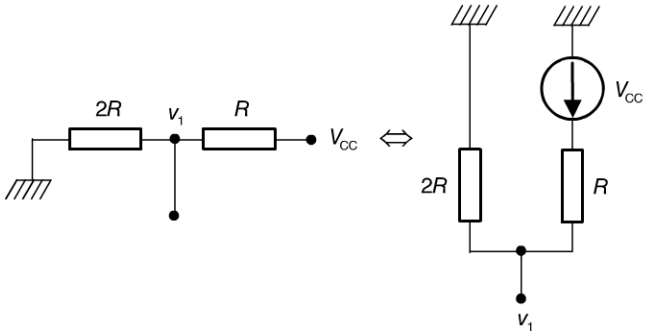
Nous avons donc affaire à un montage qui reproduit, à sa sortie, la tension d'entrée en la limitant à la valeur V_1.



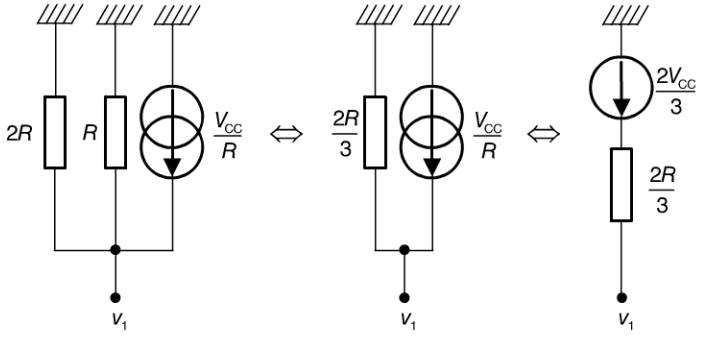
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On retrouve dans ce circuit limiteur actif, comme dans l'exercice précédent, un amplificateur opérationnel qui fonctionne tantôt en comparateur, tantôt en régime linéaire. La fonction de limitation est occasionnée par le fonctionnement non linéaire qui est déclenché par le dépassement de la valeur V_1.

8.3 Dans un premier temps, déterminons le générateur équivalent de Thévenin au point correspondant à v_1. Commençons par réorganiser cette partie du circuit en faisant apparaître un dipôle entre le point v_1 et la masse comme indiqué ci-dessous.

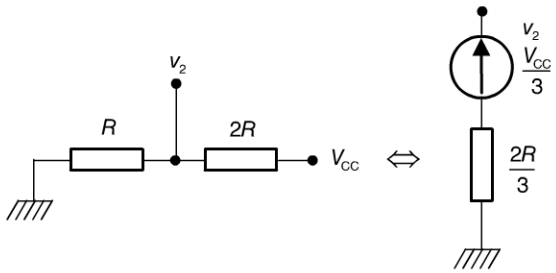


L'association en série du générateur de tension V_{CC} et de la résistance R est équivalente à l'association en parallèle d'un générateur de courant V_{CC} / R et de cette même résistance R. Ce schéma équivalent fait alors apparaître deux résistances en parallèle que nous regroupons en une seule valeur $2R / 3$.



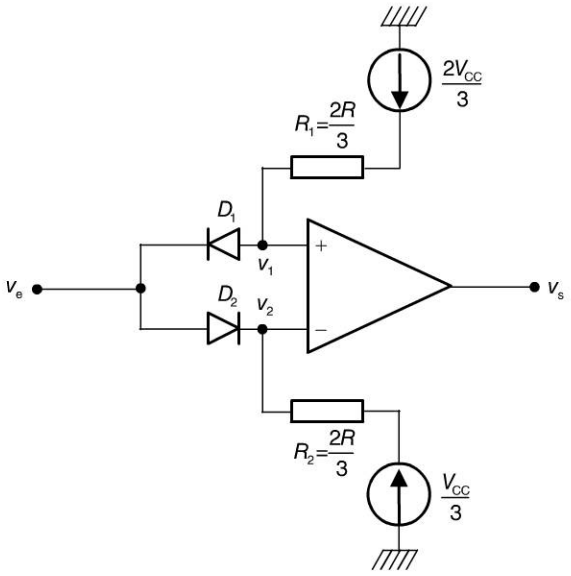
Nous pouvons à nouveau transformer cette association en parallèle du générateur de courant et de cette résistance en une association série d'un générateur de tension équivalent de valeur $\frac{V_{CC}}{R} \times \frac{2R}{3} = \frac{2V_{CC}}{3}$ avec la résistance $2R / 3$.

On procède de même pour le dipôle correspondant au point v_2.



Disposant ainsi des deux dipôles équivalents aux points correspondant à v_1 et v_2, nous pouvons remplacer ces deux éléments de circuits par ces générateurs de Thévenin.

Copyright © 2015 Dunod.



Appelons R_1 et R_2 les deux résistances équivalentes de ces générateurs de Thévenin.

Déterminons à présent la valeur de la tension de sortie v_s lorsque $v_e = 0$.

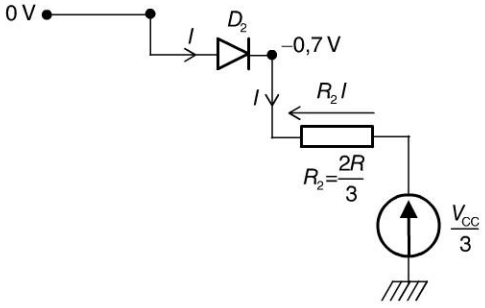
Si la diode D_1 était bloquée, aucun courant ne pourrait circuler dans la résistance R_1.

On aurait alors : $v_1 = \dfrac{2V_{CC}}{3}$

ce qui polariserait cette diode, de fait, en sens direct. La diode D_1 est donc passante lorsque $v_e = 0$.

Par conséquent : $v_+ = v_e + 0{,}7\ \text{V} = 0{,}7\ \text{V}$

Si D_2 était passante (figure ci-dessous), on aurait d'une part $v_2 = -0{,}7\ \text{V}$ et d'autre part, un courant positif I de polarisation de cette diode dirigé de v_e vers v_2, ce qui est impossible puisque cela correspondrait, aux bornes de R_2, à une différence de potentiels $R_2 I$ et on aurait :
$-0{,}7\ \text{V} - R_2 I = \dfrac{V_{CC}}{3}$.



La diode D_2 est donc bloquée et aucun courant ne peut circuler dans R_2.

On a donc : $v_2 = \dfrac{V_{CC}}{3}$

En conclusion, on a, pour $v_e = 0$:

$$\begin{cases} v_1 = v_+ = 0{,}7\ \text{V} \\ v_2 = v_- = \dfrac{V_{CC}}{3} = 3{,}33\ \text{V} \end{cases} \Rightarrow v_+ < v_- \Rightarrow v_s = -V_{max}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Pour $v_e < 0$, les conditions sur l'état de chaque diode sont inchangées. La conclusion est donc identique.

À présent, faisons croître la tension d'entrée v_e. La diode D_1 reste passante tant que la tension d'entrée reste inférieure à un certain seuil.

En effet, la condition « diode D_1 passante » se traduit par l'équation $v_1 = v_e + 0{,}7\ \text{V}$. Or la tension v_1 reste inévitablement inférieure à la tension de Thévenin en ce point.

$$\text{Soit : } v_1 < \frac{2V_{CC}}{3} \Rightarrow v_e + 0{,}7\ \text{V} < \frac{2V_{CC}}{3} \Rightarrow v_e < 5{,}96\ \text{V}$$

De même, la diode D_2 reste bloquée tant que la condition $v_e - v_2 = 0{,}7\ \text{V}$ n'est pas remplie. Comme la tension v_2 reste immanquablement inférieure à la tension équivalente de Thévenin du dipôle, on peut considérer que la diode D_2 restera bloquée tant que la tension d'entrée restera inférieure à un certain seuil que nous pouvons facilement déterminer :

$$v_2 < \frac{V_{CC}}{3} \Rightarrow v_e - 0{,}7\ \text{V} < \frac{V_{CC}}{3} \Rightarrow v_e < 4{,}03\ \text{V}$$

En résumé : $v_e < 4{,}03\ \text{V}$ D_1 passante, D_2 bloquée.

$$\text{On a alors : } \begin{cases} v_1 = v_+ = v_e + 0{,}7\ \text{V} \\ v_2 = v_- = \dfrac{V_{CC}}{3} = 3{,}33\ \text{V} \end{cases}$$

Pour $v_+ < v_-$, c'est-à-dire $v_e < 2{,}63\ \text{V}$, on a : $v_s = -V_{max}$.

Pour $2{,}63\ \text{V} < v_e < 4{,}03\ \text{V}$, on a donc $v_s = V_{max}$.

$4{,}03\ \text{V} < v_e < 5{,}96\ \text{V}$ D_1 passante, D_2 passante.

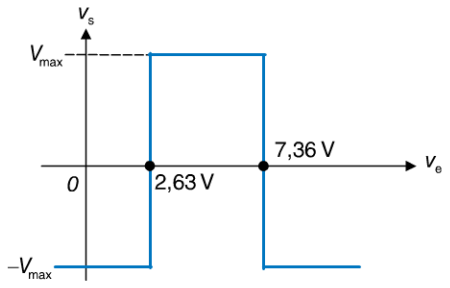
$$\text{On a alors : } \begin{cases} v_1 = v_+ = v_e + 0{,}7\ \text{V} \\ v_2 = v_- = v_e - 0{,}7\ \text{V} \end{cases} \Rightarrow v_+ < v_- \Rightarrow v_s = V_{max}$$

$v_e > 5{,}96\ \text{V} \Rightarrow D_1$ bloquée, D_2 passante

$$\text{On a alors : } \begin{cases} v_1 = v_+ = \dfrac{2V_{CC}}{3} = 6{,}66\ \text{V} \\ v_2 = v_- = v_e - 0{,}7\ \text{V} \end{cases}$$

Pour $v_+ > v_-$, c'est-à-dire $v_e < 7{,}36\ \text{V}$, on a : $v_s = V_{max}$.

Pour $v_e > 7{,}36\ \text{V}$, on a donc $v_s = -V_{max}$.



En conclusion, la sortie v_s de ce comparateur est égale à V_{max} lorsque $2{,}63\ \text{V} < v_e < 7{,}36\ \text{V}$ et vaut $-V_{max}$ en dehors de cet intervalle. La figure ci-dessus présente la caractéristique $v_s = f(v_e)$ qui fait apparaître cet intervalle (on dit parfois « fenêtre ») de tensions.

Ce comparateur à fenêtre possède un comportement plus complexe mais plus intéressant qu'un simple comparateur. La présence d'un intervalle de comparaison réglable au lieu d'un simple seuil de basculement offre de grandes possibilités.

Copyright © 2015 Dunod.

8.4 L'expression de la tension v_- s'obtient en considérant tout d'abord que les résistances R_1 et R_2 forment un pont diviseur de tension, ce qui permet d'exprimer la tension v_+ en fonction de v_s.

On a : $v_+ = \dfrac{R_1}{R_1 + R_2} v_s$

Appelons i le courant circulant dans le condensateur et dans la résistance R, orienté, sur le schéma, de la gauche vers la droite.

On a : $-v_- = \dfrac{1}{C}\int i\,\mathrm{d}t \;\Rightarrow\; i(t) = -C\dfrac{\mathrm{d}v_-}{\mathrm{d}t}$

Et : $v_- - v_s = Ri$

Soit : $v_- - v_s = -RC\dfrac{\mathrm{d}v_-}{\mathrm{d}t} \;\Rightarrow\; v_- + RC\dfrac{\mathrm{d}v_-}{\mathrm{d}t} = v_s$

qui est l'équation différentielle recherchée.

Si on suppose qu'à l'instant $t = 0$ le condensateur est déchargé et que $v_s = V_{max}$, nous pouvons en déduire : $v_-(0) = 0$ et $v_+ = \dfrac{R_1}{R_1 + R_2} V_{max} = \alpha V_{max}$.

L'équation différentielle devient alors :

$$v_- + RC\frac{\mathrm{d}v_-}{\mathrm{d}t} = V_{max}$$

Cette équation différentielle a pour solution :

$$v_- = K_1 + K_2 \mathrm{e}^{-t/RC}$$

Les constantes se déterminent aisément en considérant, d'une part, que $v_-(0) = 0$ et que si t tendait vers l'infini, la tension v_- tendrait vers V_{max}.

Par conséquent : $v_- 0 = K_1 + K_2 = 0 \Rightarrow K_1 = -K_2$.

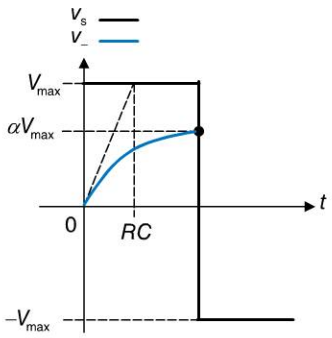
Et : $\lim\limits_{t\to\infty} v_- = K_1 = V_{max}$

D'où : $v_- = V_{max}\left(1 - \mathrm{e}^{-t/RC}\right)$

On notera la position de la tangente à l'origine qui coupe l'asymptote V_{max} au point dont l'abscisse correspond à la constante de temps RC.

Cette expression n'est bien entendu valable que si la tension de sortie reste à sa valeur initiale $v_s = V_{max}$. Tout basculement du comparateur nous conduirait à reconsidérer l'évolution de v_- à partir de l'instant de ce basculement.

C'est effectivement ce qui se passe dès que la tension v_- atteint le seuil αV_{max} qui correspond à la tension v_+ (figure ci-dessous).



À partir de cet instant, on a : $v_s = -V_{max}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

D'où : $v_+ = \dfrac{R_1}{R_1 + R_2} v_s = -\alpha V_{max}$

Considérons l'instant de ce basculement comme la nouvelle origine des temps.

L'équation différentielle devient :

$$v_- + RC\frac{dv_-}{dt} = -V_{max}$$

La solution de cette équation s'écrit toujours :

$$v_- = K_1 + K_2 e^{-t/RC}$$

Avec les conditions aux limites suivantes :

$$v_-(0) = \alpha V_{max} \Rightarrow K_1 + K_2 = \alpha V_{max}$$

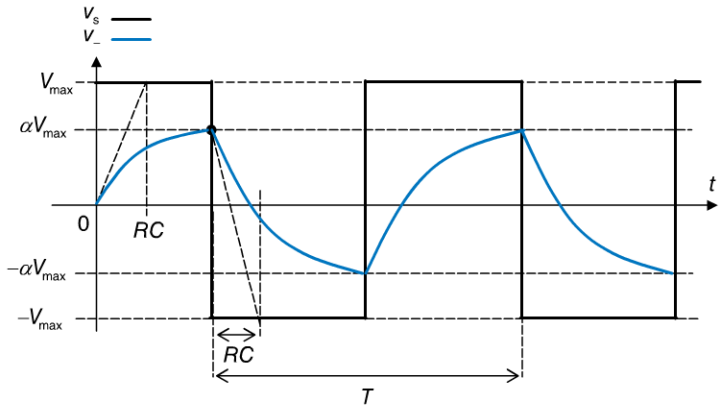
$$\lim_{t \to \infty} v_- = K_1 = -V_{max}$$

On a donc : $v_- = -V_{max} + (\alpha + 1) V_{max} e^{-t/RC}$

Cette expression reste valable tant que la sortie du comparateur reste au niveau $v_s = -V_{max}$. Autrement dit, tant que la condition de basculement n'est pas remplie.

Cette condition correspond au franchissement, par la tension v_-, du seuil imposé sur l'entrée v_+, soit $-\alpha V_{max}$.

Nous pouvons donc compléter les chronogrammes des tensions v_- et v_s, comme indiqué sur la figure ci-dessous. La tangente à l'origine de la courbe v_- coupe toujours l'asymptote $-V_{max}$ au bout d'un temps RC. Ceci constitue une information précieuse pour guider le tracé de la courbe v_-.



Le phénomène redémarre alors et, finalement, les tensions v_- et v_s oscillent en permanence.

La période T des oscillations se détermine en considérant, par exemple, le temps mis, pendant une demi-alternance du phénomène, par la tension v_-, pour décroître de la valeur αV_{max} à la valeur $-\alpha V_{max}$.

Cette décroissance est exprimée (en tenant compte du décalage de l'origine des temps) par l'équation :

$$v_- = -V_{max} + (\alpha + 1) V_{max} e^{-t/RC}$$

Copyright © 2015 Dunod.

À l'instant $t = T / 2$ correspondant à une demi-période, on doit avoir $v_- = -\alpha V_{max}$. Il suffit donc de résoudre l'équation $v_- = -\alpha V_{max}$ pour obtenir l'expression de la période.

$$-\alpha V_{max} = -V_{max} + (\alpha + 1)V_{max}e^{-t/RC} \Rightarrow (1 - \alpha)V_{max} = (\alpha + 1)V_{max}e^{-t/RC}$$

D'où : $\dfrac{(1 - \alpha)V_{max}}{(\alpha + 1)V_{max}} = e^{-t/RC}$

Soit : $\dfrac{(1 - \alpha)}{(\alpha + 1)} = e^{-t/RC} \Rightarrow \dfrac{t}{RC} = -\ln\left(\dfrac{1 - \alpha}{1 + \alpha}\right)$

Donc : $t = RC\ln\left(\dfrac{1 + \alpha}{1 - \alpha}\right)$

La période des oscillations à donc pour expression : $T = 2RC\ln\left(\dfrac{1 + \alpha}{1 - \alpha}\right)$

Les montages astables délivrent des signaux périodiques de différentes formes (parfois mêmes au sein d'un même circuit comme c'est le cas ici). Ils sont basés sur la génération d'oscillations de relaxation dans des systèmes non linéaires, ce qui les différencie des oscillateurs harmoniques qui eux, sont produits par des systèmes linéaires régis par des équations différentielles dont les solutions sont des signaux.

8.5 Le montage fait nettement apparaître deux étages différents : un montage astable identique à celui étudié dans l'exercice 8.4 suivi d'un montage linéaire à amplificateur opérationnel qui n'est rien d'autre qu'un intégrateur. Cette linéarité est due à la boucle de contre-réaction assurée par le condensateur C.

Nous connaissons déjà le signal de sortie du montage astable. Appelons-le v_e. Ce signal oscille, avec une période T, entre les valeurs V_{max} et $-V_{max}$. Il suffit maintenant d'établir la relation qui lie v_s à v_e.

Soit i le courant circulant dans la résistance R_3 (orienté de gauche à droite).

On a : $i = \dfrac{v_e}{R_3}$

Ce courant circule dans C' : $i = \dfrac{v_e}{R_3} = C'\dfrac{d(-v_s)}{dt}$

On a donc : $v_s = -\dfrac{1}{R_3C'}\int v_e\, dt$

Le second montage est donc bien un intégrateur.

Lorsque $v_e = V_{max}$, on a : $v_s = -\dfrac{1}{R_3C'}\int V_{max}\, dt = -\dfrac{V_{max}}{R_3C'}t + K_1$

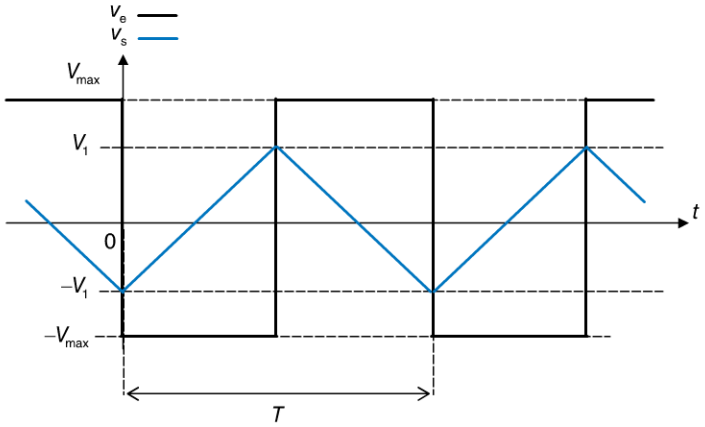
La sortie est alors une rampe de pente négative.

Lorsque $v_e = -V_{max}$, on a : $v_s = \dfrac{1}{R_3C'}\int V_{max}\, dt = \dfrac{V_{max}}{R_3C'}t + K_2$

La sortie est alors une rampe de pente positive.

La figure ci-dessous présente les variations de la tension v_e et de la tension v_s. Comme la valeur moyenne du signal d'entrée de l'intégrateur est nulle, il en sera de même pour son signal de sortie. La tension v_s sera donc un signal triangulaire oscillant entre deux tensions V_1 et $-V_1$ avec la même période que le signal v_e.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.



Le montage étudié est donc un générateur de signal triangulaire.

L'amplitude V_1 se détermine facilement en considérant la valeur de la pente de ce signal sur une demi-période $T / 2$.

Prenons par exemple une demi-période où le signal v_s est croissant.

La pente de la droite est : $\dfrac{V_{max}}{R_3 C} = \dfrac{2V_1}{T / 2}$

D'où : $V_1 = \dfrac{T}{4R_3 C} V_{max}$

On choisira évidemment les valeurs de C et de R_3 de sorte que cette amplitude reste inférieure à la tension d'alimentation V_{CC} de l'amplificateur opérationnel monté en intégrateur.

Soit : $\dfrac{T}{4R_3 C'} V_{max} < V_{CC} \Rightarrow R_3 C' > \dfrac{T}{4} \times \dfrac{V_{max}}{V_{CC}}$

Ce montage est constitué de deux étages. Le premier délivre un signal carré qui est ensuite injecté dans un intégrateur qui transforme donc ce signal carré en signal triangulaire. Cet exercice met en évidence la nécessité de raisonner en termes de blocs réalisant individuellement des fonctions élémentaires et qui, interconnectés, permettent de concevoir des systèmes complexes très variés.

8.6 Le montage étudié est un montage astable inspiré du montage de l'exercice 8.4. La résistance R est remplacée par deux dipôles en parallèle, chacun de ces dipôles étant constitué de l'association en série d'une résistance et d'une diode.

Reprenons le principe de fonctionnement du circuit de l'exercice 8.4.

Si on suppose qu'à l'instant $t = 0$, le condensateur est déchargé et que $v_s = V_{max}$, nous pouvons en déduire :

$$v_-(0) = 0 \text{ et } v_+ = \frac{R_3}{R_3 + R_4} V_{max} = \alpha V_{max}$$

Comme $v_s > v_-$, seule la diode D_1 sera passante. La diode étant supposée parfaite (c'est-à-dire avec une tension de seuil nulle), la boucle de contre-réaction est équivalente à la seule résistance R_1.

L'équation différentielle qui régit l'évolution de la tension v_- est donc :

$$v_- + R_1 C \frac{dv_-}{dt} = V_{max}$$

En reprenant le résultat de l'exercice 8.4 et en remplaçant R par R_1, on obtient :

$$v_- = V_{max} \left(1 - e^{-t / R_1 C}\right)$$

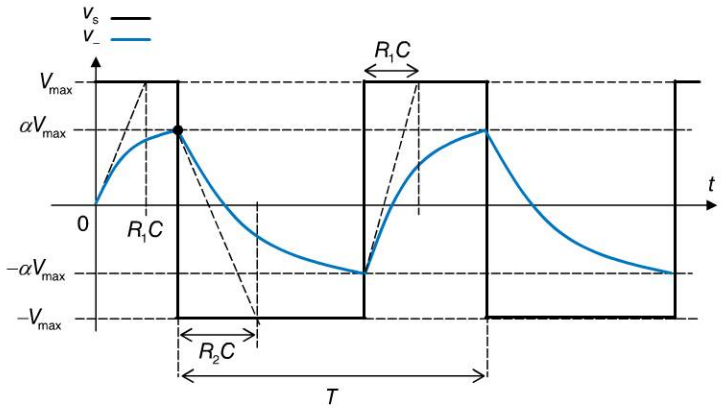
Copyright © 2015 Dunod.

Lorsque le comparateur bascule (au moment où la tension v_- atteint le seuil $v_+ = \alpha V_{max}$), la tension v_s devient égale à $-V_{max}$; la diode D_1 se bloque puisque $v_s < v_-$ et c'est la diode D_2 qui devient passante.

Tout se passe alors comme si on avait remplacé la résistance R_1 par la résistance R_2. En reprenant le résultat de l'exercice 8.4, on peut écrire :

$$v_- = -V_{max} + (\alpha + 1)V_{max}e^{-t/R_2C}$$

Le principe de fonctionnement de ce montage est donc le même que celui de l'exercice 8.4, à ceci près que les croissances et décroissances de la tension v_- s'opèrent avec des constantes de temps différentes. Comme les seuils de basculement restent dictés par α, le résultat consiste en l'apparition d'un signal rectangulaire (et non plus carré).



La présence des diodes impose bien deux constantes de temps différentes aux oscillations. Il est possible de créer un signal rectangulaire. En agissant sur les deux résistances R_1 et R_2, on peut régler le rapport cyclique du train d'impulsions ainsi généré, c'est-à-dire le rapport entre la durée de maintien à V_{max} et la période T.

8.7 1. Si le circuit est au repos ($v_e = 0$), on a alors :

$$v_+ = \frac{R_1}{R_1 + R_2} v_s = \alpha v_s$$

Si le circuit est au repos, aucune tension ne peut varier, ce qui revient à dire que le circuit fonctionne en régime continu. Aucun courant ne peut donc traverser le condensateur.

Déterminons à présent l'état de la diode.

Si la diode est bloquée, il n'y a aucun courant dans la résistance R.

On a donc : $v_- = v_s$.

Dans ces conditions, si $v_s = V_{max}$, on a alors $v_+ = \alpha V_{max}$. Comme $\alpha < 1$, cela équivaut à écrire : $v_+ < v_-$, ce qui est incompatible avec $v_s = V_{max}$. De même, si $v_s = -V_{max}$, on a alors $v_+ = -\alpha V_{max}$, soit $v_+ > v_-$, ce qui incompatible avec $v_s = -V_{max}$.

L'hypothèse « diode bloquée » conduit donc systématiquement à une absurdité. La diode est donc passante.

Comme elle est supposée idéale, sa tension de seuil est nulle et l'on a : $v_- = 0$.

Comme $v_+ = \alpha v_s$, il faudrait, pour que l'amplificateur opérationnel fonctionne en régime linéaire, que v_+, donc v_s, soit nulle. Il n'y aurait alors aucun courant dans la résistance R puisque celle-ci n'aurait aucune chute de potentiel à ses bornes. Sans ce courant, la diode ne peut pas être passante. L'amplificateur opérationnel fonctionne donc en comparateur.

Sa tension de sortie vaut donc, soit V_{max}, soit $-V_{max}$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Si on avait $v_s = -V_{max}$, un courant positif circulerait dans R, du point v_- vers le point v_s et ce, compte tenu des valeurs de ces tensions. La diode ne pourrait pas être passante.

On a donc obligatoirement : $v_s = V_{max}$

En résumé, dans le circuit au repos, on a : $\begin{cases} \text{diode passante} \\ v_- = 0 \\ v_s = V_{max} \\ v_+ = \alpha V_{max} \end{cases}$

2. On suppose à présent qu'une brève impulsion négative est appliquée sur l'entrée non inverseuse de l'amplificateur opérationnel. On a donc pendant un court instant $v_+ < 0$. La tension v_- étant nulle, on se trouve dans les conditions de basculement du comparateur puisque $v_+ < v_-$.

La tension de sortie vaut désormais : $v_s = -V_{max}$.

Par conséquent : $v_+ = -\alpha V_{max}$

Comme $v_s = -V_{max}$, le courant dans la résistance R change de sens et la diode se bloque. Calculons l'évolution de la tension v_- en considérant l'instant de basculement comme l'origine des temps.

Soit i le courant circulant à la fois dans R et dans C, orienté positivement de la gauche vers la droite.

On a : $i = \dfrac{v_- - v_s}{R} = -C\dfrac{dv_-}{dt}$

D'où : $v_- + RC\dfrac{dv_-}{dt} = v_s = -V_{max}$

Cette équation différentielle admet pour unique solution :

$$v_- = -V_{max}\left(1 - e^{-t/RC}\right)$$

La tension v_- décroît donc exponentiellement à partir de 0 pour tendre vers $-V_{max}$. Elle n'aura, bien sûr, pas le temps d'atteindre cette valeur asymptotique puisque dès qu'elle atteindra la valeur de v_+, le comparateur rebasculera.

Cette condition de basculement s'écrit :

$$v_- = v_+ \Rightarrow -V_{max}\left(1 - e^{-t/RC}\right) = -\alpha V_{max}$$

En résolvant cette équation, on détermine facilement l'instant pour lequel se produit le basculement :

$$1 - e^{-t/RC} = \alpha \Rightarrow e^{-t/RC} = 1 - \alpha$$

D'où : $-\dfrac{t}{RC} = \ln(1-\alpha) \Rightarrow t = RC\ln\left(\dfrac{1}{1-\alpha}\right)$

La tension de sortie vaut donc à présent $v_s = V_{max}$. Le courant dans la résistance change de sens. La tension v_+ vaut à nouveau αV_{max} et la tension v_- entreprend une croissance exponentielle jusqu'à ce que la diode redevienne passante, instant où cette tension se fixera à la valeur $v_- = 0$.

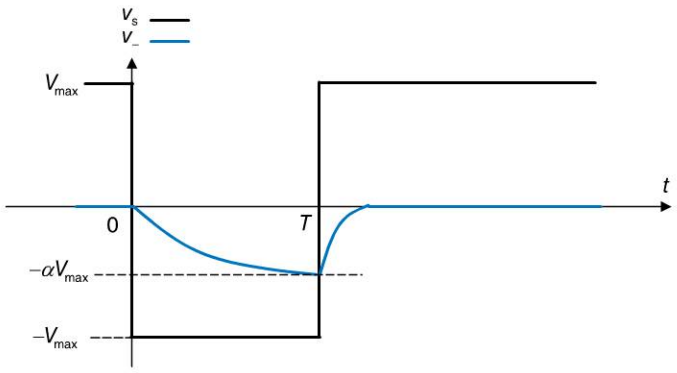
On revient donc dans un état strictement identique à l'état de repos initial qui est le seul état stable du montage, d'où l'appellation « monostable ». Ce circuit possède la propriété de transformer une impulsion brève (dans le cas présent, cette impulsion est négative) en une impulsion de largeur donnée qui ne dépend que des valeurs des composants utilisés.

La figure ci-dessous représente les chronogrammes des tensions v_- et v_s.

Il existe toutes sortes de montages monostables, à peu près tous basés sur le même principe. Celui-ci déclenche sur front descendant et délivre une impulsion positive. Toutes les autres

Copyright © 2015 Dunod.

combinaisons peuvent être obtenues en aménageant quelque peu le circuit. La largeur de l'impulsion délivrée se règle par ailleurs très facilement grâce à la résistance R.



8.8 1. À l'instant $t = 0$, le monostable est au repos. Sa tension de sortie est donc nulle. Le transistor est bloqué et n'influe donc pas sur le reste du montage.

Le premier amplificateur opérationnel participe à un montage intégrateur. Soit $v(t)$ son signal d'entrée.

Sa loi de fonctionnement s'écrit : $v_s = -\dfrac{1}{RC}\int v(t)\,\mathrm{d}t$

En injectant un signal d'entrée constant $-V_0$ à partir de $t = 0$, on a donc :

$$v_s = -\frac{1}{RC}\int v(t)\,\mathrm{d}t = \frac{1}{RC}\int V_0\,\mathrm{d}t = \frac{V_0 t}{RC} + K_1$$

La constante K_1 est nulle si on considère que la tension v_s est nulle pour $t = 0$.

Soit : $v_s = \dfrac{V_0 t}{RC}$

À $t = 0$, la tension v_s est inférieure à V_{seuil}. Le deuxième amplificateur opérationnel, monté en comparateur, possède une tension de sortie nulle.

On a donc : $v_A = 0$.

Lorsque v_s atteint la tension V_{seuil}, le comparateur bascule et on a $v_A = 5$ V. Ce basculement se produit à l'instant T tel que :

$$\frac{V_0 T}{RC} = V_{seuil} \Rightarrow T = RC\frac{V_{seuil}}{V_0}$$

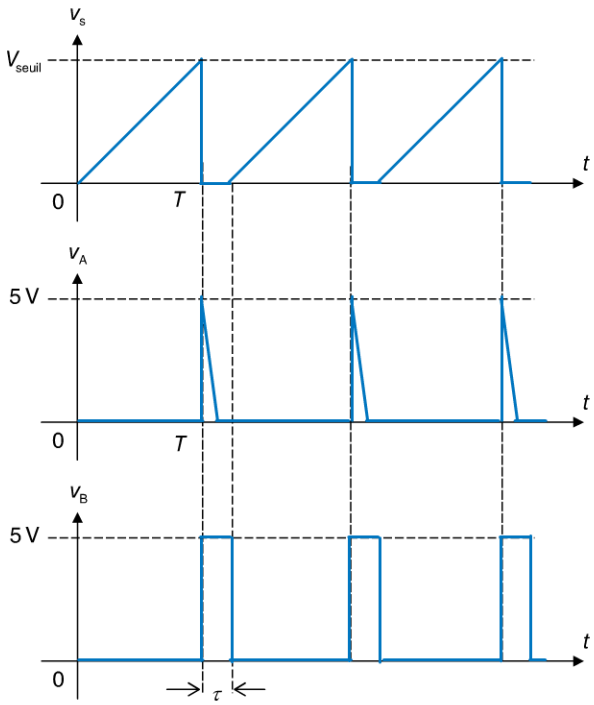
2. Un front montant est donc délivré à l'entrée du monostable qui délivre à son tour une impulsion positive de largeur τ et de hauteur 5 V. En choisissant correctement les valeurs de R_C et de R_B, le transistor sature dès qu'il reçoit cette impulsion.

En saturant, le transistor court-circuite la tension v_s à la masse ; le condensateur se décharge instantanément et la sortie v_A du comparateur rebascule à 0 V.

Dès que le monostable retrouve son état stable de repos, le transistor se bloque à nouveau et l'intégrateur redémarre un cycle de charge du condensateur en délivrant une nouvelle rampe $v_s = \dfrac{V_0 t}{RC}$.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

3. Le processus recommence sans cesse et les différentes tensions de ce montage oscillent, comme indiqué sur les chronogrammes de la figure ci-dessous.



On choisira la durée τ suffisamment petite pour que le signal v_s soit un signal en dents de scie caractérisé par le moins de distorsion possible, mais suffisamment grande, malgré tout, pour que le transistor saturer ait le temps de décharger le condensateur. On remarquera, sur le graphe de v_A, la décroissance quasi-immédiate dès que la tension de sortie v_B du monostable sature le transistor. Par ailleurs, on notera, sur le graphe de v_s, le départ d'une nouvelle rampe dès que le monostable est revenu à son état de repos.

En considérant que $\tau << T$, la tension v_s oscille avec une période $T = RC\dfrac{V_{seuil}}{V_0}$.

Sa fréquence, par conséquent, ne dépend que de la tension d'entrée V_0, d'où le nom d'oscillateur contrôlé en tension.

$$f = \frac{1}{T} = \frac{1}{RCV_{seuil}}V_0 = kV_0$$

L'oscillateur contrôlé en tension est encore appelé VCO (voltage controlled oscillator). Il permet de générer un signal dont la fréquence varie proportionnellement à une tension donnée. On retiendra, une fois de plus, l'analyse systémique du montage global qui permet de déterminer rapidement le type de fonction réalisée par l'ensemble.

Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 9

9.1 Pour déterminer si un transistor à effet de champ est bloqué ou non, il suffit de considérer sa tension V_{GS}. Un JFET canal N est bloqué si sa tension V_{GS} est inférieure à −5 V. Un JFET canal P est bloqué si sa tension V_{GS} est supérieure à 5 V.

Circuit A : il s'agit ici d'un transistor JFET canal P. Sa différence de potentiels grille – source valant 10 V (aucun courant n'entre par la grille, donc aucune chute de potentiel aux bornes de R_1), ce transistor est bloqué.

Circuit B : la tension V_{GS} du transistor canal N est nulle. Il ne peut donc pas être bloqué.

Circuit C : la tension V_{GS} du transistor canal P est nulle. Il ne peut donc pas être bloqué.

Circuit D : la tension V_{GS} du transistor canal N est égale à −10 V. Il est donc bloqué.

9.2 Pour déterminer si un JFET fonctionne dans sa zone linéaire, dans sa zone ohmique ou s'il est bloqué, la bonne méthode consiste à supposer qu'il est polarisé dans sa zone linéaire. Cet exercice rassemble les trois cas possibles.

a) On a $R_D = 100\ \Omega$ et $V_{GS} = -2$ V. D'après le réseau de caractéristiques fourni, on a, si le transistor est effectivement polarisé dans sa zone linéaire :

$$I_D = 12\ \text{mA}$$

Dans ces conditions, le potentiel de drain a pour valeur :

$$V_D = V_{CC} - R_D I_D = 15 - 100 \times 12 \times 10^{-3} = 13{,}8\ \text{V}$$

Comme $V_S = 0$, on a : $V_{DS} = V_D - V_S = V_D = 13{,}8$ V

Comme la tension de pincement V_P est égale à 3,5 V, on a bien $V_{DS} > V_P$; le JFET est donc bien polarisé dans sa zone de fonctionnement linéaire et $I_D = 12$ mA.

b) On a $R_D = 3\ \text{k}\Omega$ et $V_{GS} = -2$ V. D'après le réseau de caractéristiques, on a, si le transistor est effectivement polarisé dans sa zone linéaire :

$$I_D = 12\ \text{mA}$$

Dans ces conditions, le potentiel de drain a pour valeur :

$$V_D = V_{CC} - R_D I_D = 15 - 3 \times 10^3 \times 12 \times 10^{-3} = -21\ \text{V}$$

Cette valeur est manifestement impossible à obtenir. Le transistor ne se trouve donc pas polarisé dans sa zone linéaire. Comme il n'est pas bloqué ($V_{GS} = -2$ V), il se trouve donc dans sa zone ohmique.

Sur la caractéristique correspondant à $V_{GS} = -2$ V, mesurons la valeur de la résistance équivalente R_{DS} du canal drain – source dans la zone ohmique du transistor.

On a : $R_{DS} = \dfrac{V_{DS}}{I_D} \approx \dfrac{3{,}5}{12 \times 10^{-3}} = 292\ \Omega$

Le courant de drain I_D vérifie alors la relation :

$$V_{CC} = R_D I_D + R_{DS} I_D$$

D'où : $I_D = \dfrac{V_{CC}}{R_D + R_{DS}} = \dfrac{15}{3292} = 4{,}6\ \text{mA}$

Par ailleurs : $V_{DS} = R_{DS} I_D = 292 \times 4{,}6 \times 10^{-3} = 1{,}3$ V

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On a bien $V_{DS} < V_P$, ce qui confirme la présence du point de polarisation dans la zone ohmique.

c) On a $R_D = 1\,k\Omega$ et $V_{GS} = -3\,V$. D'après le réseau de caractéristiques, on a, si le transistor est effectivement polarisé dans sa zone linéaire :

$$I_D = 7\,mA$$

Dans ces conditions, le potentiel de drain a pour valeur :

On a donc : $V_{DS} = V_D = V_{CC} - R_D I_D = 15 - 1000 \times 7 \times 10^{-3} = 8\,V$

Comme la tension de pincement V_P est égale à 3,5 V, on a bien $V_{DS} > V_P$; le JFET est donc bien polarisé dans sa zone de fonctionnement linéaire et $I_D = 7\,mA$.

9.3 Le réseau de caractéristiques du JFET permet de lire immédiatement la valeur du courant de drain, donc de déterminer les résistances recherchées en appliquant simplement la loi d'Ohm. Comme le transistor doit être polarisé dans sa zone linéaire, on a :

$$V_{GS} = -3\,V \Rightarrow I_D = 7\,mA$$

Comme la grille se trouve à la masse, la tension de source doit être égale à 3 V.

D'où : $V_S = 3\,V \Rightarrow R_S = \dfrac{V_S}{I_D} = \dfrac{3}{7 \times 10^{-3}} = 429\,\Omega$

Par ailleurs : $V_{DS} = 5\,V \Rightarrow V_D = 8\,V \Rightarrow R_S = \dfrac{V_{CC} - V_D}{I_D} = \dfrac{15 - 8}{7 \times 10^{-3}} = 1\,k\Omega$

9.4 Sur la caractéristique correspondant à $V_{GS} = -3\,V$, mesurons la valeur de la résistance équivalente R_{DS} du canal drain – source dans la zone ohmique du transistor.

On a : $R_{DS} = \dfrac{V_{DS}}{I_D} = \dfrac{3,5}{7 \times 10^{-3}} = 500\,\Omega$

Comme on souhaite polariser le JFET dans sa zone ohmique, on doit avoir :

$$I_D = \frac{V_{DS}}{R_{DS}} = \frac{1,75}{500} = 3,5\,mA$$

La grille étant à la masse, on doit avoir $V_S = 3\,V$ étant donné que $V_{GS} = -3\,V$. Comme $V_{DS} = 1,75\,V$, on aura $V_D = 4,75\,V$.

On en déduit alors : $R_S = \dfrac{V_S}{I_D} = \dfrac{3}{3,5 \times 10^{-3}} = 857\,\Omega$

Puis : $R_D = \dfrac{V_{CC} - V_D}{I_D} = \dfrac{15 - 4,75}{3,5 \times 10^{-3}} = 2,93\,k\Omega$

À peine plus difficile que l'exercice précédent, ce cas nécessite toutefois la mesure de R_{DS} sur le réseau de caractéristique du transistor. On notera que l'hypothèse de départ (fonctionnement en zone ohmique) permet de déterminer immédiatement le courant de drain.

9.5 1. Effectuons le schéma équivalent du montage en remplaçant, les deux résistances de polarisation de grille par la résistance R_0.

On a : $v_s = -sR_D v_{GS}$

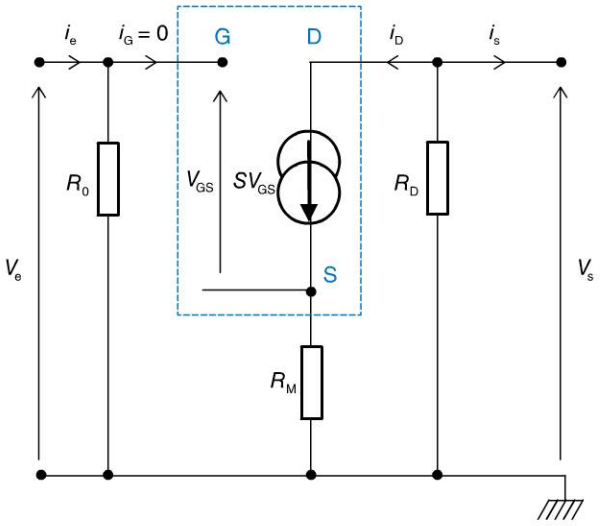
Or : $v_{GS} = v_G - v_S$ avec $v_G = v_e$

et $v_S = sR_m v_{GS}$

D'où : $v_{GS} = v_e - sR_m v_{GS}$

Copyright © 2015 Dunod.

Soit : $v_e = (1 + sR_m)\, v_{GS}$



On en déduit alors :

$$G_V = \frac{v_s}{v_e} = \frac{-sR_D v_{GS}}{(1 + sR_m)\, v_{GS}} = \frac{-sR_D}{1 + sR_m}$$

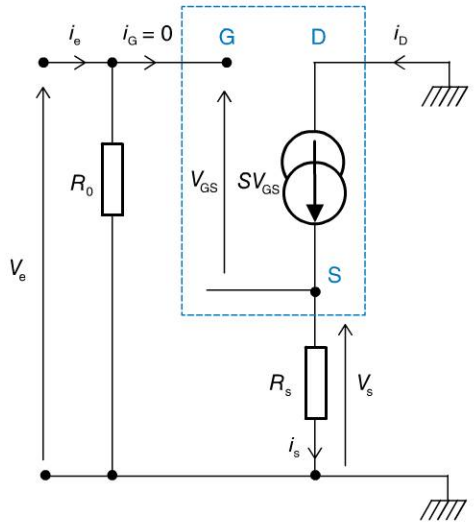
2. Si $R_m >> \frac{1}{s}$, on a : $G_V \approx \frac{-sR_D}{sR_m} = -\frac{R_D}{R_m}$

Dans ces conditions, le gain en tension ne dépend plus de la pente du transistor ; le phénomène de distorsion quadratique est éliminé.

Voici un montage extrêmement important : il s'agit de l'amplificateur à source commune dans lequel on a, grâce au découplage partiel de la résistance de source, éliminé le phénomène de distorsion quadratique.

9.6 1. Le schéma équivalent du montage à drain commun est très simple à obtenir. Comme toujours, nous remplaçons les deux résistances de polarisation de grille par leur résistance équivalente R_0.

Le gain en tension du montage a pour expression : $G_V = \frac{v_s}{v_e} = \frac{sR_S v_{GS}}{v_e}$



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Or : $v_{GS} = v_G - v_s = v_e - v_s = v_e - sR_S v_{GS}$

D'où : $v_e = (1 + sR_S)\, v_{GS}$

Donc : $G_V = \dfrac{v_s}{v_e} = \dfrac{sR_S v_{GS}}{(1 + sR_S)\, v_{GS}} = \dfrac{sR_S}{1 + sR_S}$

2. Le gain en courant s'obtient immédiatement :

$$G_A = \frac{i_s}{i_e} = \frac{sv_{GS}}{\dfrac{v_e}{R_0}} = \frac{sR_0 v_{GS}}{v_e} = \frac{sR_0 v_{GS}}{(1 + sR_S)\, v_{GS}} = \frac{sR_0}{1 + sR_S}$$

3. Quant à l'impédance de sortie, elle se calcule en court-circuitant les bornes d'entrée.

On a alors : $Z_s = -\dfrac{v_s}{i_s}$

Si les bornes d'entrée sont court-circuitées, la tension de grille se trouve à la masse. On a donc $v_{GS} = -v_s$. Comme $i_s = sv_{GS}$, on obtient :

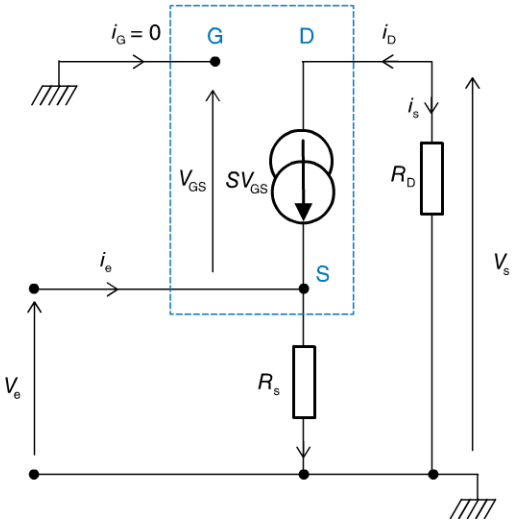
$$Z_s = -\frac{-v_{GS}}{sv_{GS}} = \frac{1}{s}$$

Il s'agit ici du très classique amplificateur à drain commun dont les gains en courant et en tension peuvent être réglés par l'intermédiaire des résistances du circuit. En revanche, son impédance de sortie ne dépend que du transistor choisi. Elle sera typiquement de l'ordre de 1000 Ω.

9.7 La figure ci-dessous représente le schéma équivalent du montage.

De toute évidence, on a : $v_{GS} = -v_e$ et $v_s = -sR_D v_{GS}$

Par conséquent : $G_V = \dfrac{v_s}{v_e} = \dfrac{-sR_D v_{GS}}{-v_{GS}} = sR_D$



Calculons à présent l'impédance d'entrée. La loi des nœuds appliquée au point S nous donne :

$i_e + sv_{GS} = \dfrac{v_e}{R_S}$ $\qquad$ $i_e = \dfrac{v_e}{R_S} + sv_e$

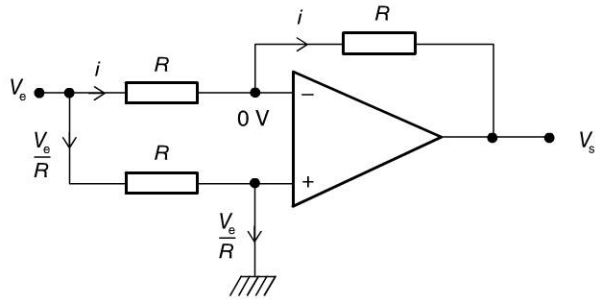
On en déduit alors : $\qquad Z_e = -\dfrac{v_e}{i_e} = \dfrac{v_e}{v_e \dfrac{1}{R_S} + s} = \dfrac{R_S}{1 + sR_S}$

Copyright © 2015 Dunod.

Si $R_S >> \frac{1}{s}$, alors : $Z_e \approx \frac{R_S}{sR_S} = \frac{1}{s}$

Le montage grille commune possède un gain en tension qui dépend exclusivement de la résistance de drain et de la transconductance du transistor. Son impédance d'entrée est moyenne, de l'ordre de 1 000 Ω.

9.8 En supposant que la tension V_G est nulle, la tension V_{GS} du transistor est égale à 0 V. Il est donc conducteur et court-circuite l'entrée inverseuse de l'amplificateur opérationnel à la masse. Le montage est donc équivalent au schéma de la figure ci-dessous.



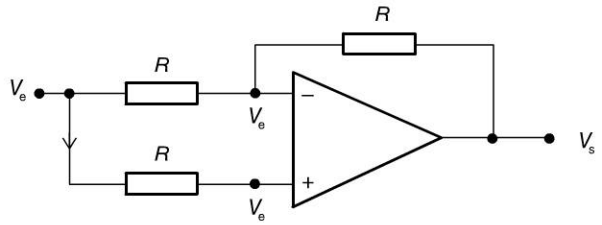
La boucle de contre-réaction assure au montage un fonctionnement linéaire. Par conséquent, $v_- = v_+ = 0$ V. Le même courant i circule dans les deux résistances R reliées à l'entrée inverseuse et on a :

$$i = \frac{v_e}{R} = \frac{-v_s}{R}$$

Par conséquent : $V_G = 0 \Rightarrow G_V = \frac{v_s}{v_e} = -1$

Si $V_G = -5$ V, le transistor est bloqué et le circuit est équivalent au montage de la figure ci-dessous. Comme aucun courant ne peut entrer dans l'amplificateur opérationnel, il n'y a aucune chute de potentiel aux bornes de la résistance qui lui est connectée. Par conséquent, on a $v_+ = v_e$. Comme l'amplificateur opérationnel fonctionne en régime linéaire, on aura aussi $v_- = v_e$. Aucun courant ne peut donc circuler dans la résistance qui relie la tension d'entrée à l'entrée inverseuse de l'amplificateur opérationnel. Il n'y aura donc pas de courant non plus dans la résistance connectée sur la sortie.

On a donc : $V_G = -5$ V $\Rightarrow v_s = v_e$



Les transistors à effet de champs utilisés en commutation se comportent soit comme des circuits ouverts, soit comme des courts circuits, commandés par une tension. Ils permettent donc de piloter facilement le fonctionnement de certains circuits. Ici, on est en présence d'un inverseur commutable.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

9.9 En supposant que la tension V_G est nulle, la tension V_{GS} du transistor est égale à 0 V. Il est donc conducteur et court-circuite R_1 vers la masse. Les deux résistances R_1 et R_2 se trouvent donc en parallèle et forment une résistance équivalente R telle que :

$$R = \frac{R_1 R_2}{R_1 + R_2}$$

Nous sommes alors en présence d'un amplificateur non inverseur de gain G_V tel que :

$$G_V = 1 + \frac{R_3}{R}$$

Si la tension de commande du JFET est égale à −5 V, le transistor est bloqué et la résistance R_1 se retrouve avec l'une de ses bornes « en l'air ». Elle ne joue plus aucun rôle dans le circuit ; seule la résistance R_2 relie l'entrée inverseuse de l'amplificateur opérationnel à la masse.

Cette fois, on a : $G_V = 1 + \frac{R_3}{R_2}$

Il s'agit donc bien d'un amplificateur dont nous pouvons commander le gain par l'intermédiaire du signal de commande V_G.

Voilà un autre exemple de montage pouvant être commandé par une tension et présenter deux types de comportement différents. Ce montage correspond à un amplificateur à gain commutable.

9.10 Si la tension d'entrée est nulle, la tension V_{GS} du transistor T_1 est égale à −5 V. Comme il s'agit d'un transistor canal P, il est donc conducteur et court-circuite la tension V_s sur la tension d'alimentation V_{CC}. Dans le même temps, le transistor T_2 possède une tension V_{GS} nulle. Comme il s'agit d'un MOSFET canal N, il est bloqué et isole V_s de la masse.

On a donc : $V_e = 0\ \text{V} \Rightarrow V_s = 5\ \text{V}$

Si la tension d'entrée est égale à 5 V, la tension V_{GS} du transistor T_1 est nulle. Comme il s'agit d'un transistor canal P, il est bloqué et isole la tension V_s de la tension d'alimentation V_{CC}. Dans le même temps, le transistor T_2 possède une tension V_{GS} égale à 5 V. Comme il s'agit d'un MOSFET canal N, il est conducteur et court-circuite V_s à la masse.

On a donc : $V_e = 5\ \text{V} \Rightarrow V_s = 0\ \text{V}$

Le montage correspond à un inverseur logique.

Tout comme les transistors bipolaires, les transistors à effet de champ se prêtent très facilement à la réalisation de circuits logiques. Les transistors MOS, en particulier, sont à la base d'une famille de circuits logiques très utilisée. On notera que les circuits logiques ainsi réalisés sont plus simples, pour une même fonction, que les circuits à transistors bipolaires. Ils sont néanmoins, en général, moins rapides.

Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 10

10.1 Si on analyse l'équation de sortie S du schéma on obtient :
$S = (a_0 \oplus b_0) \cdot (a_1 \oplus b_1) \cdot (a_2 \oplus b_2) \cdot (a_3 \oplus b_3)$; $S = 1$ si le nombre formé par a_3, a_2, a_1, a_0 est égal au nombre formé par b_3, b_2, b_1, b_0.

10.2 Conversion en base 10 :
$(10110101)_2 = 128 + 32 + 16 + 4 + 1 = 181$
$(100011011011)_2 = 2\,048 + 128 + 64 + 16 + 8 + 2 + 1 = 2\,267$
$(1011{,}01)_2 = 8 + 2 + 1 + 2^{-2} = 11{,}25$
$(010101110)_2 = 128 + 32 + 8 + 4 + 2 = 174$
$(100011101001)_2 = 2\,048 + 128 + 64 + 32 + 8 + 1 = 2\,281$

10.3 Conversion en base 2 :
$45 = 32 + 8 + 4 + 1 = (101101)_2$
$76 = 64 + 8 + 4 = (1001100)_2$
$185 = 128 + 32 + 16 + 8 + 1 = (10111001)_2$
$38{,}89 \approx 32 + 4 + 2 + 0{,}5 + 0{,}25 + 0{,}125 + 2^{-7} + 2^{-8} + 2^{-9} + 2^{-10} \approx (100110{,}1110001111)_2$
$250 = 128 + 64 + 32 + 16 + 8 + 2 = (11111010)_2$
$421 = 256 + 128 + 32 + 4 + 1 = (110100101)_2$

10.4 Conversion décimale de nombres hexadécimaux :
$2AD = 2 \times 16^2 + 10 \times 16^1 + 13 \times 16^0 = 685$
$6B4 = 6 \times 16^2 + 11 \times 16^1 + 4 \times 16^0 = 1\,716$
$FED = 15 \times 16^2 + 14 \times 16^1 + 13 \times 16^0 = 4\,077$
$ABC = 10 \times 16^2 + 11 \times 16^1 + 12 \times 16^0 = 2\,748$
$3FE = 3 \times 16^2 + 15 \times 16^1 + 14 \times 16^0 = 1\,022$

10.5 Conversion en binaire de nombres hexadécimaux :
$AB6 = (1010\ 1011\ 0110)_2$
$EDF = (1110\ 1101\ 1111)_2$
$1F3 = (0001\ 1111\ 0011)_2$
$15E3 = (0001\ 0101\ 1110\ 0011)_2$
$4DF6 = (0100\ 1101\ 1111\ 0110)_2$

10.6 Conversion hexadécimale de nombres décimaux :
$678 = 2 \times 256 + 10 \times 16 + 6 = (2A6)_{16}$
$789 = 3 \times 256 + 1 \times 16 + 5 = (315)_{16}$
$27 = 16 + 11 = (1B)_{16}$
$1\,024 = 4 \times 16^2 + 0 \times 16 + 0 = (400)_{16}$
$389{,}56 \approx 1 \times 16^2 + 8 \times 16 + 5 + 8 \times 16^{-1} + 0 \times 16^{-2} + 15 \times 16^{-3} + 5 \times 16^{-4} = (185{,}80F5)_{16}$

10.7 Conversion hexadécimale de nombres binaires :
$(10110101)_2 = 1011\ 0101 = (B5)_{16}$
$100011011011 = 1000\ 1101\ 1011 = (8DB)_{16}$
$1011{,}01 = 1011,\ 0100 = (B,4)_{16}$
$010101110 = 1010\ 1110 = (AE)_{16}$
$100011101001 = 1000\ 1110\ 1001 = (8E9)_{16}$

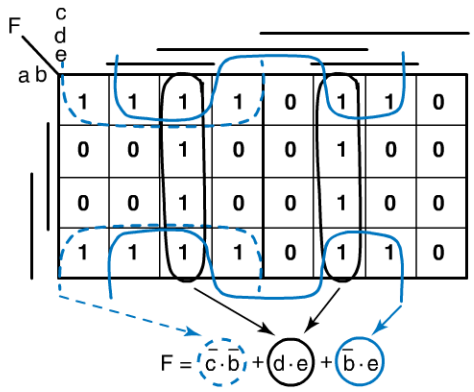
10.8 Opérations de soustraction binaire par complément à 2 :
Premier calcul : $S = 5 - 8$.
Convertissons les chiffres en base 2 :
5 = (000101), 8 = (001000), /8 = 110111, –8 = 110111 + 1 = 111000

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

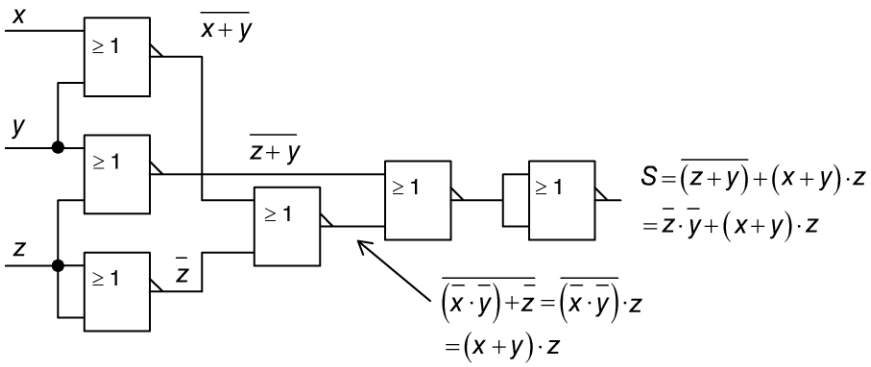
On en déduit : $S = 5 - 8 = 000101 + 111000 = 111101$
qui correspond bien au résultat prévu en base 10 : –3.
Le bit de poids fort étant à 1, S est un nombre négatif, $S^* = \overline{S} + 1 = 000011$.
De la même manière :
$S = -5 - 2 = -000101 - 000010 = 111011 + 111110 = 111001 = -000111 = (-7)_{10}$;
$S = 6 - 3 = 000110 - 000011 = 000110 + 111101 = 000011 = (3)_{10}$;
$S = 18 - 22 : 010010 - 010110 = 010010 + 101010 = 111100 = -000100 = (-4)_{10}$;
$S = 30 - 14 : 011110 - 001110 = 011110 + 110010 = 010000 = (16)_{10}$

10.9 Pour trouver l'expression la plus simple, il faut trouver les regroupements en puissance de 2 les plus importants :

Le bit de poids fort étant à 1, S est un nombre négatif : $S^* = \overline{S} + 1 = 000011$.

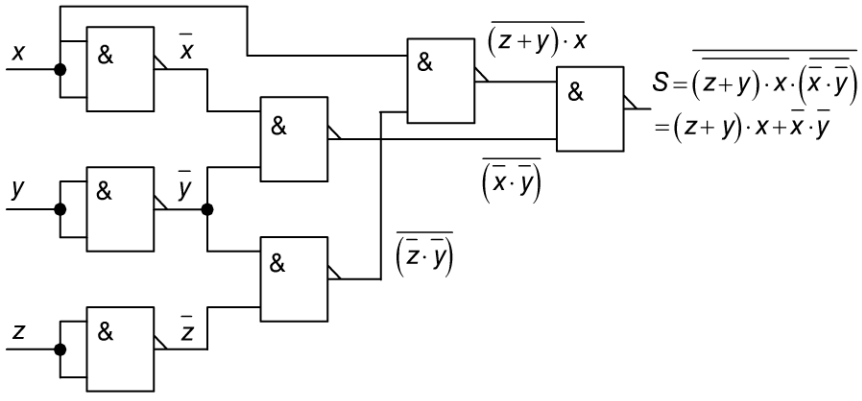


10.10 En plaçant x, y et z sur les entrées des circuits on obtient pour le premier schéma :



En identifiant avec le résultat à obtenir : $S = C \cdot (A + B)\ \overline{A} \cdot \overline{C}$ on obtient : $x = B$, $y = A$ et $z = C$.

Pour le schéma b) :



En identifiant avec le résultat à obtenir : $S = C \cdot (A + B)\ \overline{A} \cdot \overline{C}$ on obtient : $x = C$, $y = A$ et $z = B$.

Copyright © 2015 Dunod.

10.11 Réaliser le circuit combinatoire qui effectue les quatre opérations suivantes sur les entrées binaires a et b en fonction des quatre combinaisons de deux entrées binaires c et d.

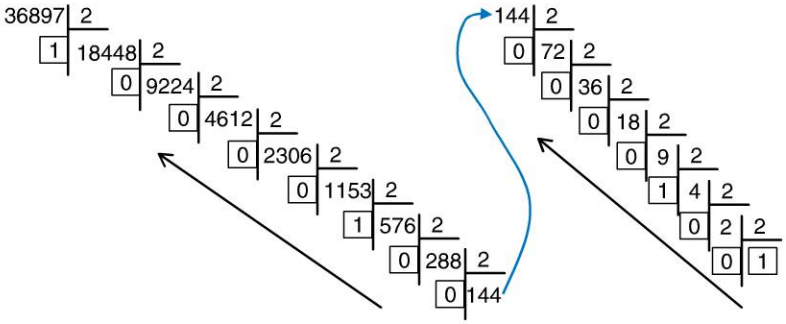
$f = a \cdot b$; $f = \overline{a \cdot b}$; $f = a + b$; $f = a \oplus b$

Pour établir les équations logiques, on réalise le tableau de karnaugh ci-contre :

S	ab	$\overline{ab}$	a⊕b	a+b
cd / ab	00	01	11	10
00	0	1	0	0
01	0	1	1	1
11	1	0	0	1
10	0	1	1	1

Ainsi, l'expression de S est constituée par la somme des termes produits obtenus par les regroupements : $S = \overline{a} \cdot b \cdot c + a \cdot b \cdot \overline{d} + \overline{a} \cdot \overline{c} \cdot d + a \cdot \overline{b} \cdot d + a \cdot \overline{b} \cdot c$

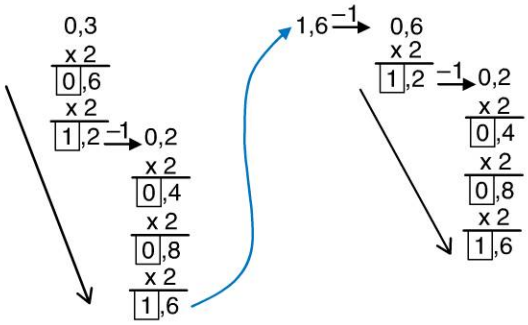
10.12 $A = 3{,}68973.10^4 = 36897{,}3$ il faut dans un premier temps effectuer une conversion de la partie entière en binaire. La méthode consiste à effectuer des divisions successives par 2 :



On en déduit en reprenant tous les restes de division. Le dernier à droite devient le poids fort et on remonte dans le sens des flèches noires.

$$36897_{10} = 1001000000100001_2$$

Pour la partie décimale 0,3 on procède par multiplications successives par 2 :



Ainsi, $A = 36897{,}3_{10} = (1001000000100001{,}010011001\ldots)_2 = 1{,}00100000010000101001100 1\ldots \times 2^{15}$ ainsi l'exposant $15_{10} = 01111_2$

En IEEE754, la mantisse est limitée à 23 bits, le premier 1 est omis, le bit de poids fort représente le signe (ici 0), l'exposant est codé sur 8 bits en excédent 127. ($127 + 15 = 142_{10} = 10001110_2$)

Pour conclure :

$$A = (0\ 10001110\ 00100000010000101001101)_{\text{IEEE754}}.$$

On remarque que le dernier bit est un arrondi : 0,8 est plus proche de 1 que de 0.

On a $B = 1{,}43245.10^2 = 143{,}245_{10} = 10001111{,}001111101011100001...= 1{,}00011110011111010111 00001 \cdot 2^7$

Ainsi $B = (01000011000011110011111010111000)_{\text{IEEE754}}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

L'opération $S = A - B$ nécessite l'équilibrage des exposants vers le plus petit d'entre eux :

$$A = 100100000,\ 0100010100110101.2^7$$

La soustraction des parties décimales donne :

$0100001010011010000 0 - 0001111001111101011 1 = 0010010000011100100 1$

Pour les parties entières : Ent(A) – Ent(B) devient en binaire : $100100000 - 1 = 100011111$

Ainsi $A - B = 100011111,\ 0010010000011100100 1.2^7$

Soit : $A - B = (1000111110010010,0000111001001)_2 = 36754,0557861$ ce qui nous donne 0,26 % d'erreur avec les arrondis.

En conclusion : $A - B = (0\ 10001110\ 00011111001001000001110)_{IEEE754}$

10.13 Un système numérique délivre une mesure de position comprise entre 0 et 15 cm avec une résolution de 0,1 mm.

Le nombre de bits nécessaires peut se calculer de la manière suivante : 150/0,1 = 1 500 valeurs sont à coder. Ainsi, si n est le nombre de bits alors $2^{n-1} < 1\ 500 < 2^n$ d'où l'on déduit que $n = 11$.

Avec 11 bits, il est possible de coder $2^{11} = 2\ 048$ valeurs et donc 2 047 intervalles. Ainsi, si les 2 048 correspondent à la pleine échelle sur 150 mm alors la nouvelle résolution devient : 150/2 047 = 0,073 mm

La relation entre la longueur L en mm et le code binaire $l_{[10..0]}$ obtenu par la mesure peut s'écrire :

$$L = 0{,}073 \cdot \sum_{i=0}^{i=10} l_i \cdot 2^i$$

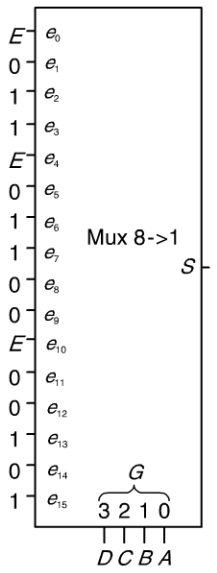
Pour $(68C)_{16}$, la longueur obtenue est $(6.16^2 + 8.16 + 12).0{,}073 = 122{,}35$ mm

10.14 Pour réaliser une fonction combinatoire avec un multiplexeur il faut dans un premier temps définir la taille du multiplexeur. Pour une fonction $F = A \cdot B \cdot C \cdot D + A \cdot C \cdot D + \overline{A} \cdot B \cdot \overline{C} \cdot D \cdot E + B \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{D} \cdot E$ un multiplexeur à quatre entrées de sélection est nécessaire. Si g_3, g_2, g_1, g_0 sont les entrées de sélection alors on peut choisir $g_3 = D$, $g_2 = C$, $g_1 = B$, $g_0 = A$.

On en déduit la table de vérité suivante :

fct	g_3 = D	g_2 = C	g_1 = B	g_0 = A	S
$\overline{A}\overline{B}\overline{D}$	0	0	0	0	E
	0	0	0	1	0
$B\overline{D}$	0	0	1	0	1
$B\overline{D}$	0	0	1	1	1
$\overline{A}\overline{B}\overline{D}$	0	1	0	0	E
	0	1	0	1	0
$B\overline{D}$	0	1	1	0	1
$B\overline{D}$	0	1	1	1	1
	1	0	0	0	0
	1	0	0	1	0
$\overline{A}B\overline{C}D$	1	0	1	0	E
	1	0	1	1	0
	1	1	0	0	0
ACD	1	1	0	1	1
	1	1	1	0	0
$ABCD$	1	1	1	1	1

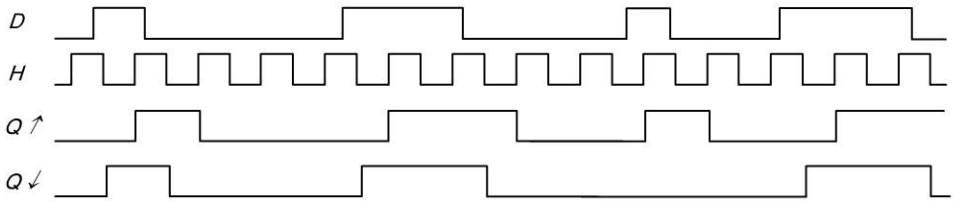
Ce qui donne le schéma suivant :



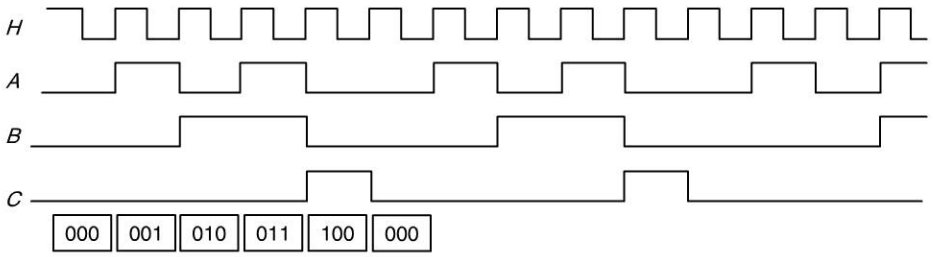
Copyright © 2015 Dunod.

Corrigés des exercices du chapitre 11

11.1 Analyse du fonctionnement d'une bascule D.

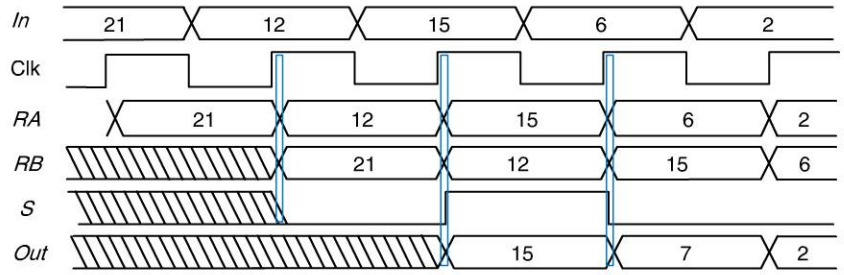


11.2 Chronogramme du circuit séquentiel composé de 3 bascules JK :



On constate après analyse du chronogramme que le circuit délivre cinq états cycliquement : 000, 001, 010, 011, 100.

11.3 Chronogramme du circuit composé de deux registres simples, d'un registre à décalage, et d'un comparateur.



Le registre *RA* recopie l'entrée à chaque front montant d'horloge. Le registre *RB* recopie la sortie de *RA*, le retard de *RA* sur l'horloge conduit à un retard d'un cycle d'horloge de la sortie *RB* sur *RA*. Le signal *S* à la sortie du comparateur est également en retard sur l'horloge. Ainsi le décalage à droite a lieu sur la donnée 15 pour produire 7. Les rectangles bleus matérialisent les retards qui permettent de comprendre les différentes sorties.

11.4 **Analyse de circuit séquentiel**. Dans une première étape on établit les équations des entrées de chaque bascule du circuit ainsi que celles des sorties :

$$D_1 = E \cdot \overline{Q}_0 \; ; \; D_0 = Q_0 \cdot \overline{E} + Q_1 \cdot E \; ; \; S_2 = Q_0 \oplus Q_1 \; ; \; S_1 = (Q_0 + Q_1) \cdot \overline{E}$$

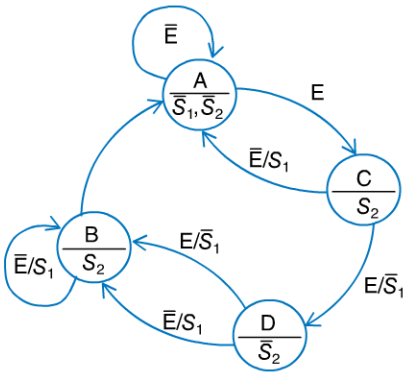
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

À partir de ces équations il est possible d'établir la table de transition :

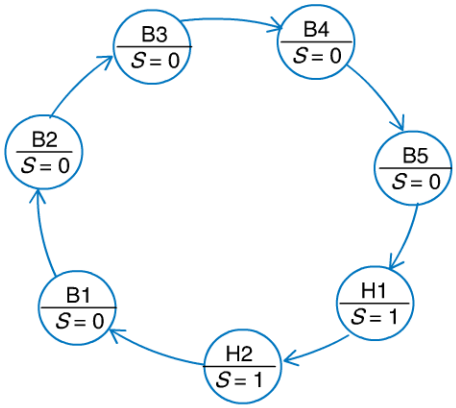
Table de transition

État initial	E	Q_1	Q_0	$Q_1^+ = D_1$	$Q_0^+ = D_0$	S_2	S_1	État final
A	0	0	0	0	0	0	0	A
B	0	0	1	0	1	1	1	B
C	0	1	0	0	0	1	1	A
D	0	1	1	0	1	0	1	B
A	1	0	0	1	0	0	0	C
B	1	0	1	0	0	1	0	A
C	1	1	0	1	1	1	0	D
D	1	1	1	0	1	0	0	B

À partir de la table transition, il est possible de construire le graphe des états. Pour ce faire, la colonne de gauche du tableau propose un nom à chaque état différent. La colonne à l'extrême droite reprend les mêmes noms pour les codes des états d'arrivée. La sortie S_1 est de type Mealy puisque sa valeur dépend de l'entrée E.



11.5 La première étape consiste à établir le graphe d'état.



À partir du graphe, il est possible de coder les états du système :

État	Q_2	Q_1	Q_0
H1	0	0	0
H2	0	0	1
B1	0	1	0
B2	0	1	1
B3	1	0	1
B4	1	0	1
B5	1	1	0

Copyright © 2015 Dunod.

À partir du graphe et de la table de codage, il est possible d'établir la table de transition :

Table de transition

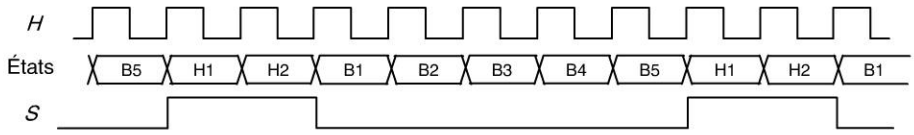
État initial	Q_2	Q_1	Q_0	$Q_2^+ = D_2$	$Q_1^+ = D_1$	$Q_0^+ = D_0$	S	État final
H1	0	0	0	0	0	1	1	H2
H2	0	0	1	0	1	0	1	B1
B1	0	1	0	0	1	1	0	B2
B2	0	1	1	1	0	0	0	B3
B3	1	0	0	1	0	1	0	B4
B4	1	0	1	1	1	0	0	B5
B5	1	1	0	0	0	0	0	H1
X	1	1	1	-	-	-	-	-

À partir de la table, on peut écrire les équations suivantes :

$$Q_2^+ = D_2 = Q_0 \cdot Q_1 + \overline{Q}_1 \cdot Q_2 \; ; \; S = \overline{Q}_2 \cdot \overline{Q}_1$$
$$Q_1^+ = D_1 = Q_0 \cdot Q_2 + \overline{Q}_1 \cdot Q_0 + \overline{Q}_0 \cdot Q_1 \cdot \overline{Q}_2$$
$$Q_0^+ = D_2 = \overline{Q}_0 \cdot \overline{Q}_1 + \overline{Q}_0 \cdot \overline{Q}_2 \; ;$$

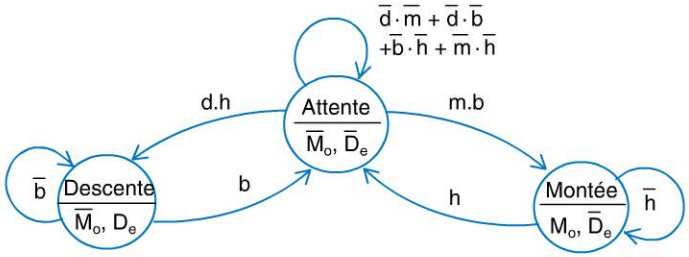
Pour l'état X correspondant au code 1, 1, 1 des variables d'état, les équations de D_2, D_1 et D_0 conduisent à l'état B5 (110) avec $S = 0$.

Le chronogramme permettant de valider le fonctionnement est présenté ci-dessous :



11.6 Gestion d'un ascenseur simplifié. Pour l'établissement du graphe d'état du système de gestion de l'ascenseur, on peut débuter par l'état d'attente lorsque l'ascenseur est en bas. Tant qu'aucune action sur l'un des boutons n'est faite Mo et De restent inactifs. Seul un appui sur *m* conduit à un changement d'état où Mo est actif. La montée est active jusqu'à arriver au fin de course *h*. L'arrivée en haut fait retourner la machine d'état en attente. Seule l'action sur *d* conduit à un nouvel état où De est actif. La descente se produit et lorsque le fin de course *b* est activé la machine d'état retourne dans l'état d'attente.

La représentation est la suivante :

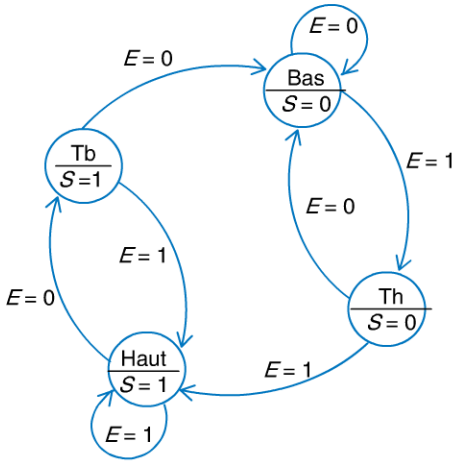


11.7 Filtre non-linéaire d'impulsions parasites. Le filtre élimine en sortie tout changement d'état de l'entrée E qui n'a pas une durée supérieure à une période d'horloge H.

Pour réaliser le graphe, on peut démarrer de l'état (Bas) où $S = 0$ en considérant $E = 0$ depuis longtemps. La machine d'état est synchronisée par l'horloge H. Si E passe à 1 la machine passe dans un état transitoire (Th) où S, est toujours à 0. Si E est encore à 1 au front suivant alors on atteint un nouvel état (Haut) où $S = 1$. Dans le cas contraire, la machine retourne à l'état d'attente (Bas). Le même type d'analyse est réalisé pour le passage à l'état $E = 0$ lorsque la machine est en attente sur (Haut).

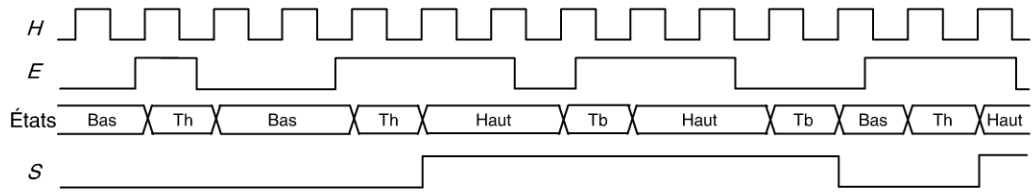
Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Le graphe devient :



Pour illustrer le fonctionnement, le chronogramme ci-dessous présente le comportement de la machine d'état sur un exemple de signal d'entrée.

Chronogramme :



Copyright © 2015 Dunod.

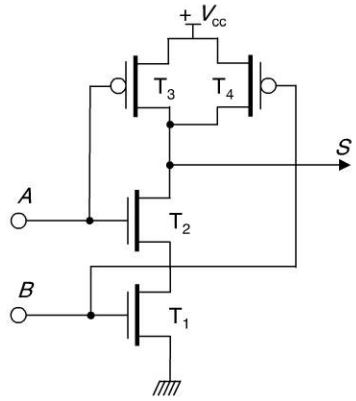
Corrigés des exercices du chapitre 12

12.1 **a)** Lorsque A et B sont à V_{CC}, le transistor Q_1 est bloqué. En revanche, la jonction base-collecteur de Q_1 conduit, entrainant la saturation de Q_2. Un courant circule dans R_4. Ainsi, la tension au point B_3 est égale à la tension base-émetteur du transistor Q_3, c'est-à-dire 0,7 V. Q_2 étant saturé la tension au point B_4 est la somme de celle au point B_3 et de la tension de saturation de Q_2. Ainsi, V_{B4} = 0,9 V. La tension au point S est égale Vce_{sat} = 0,2 V. Sans la diode $E_4 = V_S$ = 0,2 V.

b) La tension base-émetteur de Q_4 est égale $V_{B4} - V_{E4}$ = 0,7 V. La tension est donc suffisante pour faire conduire Q_4. Cette situation crée un dysfonctionnement car la conduction simultanée de Q_2 et de Q_4 engendre un courant important pouvant détruire les transistors.

c) Avec la présence de la diode D, la tension nécessaire pour faire conduire la diode et le transistor est de $V_{be0} + V_{D0}$ = 0,7 + 0,7 = 1,4 V. Or, la tension entre B_4 et S n'est que de 0,7 V. Ainsi, le transistor Q_4 reste bloqué. La sortie présente donc un état bien défini par Q_3 en régime de saturation. Le courant consommé est minimal.

12.2



Circuit logique 1

T_1 et T_2 sont des transistors MOS à canal N.

T_3 et T_4 sont des transistors MOS à canal P.

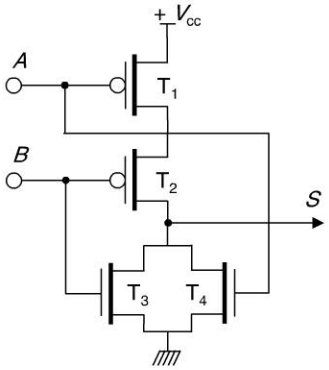
La table des états des transistors en fonction des entrées est la suivante :

État des transistors (fermé : F, ouvert : O)

B	*A*	T_1	T_2	T_3	T_4	*S*
0	0	O	O	F	F	V_{cc}
0	1	O	F	O	F	V_{cc}
1	0	F	O	F	O	V_{cc}
1	1	F	F	O	O	0 V

De cette table, on déduit que le circuit logique 1 est une porte Non-Et ou Nand.

La table des états des transistors correspondant au circuit logique 2 ci-dessous permet de conclure que ce circuit est une porte Non-ou ou Nor.



Circuit logique 2

T_1 et T_2 sont des transistors MOS à canal P.

T_3 et T_4 sont des transistors MOS à canal N.

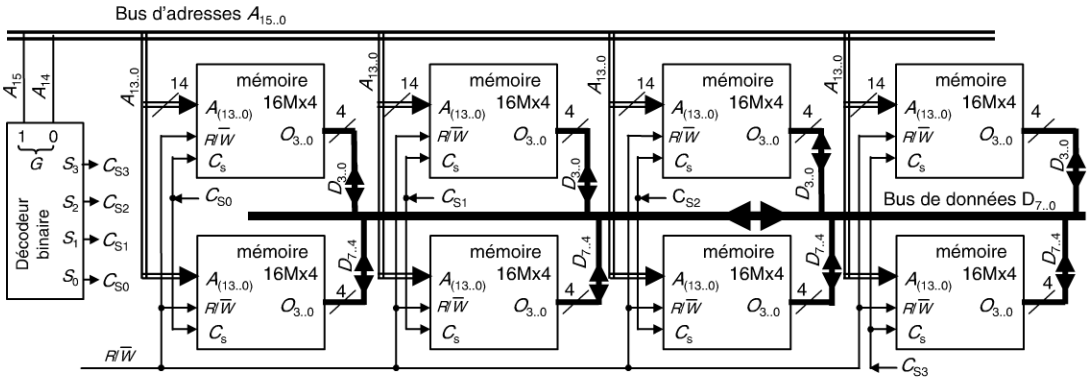
État des transistors (fermé : F, ouvert : O)

B	*A*	T_1	T_2	T_3	T_4	S
0	0	F	F	O	O	V_{cc}
0	1	O	F	O	F	0 V
1	0	F	O	F	O	0 V
1	1	O	O	F	F	0 V

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

12.3 Pour concevoir la mémoire nous disposons de boîtiers mémoire de 16Mx4. Ces boîtiers sont donc organisés en données sur 4 bits parallèles. L'objectif étant de réaliser une mémoire organisée sur 8 bits de données, deux boîtiers seront donc nécessaires : un pour chaque demi-octet. De même, il faut quatre boîtiers de 16M mots pour disposer de 64M mots.

Au total, il faudra 4 × 2 = 8 boîtiers mémoires pour réaliser les 64 Mo. Ils seront connectés de la manière suivante :

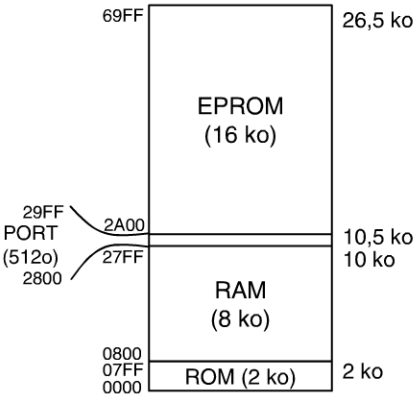


Chaque octet est réalisé par une paire de boîtiers et chaque paire est sélectionnée grâce à la commande Cs (*Chip select*). C'est le décodeur d'adresse qui à partir des bits d'adresse A_{15} et A_{14} délivre les quatre commandes C_{S3}, C_{S2}, C_{S1}, C_{S0}.

12.4 Un microprocesseur adresse plusieurs types de périphériques : ROM, RAM, PORT, EPROM.

a) Pour réaliser un adressage contigu de tous les périphériques il faut dans un premier temps connaître leur taille en hexadécimal puisque les adresses sont définies en hexadécimal à partir de l'adresse $(0000)_{16}$. On rappelle que 1 ko = 2^{10} et donc $2^{10} = (0400)_{16}$. Ainsi, la ROM qui a une taille de 2 ko nécessitera $(0800)_{16}$ adresses. La RAM qui fait 8 ko nécessitera $(2000)_{16}$ adresses. Le port de communication de 512 o nécessitera $(0200)_{16}$ adresses. Et enfin l'EPROM de 16 ko nécessitera $(4000)_{16}$ adresses. De ces tailles, on peut déduire les plages d'adressage qui sont présentées dans le tableau ci-dessous. Par exemple, pour la première plage il y a $(0800)_{16}$ adresses en partant de l'adresse 0000. L'adresse 0000 compte pour la première adresse. On arrive donc à $(07FF)_{16}$.

Périphérique	Taille en hexadécimal	Adresse de début	Adresse de fin
ROM	0800	0000	0800- 1 = 07FF
RAM	2000	07FF + 1 = 0800	0800 + 1FFF = 27FF
PORT	0200	27FF + 1 = 2800	2800 + 01FF = 29FF
EPROM	4000	29FF + 1 = 2A00	2A00 + 3FFF = 69FF



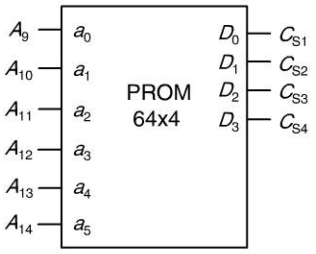
La figure de droite représente la planification d'adressage. Pour le contrôle de chaque périphérique il faut décoder ces plages d'adresse. La solution la plus simple est de décoder les poids forts des adresses. La plus petite plage étant de 512 o, c'est elle qui fixe le bit de poids faible du décodage. On peut donc déduire la table de vérité suivante où C_{S1} est la sélection de la ROM, C_{S2} la sélection de la RAM, C_{S3} celle du PORT, et enfin C_{S4} la sélection de l'EPROM.

Copyright © 2015 Dunod.

Périphérique	Plages d'adresse	$A_{14}A_{13}A_{12}A_{11}A_{10}A_9$	C_{S1}	C_{S2}	C_{S3}	C_{S4}
ROM	0000 07FF	0 0 0 0 0 0 --- 0 0 0 0 1 1	1	0	0	0
RAM	0800 27FF	0 0 0 1 0 0 --- 0 1 0 0 1 1	0	1	0	0
PORT	2800 29FF	0 1 0 1 0 0 --- 0 1 0 1 0 0	0	0	1	0
EPROM	2A00 69FF	0 1 0 1 0 1 --- 1 1 0 1 0 0	0	0	0	1

Les adresses A_{14}, A_{13}, A_{12}, A_{11}, A_{10} et A_9 suffisent à différencier les plages de sélection. Ainsi, une PROM de 64 × 4 sera suffisante pour décoder les adresses.

c) Le contenu de la PROM est directement déduit de la table de vérité précédente :



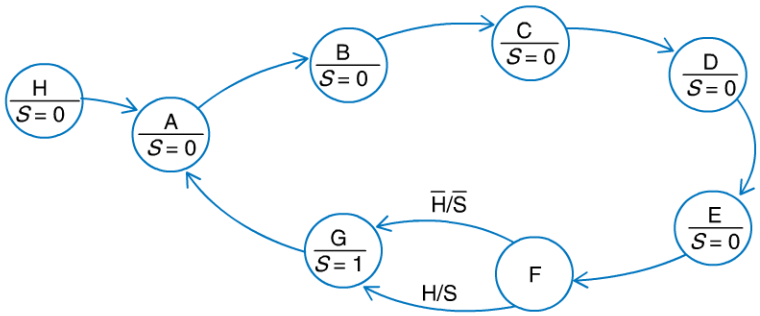
Adresse	$a_5a_4a_3a_2a_1a_0$	D_0	D_1	D_2	D_3
(0) à (3)	0 0 0 0 0 0 --- 0 0 0 0 1 1	1	0	0	0
(4) à (19)	0 0 0 1 0 0 --- 0 1 0 0 1 1	0	1	0	0
(20)	0 1 0 1 0 0 --- 0 1 0 1 0 0	0	0	1	0
(21) à (52)	0 1 0 1 0 1 --- 1 1 0 1 0 0	0	0	0	1
(53) à (63)	> 1 1 0 1 0 0	0	0	0	0

12.5 a) En observant le schéma, on constate que la sortie S est réalisée par la PROM sur le bit D_0. Les états de la machine sont matérialisés par les sorties Q_0, Q_1 et Q_2 du registre. Ces sorties sont reliées respectivement aux entrées d'adresse A_1, A_2 et A_3. Le circuit utilise, de manière inhabituelle, l'horloge H à la fois comme synchronisation du registre et comme entrée du circuit. Les sorties D_1, D_2, D_3 de la PROM représentent les états futurs de Q_0, Q_1 et Q_2, respectivement. Le contenu de la PROM permet de représenter la table de transition et la table de sortie. Les états sont codés dans le tableau de A à H en fonction des valeurs numériques de Q_0, Q_1 et Q_2. On retrouve les états d'arrivée grâce aux valeurs Q_0^+, Q_1^+ et Q_2^+. L'ensemble permet de représenter le graphe des états du circuit séquentiel. On constate que la sortie S dépend de l'entrée H sur l'état F. On est donc en présence d'une machine de Mealy.

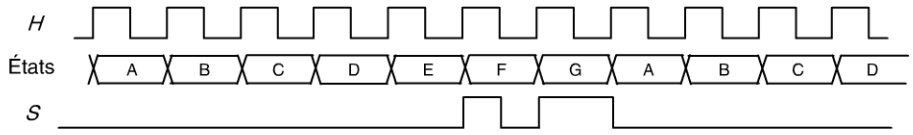
État	A_3 $=Q_2$	A_2 $=Q_1$	A_1 $=Q_0$	A_0 $=H$	$D_3=$ Q^+_2	$D_2=$ Q^+_1	$D_1=$ Q^+_0	D_0 $=S$	État
A	0	0	0	0	0	0	1	0	B
A	0	0	0	1	0	0	1	0	B
B	0	0	1	0	0	1	0	0	C
B	0	0	1	1	0	1	0	0	C
C	0	1	0	0	0	1	1	0	D
C	0	1	0	1	0	1	1	0	D
D	0	1	1	0	1	0	0	0	E
D	0	1	1	1	1	0	0	0	E
E	1	0	0	0	1	0	1	0	F
E	1	0	0	1	1	0	1	0	F
F	1	0	1	0	1	1	0	0	G
F	1	0	1	1	1	1	0	1	G
G	1	1	0	0	0	0	0	1	A
G	1	1	0	1	0	0	0	1	A
H	1	1	1	0	0	0	0	0	A
H	1	1	1	1	0	0	0	0	A

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

b) Le graphe d'état devient :

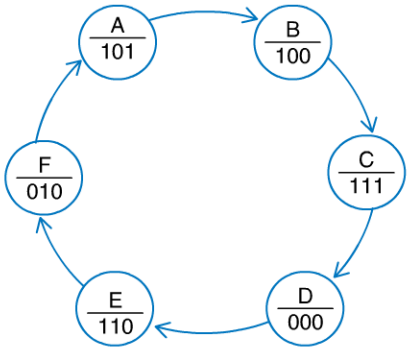


c) Le chronogramme illustratif du fonctionnement est le suivant :



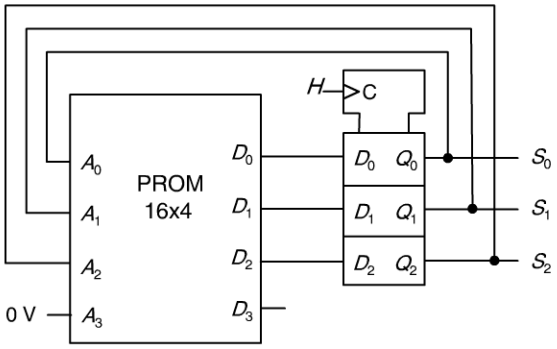
On observe la recopie du signal d'horloge durant l'état F de la machine, alors que durant l'état G, S est à 1 inconditionnellement.

12.6 1) La première séquence est la suivante : 5, 4, 7, 0, 6, 2, 5, 4, 7, 0, 6, 2… Elle conduit au graphe à six états ainsi qu'à la table de transition ci-dessous :



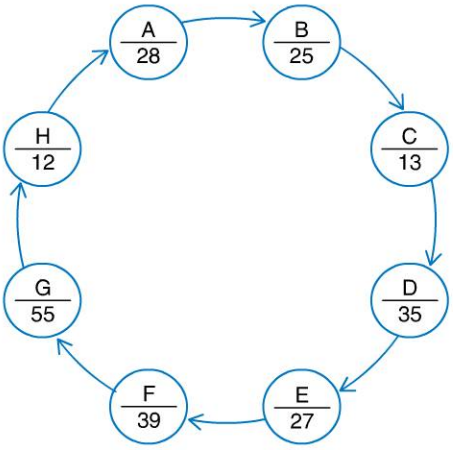
État	$A_2 = Q_2$	$A_1 = Q_1$	$A_0 = Q_0$	$D_2 = Q^+_2$	$D_1 = Q^+_1$	$D_0 = Q^+_0$	État
A	1	0	1	1	0	0	B
B	1	0	0	1	1	1	C
C	1	1	1	0	0	0	D
D	0	0	0	1	1	0	E
E	1	1	0	0	1	0	F
F	0	1	0	1	0	1	A
NU	0	1	1	-	-	-	-
NU	0	0	1	-	-	-	-

Pour le codage des états il a été choisi d'utiliser les valeurs de sorties codées en binaire. Ainsi l'état B, par exemple, prend le code 100 qui correspond également à la sortie à délivrer. Deux états sont inutilisés (NU dans le tableau), il s'agit des codes 011 et 001. Pour éviter tout risque de boucle locale il pourra être judicieux de fixer leur évolution. Par exemple, lier 011 à 111 (état C) et 001 à 101 (état A). Pour l'implémentation au moyen d'une PROM avec un registre on propose, comme déjà indiqué dans la table de transition, de relier Q_0 à A_0, Q_1 à A_1 et enfin Q_2 à A_2. Le contenu à écrire dans la PROM suivra le contenu de la table où là également les états futurs des sorties Q sont également les données D de la PROM. Le schéma du circuit devient au final :



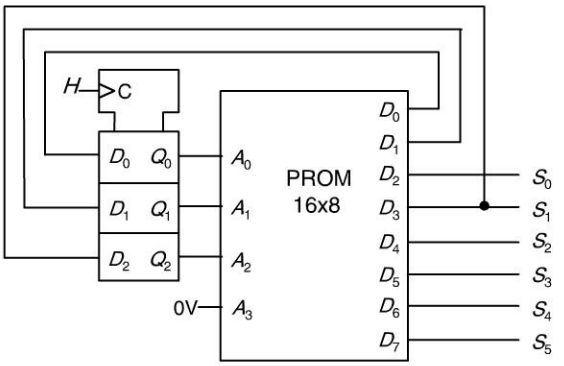
Copyright © 2015 Dunod.

2) La suite numérique suivante est : 28, 25, 13, 35, 27, 39, 55, 12, 28, 25… Le graphe d'état comporte huit états. Les sorties sont indiquées en décimal. Six bits sont nécessaires pour coder les valeurs de sortie ; elles sont notées S_5, S_4, S_3, S_2, S_1, S_0.



État initial	Q_2	Q_1	Q_0	Q^+_2	Q^+_1	Q^+_0	État final	S_5	S_4	S_3	S_2	S_1	S_0
A	0	0	0	0	0	1	B	0	1	1	1	0	0
B	0	0	1	0	1	0	C	0	1	0	1	0	1
C	0	1	0	0	1	1	D	0	0	1	1	0	1
D	0	1	1	1	0	0	E	1	0	0	0	1	1
E	1	0	0	1	0	1	F	0	1	1	0	1	1
F	1	0	1	1	1	0	G	1	0	0	1	1	1
G	1	1	0	1	1	1	H	1	1	0	1	1	1
H	1	1	1	0	0	0	A	0	0	1	1	0	0

Pour réaliser la machine d'état sous forme de mémoire et registre il faut 9 bits de données en sortie de la mémoire, si l'on applique strictement les données du tableau. Toutefois, en observant précisément les bits $D_2 = Q^+_2$ et S_1 on constate qu'elles sont égales. En synthèse, si Q_2, Q_1, Q_0 sont les adresses de la PROM avec 8 bits de sortie on peut réaliser le circuit suivant avec le contenu tel que représenté :



Adres hexa	$D_7 = S_5$	$D_6 = S_4$	$D_5 = S_3$	$D_4 = S_2$	$D_3 = S_1 = Q^+_2$	$D_2 = S_0$	$D_1 = Q^+_1$	$D_0 = Q^+_0$
0	0	1	1	1	0	0	0	1
1	0	1	0	1	0	1	1	0
2	0	0	1	1	0	1	1	1
3	1	0	0	0	1	1	0	0
4	0	1	1	0	1	1	0	1
5	1	0	0	1	1	1	1	0
6	1	1	0	1	1	1	1	1
≥ 7	0	0	1	1	0	0	0	0

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 13

13.1 Si l'on se place à l'équilibre, le courant I_D circulant dans le détecteur est nul. De ce fait, on peut en déduire que $U_{AM} = U_{BM}$.

Le courant I_D étant nul, un même courant circule dans R_1 et R, et dans R_2 et X. On peut donc appliquer le principe du diviseur de tension, ce qui donne :

$$U_{AM} = \frac{R}{R + R_1}.E \qquad \text{et} \qquad U_{BM} = \frac{X}{X + R_2}.E$$

En partant du principe que $U_{AM} = U_{BM}$, on peut donc égaler les deux expressions précédentes, soit :

$$\frac{R}{R + R_1}.E = \frac{X}{X + R_2}.E$$

– En simplifiant par E, on obtient : $\frac{R}{R + R_1} = \frac{X}{X + R_2}$

– En regroupant les X l'équation se simplifie en : $(X + R_2).R = (R + R_1).X$, soit :

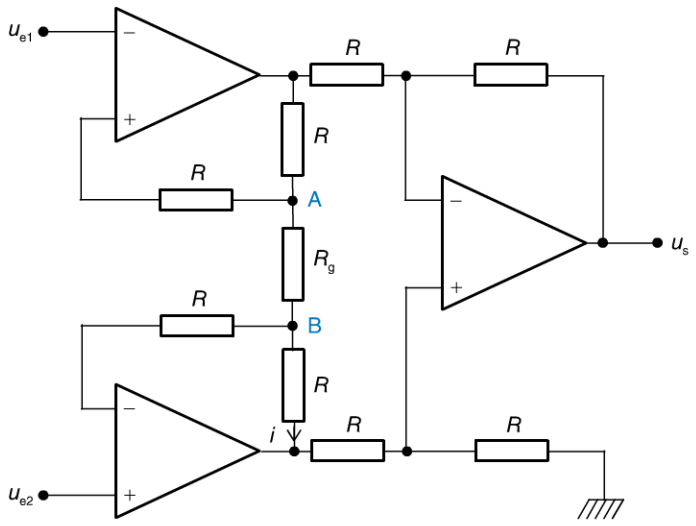
$$X = \frac{R.R_2}{R_1}$$

13.2 Par hypothèse, les amplificateurs opérationnels sont considérés comme idéaux. On a donc les courants d'entrée nuls pour les trois : $i^+ = i^- = 0$. On en déduit donc :

– Pour l'amplificateur opérationnel 1, dont l'entrée est u_{e1} : le courant circulant dans la résistance de contre réaction R est nul.

– Pour l'amplificateur opérationnel 2, dont l'entrée est u_{e2} : le courant circulant dans la résistance de contre réaction R est nul.

On en déduit qu'un même courant i circule dans les trois résistances assemblées en série R, R_0 et R.



Les trois amplificateurs opérationnels ont l'entrée inverseuse reliée à la sortie à travers la résistance de contre réaction R. Ils possèdent donc une tension différentielle d'entrée ε forcée à 0 : $\varepsilon = 0$.

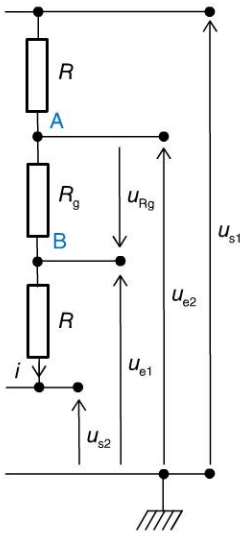
Copyright © 2015 Dunod.

On en déduit :

– que le potentiel au point A, du fait qu'aucun courant ne circule dans la résistance de contre-réaction R, est égal à u_{e1},

– que le potentiel au point B, du fait qu'aucun courant ne circule dans la résistance de contre-réaction R, est égal à u_{e2}.

Si l'on pose u_{s1} et u_{s2}, respectivement tensions de sortie des amplificateurs 1 et 2, on obtient le schéma simplifié suivant :



On peut donc écrire que :

– la différence de potentiel aux bornes de R_g est donnée par : $u_{Rg} = R_g.i$

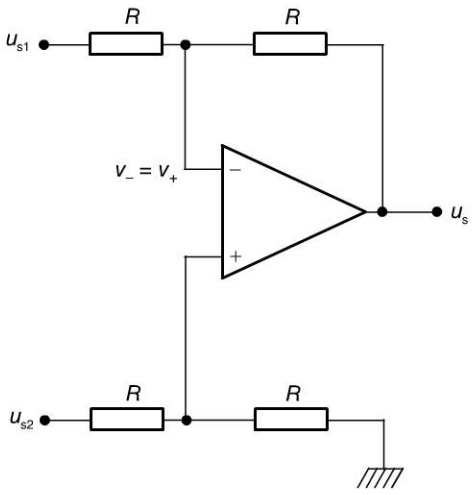
– la différence de potentiel aux bornes de R_g est égale à : $u_{Rg} = u_{e1} - u_{e2}$

– la différence des tensions de sortie u_{s1} et u_{s2} est donnée par : $u_{s1} - u_{s2} = (R + R_g + R).i$

On en déduit alors que :

$$u_{s1} - u_{s2} = \frac{2R + R_g}{R_g}.(u_{e1} - u_{e2})$$

On peut alors ignorer les deux premiers amplificateurs opérationnels et se concentrer sur le troisième. Le schéma se résume alors à :



Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

De ce fait :

L'idéalité de l'amplificateur opérationnel nous donne que : $v^+ = \frac{R}{R+R}.u_{s2} = \frac{1}{2}.u_{s2}$

La linéarité de l'amplificateur opérationnel donne : $\frac{u_{s1} - v^-}{R} = \frac{v^- - u_s}{R}$

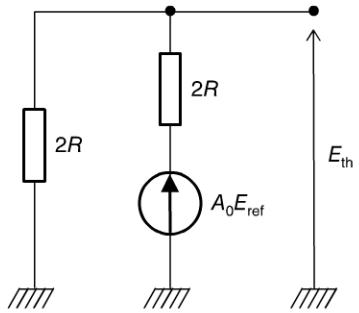
Cette dernière expression donne : $u_{s1} - u_s = 2v^- = 2v^+ = 2.\frac{1}{2}.u_{s2} = u_{s2}$. On en déduit :

$$u_{S1} - u_{S2} = u_S$$

$$u_{s1} - u_{s2} = \frac{2R + R_g}{R_g}.(u_{e1} - u_{e2}) \quad u_S = \frac{2R + R_g}{R_g}.(u_{e1} - u_{e2})$$

13.3 **a)** Pour trouver l'expression de la tension de sortie v_s, en fonction des $B_i$et de la tension de référence E_{ref}, on se propose d'appliquer plusieurs théorèmes de Thévenin. On rappelle que la résistance équivalente de Thévenin est obtenue en exprimant la résistance équivalente du circuit en remplaçant les générateurs par leurs résistances internes et que la tension équivalente de Thévenin équivaut à la tension à vide du circuit à modéliser.

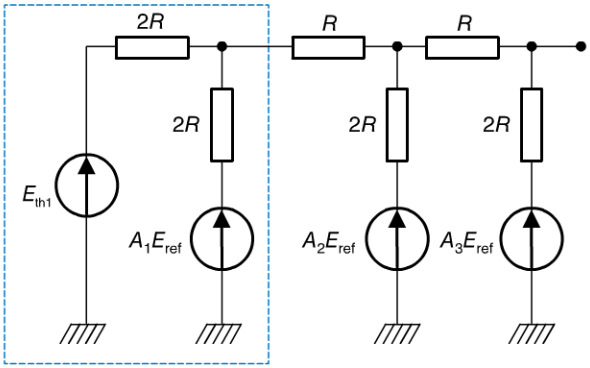
Première réduction



Résistance équivalente de Thévenin : $R_{Th} = R$

Tension équivalente de Thévenin (*on applique le principe du diviseur de tension*) : $E_{Th1} = \frac{2R}{4R}.B_0.E_{Ref} = \frac{1}{2}.B_0.E_{Ref}$

On obtient alors le nouveau schéma :



Deuxième réduction (*de la partie encadrée*)

Résistance équivalente de Thévenin : $R'_{Th} = R$

Tension équivalente de Thévenin : $\frac{B_0}{2}.E_{Ref} - E'_{Th} = E'_{Th} - B_1.E_{Ref}$, soit :

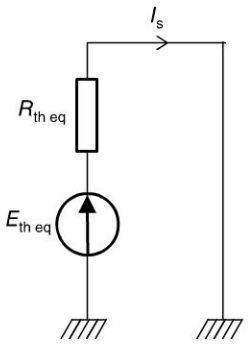
Copyright © 2015 Dunod.

$$E'_{Th} = \frac{B_0}{4}.E_{Ref} + \frac{B_1}{2}.E_{Ref}$$

En appliquant cette démarche plusieurs fois, on obtient le montage équivalent d'un générateur de Thévenin ($E_{Th\,Eq}$,$R_{Th\,Eq}$), avec, dans ce dernier :

$$R_{Th\ Eq} = R \text{ et } E_{Th\ Eq} = \frac{E_{Ref}}{16}.(B_0 + 2B_1 + 4B_2 + 8B_3).$$

En tenant compte des propriétés de l'amplificateur en fonctionnement linéaire, on peut considérer qu'il existe une masse virtuelle sur l'entrée non inverseuse. Le schéma équivalent est donc :



En supposant que tous les interrupteurs sont à 1, l'expression devient :

$$E_{Th\ Eq} = \frac{E_{Ref}}{16}.(1 + 2 + 4 + 8) = \frac{15.E_{Ref}}{16}$$

Le courant I_S vaut alors :

$$I_S = \frac{E_{Th\ Eq}}{R_{Th\ Eq}} = \frac{15.E_{Ref}}{16.R}$$

b) Du fait des propriétés d'idéalité de l'amplificateur opérationnel et de linéarité de ce dernier, le courant I_s circulant dans la résistance équivalente $R_{th\,eq}$ est le même qui circule dans la résistance R de contre-réaction. On peut donc écrire, en prenant l'expression générique de $E_{th\,eq}$:

$$\frac{E_{Th\ Eq}}{R_{Th\ Eq}} = -\frac{V_S}{R}$$

Ce qui donne, en simplifiant par R :

$$V_S = -\frac{E_{Ref}}{16}.(B_0 + 2B_1 + 4B_2 + 8B_3) = -\frac{E_{Ref}}{2^4}.(B_0 + 2B_1 + 4B_2 + 8B_3)$$

c) En généralisant à n bits, l'expression devient : $V_S = -\frac{E_{Ref}}{2^n}.\sum_{i=1}^{n-1} 2^i.A_i$

13.4 a) L'amplificateur opérationnel est considéré comme idéal : les courants d'entrée i_+ et i_- sont donc nuls. De plus, du fait de la contre-réaction négative, l'amplificateur opérationnel fonctionne en régime linéaire : la tension différentielle d'entrée ε est maintenue à 0.

Appliquons le théorème de Millman :

En P : $\dfrac{\dfrac{V_0}{r_0}}{\dfrac{1}{r}+\dfrac{1}{r_0}} = V_P$, soit : $V_P = \dfrac{r}{r+r_0}.V_0$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

En M : $\dfrac{\dfrac{V_0}{r_0}+\dfrac{V_S}{r_0}}{\dfrac{1}{r_0}+\dfrac{1}{r_0}} = V_M$, soit : $\qquad V_M = \dfrac{V_0+V_S}{2}$

Comme $\varepsilon = 0$, alors $V_\mathrm{P} = V_\mathrm{M}$,

soit : $\dfrac{r}{r+r_0}.V_0 = \dfrac{V_0+V_S}{2}$, ce qui donne :

$$V_S = \frac{r-r_0}{r+r_0}.V_0$$

b) Par hypothèse, le capteur varie linéairement avec la pression. Posons β le facteur de proportionnalité tel que $r = \beta.P$.

La plus faible amplitude de sortie v_s est telle que $v_\mathrm{s} = 0$. De ce fait, on choisira $r_0 = \beta.P_0$ de telle sorte que v_s soit nulle en l'absence de son.

Ainsi : $V_S = \dfrac{P-P_0}{P+P_0}.V_0$, soit, compte tenu que $|P-P_0 \ll P_0|$: $V_S \approx \dfrac{P-P_0}{2P_0}.V_0$

v_s est donc l'image électrique de la pression acoustique $P - P_0$.

c) Sensibilité : $\dfrac{V_S}{P-P_0} = \dfrac{V_0}{2P_0}$

13.5 **a)** L'amplificateur opérationnel est considéré comme idéal : les courants d'entrée i_+ et i_- sont donc nuls. De plus, du fait de la contre-réaction négative, l'amplificateur opérationnel fonctionne en régime linéaire : la tension différentielle d'entrée ε est maintenue à 0.

Appliquons le théorème de Millman :

En P : $\dfrac{\dfrac{V_0}{r_0}}{\dfrac{1}{r}+\dfrac{1}{r_0}} = V_P$, $\qquad$ soit : $\qquad V_P = \dfrac{r}{r+r_0}.V_0$

En M : $\dfrac{\dfrac{V_0}{r_0}}{\dfrac{1}{r_0}+\dfrac{1}{r_0}} = V_M$, $\qquad$ soit : $\qquad V_M = \dfrac{V_0}{2}$

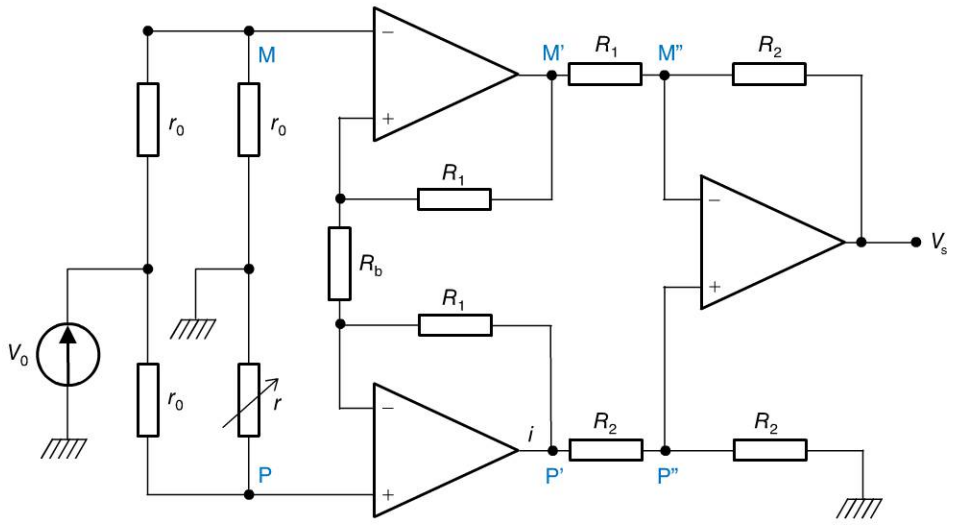
Les résistances R_1, R_g et R_1 sont traversées successivement par un même courant i_g, tel que :

$$i_g = \frac{V_{M'}-V_{P'}}{R_g+2R_1} = \frac{V_M-V_P}{2R_g} \quad \rightarrow \quad V_{M'}-V_{P'} = 1+\frac{2R_1}{R_g}.(V_M-V_P)$$

Les deux résistances R_2 situées en haut du schéma sont traversées par un même courant i_2 :

$$i_2 = \frac{V_{M'}-V_{M''}}{R_2} = \frac{V_{M''}-V_S}{R_2} \quad \rightarrow \quad V_S = 2V_{M''}-V_{M'}$$

Copyright © 2015 Dunod.



Les deux résistances R_2 situées en bas du schéma sont traversées par un même courant i_2 :

$$i'_2 = \frac{V_{P'}}{2R_2} = \frac{V_{P''}}{R_2} \quad \rightarrow \quad V_{P'} = 2V_{P''}$$

L'amplificateur opérationnel du dernier étage impose $V_{M''} = V_{P''}$. D'où : $V_S = V_{P'} - V_{M'}$ et :

$$V_S = -1 + 2.\frac{R_1}{R_g}.(V_M - V_P)$$

b) En introduisant les expressions de V_M et de V_P, on obtient :

$$V_S = -1 + 2.\frac{R_1}{R_g}.(V_M - V_P) = -1 + 2.\frac{R_1}{R_g}.\frac{V_0}{2} - \frac{r}{r + r_0}.V_0 = 1 + 2.\frac{R_1}{R_g}.\frac{P - P_0}{2.(P + P_0)}.V_0$$

Comme $|P - P_0 \ll P_0|$, la sensibilité est donnée par :

$$\frac{V_S}{P - P_0} \approx 1 + \frac{2R_1}{R_g}.\frac{V_0}{4P_0}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Corrigés des exercices du chapitre 14

14.1 **a)** Aux bornes d'une bobine, l'équation liant la tension v_L au courant i_L est donnée par :

$$v_L(t) = L.\frac{di_L(t)}{dt}$$

b) Considérons la caractéristique $i_L(t)$ de la bobine, donnée dans l'énoncé. L'équation de la droite est donnée par :

$$\begin{matrix} i_L(0) = I_0 \\ i_L(t_d) = 0 \end{matrix} \qquad i_L(t) = -\frac{I_0}{t_d}.t + I_0$$

On en déduit donc que :

– Si $t \in [0,t_d]$, alors : $v_L(t) = L.\frac{di_L(t)}{dt} = L.\ -\frac{I_0}{t_d}$

– Si $t > t_d$, alors $v_L(t) = 0$

c) Une bobine n'admet pas de discontinuité de courant, et se comporte ainsi comme une source dynamique de courant. Donc, si $t_d \to 0$, alors $v_L \to -\infty$.

d) Application numérique : $v_L(t) = -50$ V sur $t \in [0,t_d]$.

14.2 **a)** Aux bornes d'un condensateur, l'équation liant le courant i_C à la tension v_C est donnée par :

$$i_C(t) = C.\frac{dv_C(t)}{dt}$$

b) Considérons la caractéristique $v_C(t)$ du condensateur, donnée dans l'énoncé. L'équation de la droite est donnée par :

$$\begin{matrix} v_C(0) = U_0 \\ v_C(t_d) = 0 \end{matrix} \qquad v_C(t) = -\frac{U_0}{t_d}.t + U_0$$

On en déduit donc que :

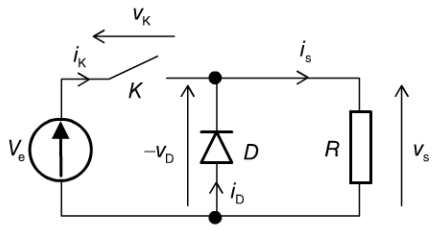
– Si $t \in [0,t_d]$, alors : $i_C(t) = C.\frac{dv_C(t)}{dt} = C.\ -\frac{U_0}{t_d}$

– Si $t > t_d$, alors $i_C(t) = 0$

c) Un condensateur n'admet pas de discontinuité de tension, et se comporte ainsi comme une source dynamique de tension. Donc, si $t_d \to 0$, alors $i_C \to -\infty$.

d) Application numérique : $i_C(t) = -50$ A sur $t \in [0,t_d]$.

14.3 On considère dans un premier temps que la bobine L est mise en court-circuit et que le condensateur C est débranché. Le circuit se résume alors à :



Copyright © 2015 Dunod.

a) Suivant la position de l'interrupteur K, deux valeurs de v_s sont possibles :

– Si K est ouvert : aucun générateur n'alimente la résistance R ; la tension à ses bornes est donc nulle ($v_s = 0$).

– Si K est fermé : la diode D est polarisée en inverse et est donc assimilable à un interrupteur ouvert. La tension aux bornes de R est donc celle délivrée par le générateur V_e.

On en déduit :

$$0 < t < \alpha T : V_S = V_e$$
$$\alpha T < t < T : V_S = 0$$

Si $\alpha = \frac{1}{3}$, les formes d'ondes sont données ci-dessous.



b) Cherchons la relation, pour un rapport cyclique quelconque, entre la valeur moyenne de la tension v_s appliquée à la charge et la tension d'alimentation V_e.

La valeur moyenne est donnée par : $\overline{V}_s = \int_0^T v_e(t)\,dt$. Comme la période peut être décomposée en

$0 < t < \alpha T$ et $\alpha T < t < T$, on peut écrire :

$$\overline{V}_S = \int_0^T v_e(t)\,dt = \int_0^{\alpha T} v_e(t)\,dt + \int_{\alpha T}^T v_e(t)\,dt = \int_0^{\alpha T} V_e.dt + \int_{\alpha T}^T 0.dt$$

On en déduit, puisque V_e est une constante :

$$\overline{V}_S = \alpha.V_e$$

c) Le courant moyen $\overline{I}_S$ est donné par : $\overline{I}_S = \frac{\overline{V}_S}{R}$ avec $\overline{V}_S = \alpha.V_e$. On en déduit :

$$\overline{I}_S = \frac{\alpha.V_e}{R}$$

d) La puissance fournie à la charge, pour un rapport cyclique quelconque, est donnée par $P = \frac{\overline{V}_S^2}{R}$, soit :

On en déduit, puisque V_e est une constante :

$$P = \frac{(\alpha.V_e)^2}{R}$$

d) Applications numériques : si $\alpha = \frac{1}{3}$ alors $P = 16{,}7$ W et, si $\alpha = 0{,}9$, $P = 45$ W.

On considère dans un deuxième temps que la bobine L est mise en service et que le condensateur C est débranché. On admet que le courant ne s'annule pas au cours d'une période dans la charge : on se place en mode de conduction continue.

e) Cherchons l'équation donnant le courant de sortie $i_s(t)$.

– *Si K est fermé* ($0 < t < \alpha T$) : la diode est polarisée en inverse et assimilable à un interrupteur ouvert ; le circuit se résume donc à l'association série d'un générateur de tension, d'une bobine et d'une résistance.

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

On a donc : $V_e = V_L + V_R = L.\dfrac{di_S(t)}{dt} + R.i_S(t)$, soit :

$$\frac{L}{R}.\frac{di_S(t)}{dt} + i_S(t) = \frac{V_e}{R}$$

– *Si K est ouvert* ($\boldsymbol{\alpha T} < t < \boldsymbol{T}$) *:* la diode est polarisée en direct et assimilable à un interrupteur fermé ; le circuit se résume donc à l'association série d'une bobine et d'une résistance, le générateur de tension étant découplé du circuit. L'équation se résume donc en :

$$\frac{L}{R}.\frac{di_S(t)}{dt} + i_S(t) = 0$$

f) Les formes d'onde sont celles présentées dans la fiche sur le hacheur série en mode de conduction continue.

g) Calculons la valeur moyenne de la tension $\overline{V}_S$ en fonction du rapport cyclique α.

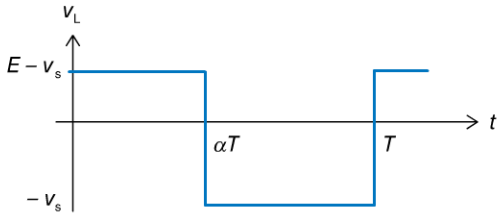
La loi des mailles nous donne : $v_S(t) = v_D(t) - v_L(t)$

La valeur moyenne de la tension aux bornes de l'inductance est nulle. De ce fait, l'équation donne, en valeur moyenne :

$$\overline{V}_S = \alpha.V_e$$

On considère dans un troisième temps que la bobine L est toujours en service et que le condensateur C est branché.

h) Le condensateur en soi permet de réduire l'ondulation de la tension de sortie v_s : on considère alors que l'ondulation de sortie est négligeable devant la valeur moyenne $\overline{V}_S$. Par conséquent, la tension v_L à l'allure ci-dessous :



i) Établissons les équations donnant les courants.

$$\begin{cases} i_L(t) = i_C(t) + i_S(t) \\ i_S(t) = i_L(t) + i_C(t) \end{cases}$$

Dans laquelle : $i_C(t) = C.\dfrac{dv_S(t)}{dt}$. Comme v_s est supposée constante, sa dérivée est donc nulle. On a donc : $i_C(t) = 0$. Posons $V_e = E$.

Posons $\tau = \dfrac{L}{R}$, constante de temps du système. L'équation différentielle peut se réécrire en :

$$\tau.\frac{di_S(t)}{dt} + i_S(t) = \frac{E}{R}$$

On obtient une équation différentielle du premier ordre à coefficients constants, dont la solution est donnée par :

$$i_S(t) = K.e^{-\frac{t}{\tau}} + \frac{E}{R}$$

Copyright © 2015 Dunod.

K se détermine à l'aide de la condition initiale : À l'instant $t = 0$, on a :

$$i_S(0) = K + \frac{E}{R}$$

soit $K = i_{L\ min} - \frac{E}{R}$.

On obtient donc : $V_{eff}^2 = V_{AC}^2 + V_{DC}^2$.

Considérons l'intervalle $\boldsymbol{\alpha T} < t < T$. La diode est alors passante : on a donc $v_S = 0$. D'où :

$$\tau.\frac{di_S(t)}{dt} + i_S(t) = 0$$

Soit, en terme de solution :

$$i_S(t) = K'.e^{-\frac{t}{\tau}}$$

K se détermine à l'aide de la condition initiale : À l'instant $t = \alpha T$, on a :

$$i_S(\alpha T) = i_{L\ Max} = K'$$

On obtient donc : $i_S(t) = i_{L\ Max}.e^{-\frac{t}{\tau}}$

L'étude de $i_s(t)$ revient à l'étude de $i_L(t)$. On a donc :

Pour $0 < t < \alpha T$:

$$v_L(t) = L.\frac{di_L(t)}{dt} = E - V_S$$

Soit :

$$i_L(t) = \frac{E - V_S}{L}.t + i_L(0)$$

Et donc :

$$i_L(t) = \frac{E - V_S}{L}.t + i_{L\ Min}$$

Pour $\boldsymbol{\alpha T} < t < T$:

$$v_L(t) = L.\frac{di_L(t)}{dt} = -V_S$$

Soit :

$$i_L(t) = -\frac{V_S}{L}.t + i_{L\ Max}$$

Les formes d'onde sont celles présentées dans la fiche 114 sur le hacheur série en mode de conduction continue.

Fiche 114

j) La loi des mailles nous donne : $-v_D(t) + v_L(t) + +v_S(t) = 0$, ce qui donne, en valeur moyenne :

$$\overline{V}_S = \overline{V}_D = \alpha E$$

L'ondulation de courant dans l'inductance est donnée par : $\Delta i_L = i_{L\ Max} - i_{L\ Min}$

À l'instant $t = \alpha T$, on a :

$$i_L(\alpha T) = i_{L\ Max} = \frac{E - \overline{V}_S}{L} \cdot \alpha T + i_{L\ Min}$$

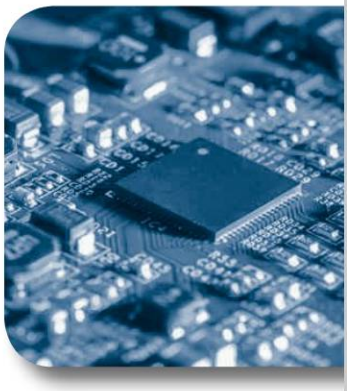
On en déduit donc :

$$\Delta i_L = i_{L\ Max} - i_{L\ Min} = \frac{\alpha \cdot (1 - \alpha)}{Lf}$$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Copyright © 2015 Dunod.

Annexes



Copyright © 2015 Dunod.

annexe 1

Formulaire mathématique

1. Trigonométrie

$\sin^2 x + \cos^2 x = 1$	$\tan x = \dfrac{\sin x}{\cos x}$
$\cot x = \dfrac{\cos x}{\sin x}$	$1 + \tan^2 x = \dfrac{1}{\cos^2 x}$
$1 + \cot^2 x = \dfrac{1}{\sin^2 x}$	$\sin^2 x = \dfrac{\tan^2 x}{1 + \tan^2 x}$
$\cos^2 x = \dfrac{1}{1 + \tan^2 x}$	$\sin(-x) = -\sin x$
$\cos(-x) = \cos x$	$\tan(-x) = -\tan x$
$\sin(\pi + x) = -\sin x$	$\cos(\pi + x) = -\cos x$
$\tan(\pi + x) = \tan x$	$\sin(\pi - x) = \sin x$
$\cos(\pi - x) = -\cos x$	$\tan(\pi - x) = \tan x$
$\sin\left(\dfrac{\pi}{2} + x\right) = \cos x$	$\cos\left(\dfrac{\pi}{2} + x\right) = -\sin x$
$\tan\left(\dfrac{\pi}{2} + x\right) = -\cot x$	$\sin\left(\dfrac{\pi}{2} - x\right) = \cos x$
$\cos\left(\dfrac{\pi}{2} - x\right) = \sin x$	$\tan\left(\dfrac{\pi}{2} - x\right) = \cot x$
$\cos(a + b) = \cos a \cos b - \sin a \sin b$	$\cos 2a = 2\cos^2 a - 1$
$\sin(a + b) = \sin a \cos b + \cos a \sin b$	$\sin 2a = 2\sin a \cos a$
$\cos(a - b) = \cos a \cos b + \sin a \sin b$	$\tan(a + b) = \dfrac{\tan a + \tan b}{1 - \tan a \tan b}$
$\sin(a - b) = \sin a \cos b - \cos a \sin b$	$\tan(a - b) = \dfrac{\tan a - \tan b}{1 + \tan a \tan b}$
$1 + \cos x = 2\cos^2 \dfrac{x}{2}$	$1 - \cos x = 2\sin^2 \dfrac{x}{2}$
$\sin p - \sin q = 2\sin \dfrac{p - q}{2} \cos \dfrac{p + q}{2}$	$\cos 2x = \dfrac{1 - \tan^2 x}{1 + \tan^2 x}$
$\cos p + \cos q = 2\cos \dfrac{p + q}{2} \cos \dfrac{p - q}{2}$	$\tan 2x = \dfrac{2\tan x}{1 - \tan^2 x}$
$\cos p - \cos q = -2\sin \dfrac{p + q}{2} \sin \dfrac{p - q}{2}$	$\tan p + \tan q = \dfrac{\sin(p + q)}{\cos p \cos q}$

Copyright © 2015 Dunod.

2. Nombres complexes

$z = a + jb$	$z^* = a - jb$
$(z_1 + z_2)^* = z_1^* + z_2^*$	$(z_1 - z_2)^* = z_1^* - z_2^*$
$(z_1 z_2)^* = z_1^* z_2^*$	$\left(\frac{z_1}{z_2}\right)^* = \frac{z_1^*}{z_2^*}$
$\lvert z\rvert = \sqrt{a^2 + b^2}$	$\arg z = \arctan\frac{b}{a}$
$\lvert z^*\rvert = \lvert z\rvert$	$\arg z^* = -\arg z$
$z^* z = \lvert z\rvert^2$	$z = \lvert z\rvert e^{j \arg z}$
$e^{jx} = \cos x + j \sin x$	$\left(\rho e^{j\theta}\right)^* = \rho e^{-j\theta}$
$(\cos x + j \sin x)^n = \cos nx + j \sin nx$	

3. Dérivées

$(x^n)' = nx^{n-1}$	$(u^n)' = nu^{n-1}u'$
$\left(\frac{1}{x}\right)' = -\frac{1}{x^2}$	$\left(\frac{1}{u}\right)' = -\frac{u'}{u^2}$
$\left(\sqrt{x}\right)' = \frac{1}{2\sqrt{x}}$	$\left(\sqrt{u}\right)' = \frac{u'}{2\sqrt{u}}$
$(\sin x)' = \cos x$	$(\cos x)' = -\sin x$
$(\tan x)' = \frac{1}{\cos^2 x} = 1 + \tan^2 x$	$(e^x)' = e^x$
$(\ln x)' = \frac{1}{x}$	$(\ln u)' = \frac{u'}{u}$
$(uv)' = u'v + uv'$	$\left(\frac{u}{v}\right)' = \frac{u'v - uv'}{v^2}$
$(u[v(x)])' = (u \circ v(x))' = u'[v(x)] \times v'$	

4. Infiniment petits ($x \to 0$)

$(1 + x)^n \approx 1 + nx$	$(1 - x)^n \approx 1 - nx$
$\frac{1}{1+x} \approx 1 - x$	$\frac{1}{1-x} \approx 1 + x$
$\sqrt{1+x} \approx 1 + \frac{x}{2}$	$\sqrt{1-x} \approx 1 - \frac{x}{2}$
$\ln(1 + x) \approx x$	$e^x \approx 1 + x$
$\sin x \approx x$ (x en rad)	$\tan x \approx x$ (x en rad)
$\cos x \approx 1 - \frac{x^2}{2}$ (x en rad)	

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

5. Primitives et intégrales

$\int x^n dx = \frac{x^{n+1}}{n+1} + C^{te}$	$\int \cos ax dx = \frac{\sin ax}{a} + C^{te}$
$\int \sin ax dx = -\frac{\cos ax}{a} + C^{te}$	$\int e^{ax} dx = \frac{e^{ax}}{a} + C^{te}$
$\int \frac{dx}{x} = \ln\|x\| + C^{te}$	$\int \frac{dx}{\cos^2 x} = \tan x + C^{te}$
$\int a^x dx = \frac{a^x}{\ln a} + C^{te}$	$\int \tan x dx = -\ln\|\cos x\| + C^{te}$
$\int \frac{dx}{a^2 + x^2} = \frac{1}{a}\arctan\frac{x}{a} + C^{te}$	$\int \frac{dx}{a^2 - x^2} = \frac{1}{2a}\ln\left\|\frac{a+x}{a-x}\right\| + C^{te}$

Copyright © 2015 Dunod.

annexe 2

Transformées de Laplace

Fonctions temporelles Telles que : $s(t) = 0$ pou $t < 0$	Transformées de Laplace
$s(t) = u(t) = 1$	$S(p) = U(p) = \frac{1}{p}$
$s(t) = v(t) = kt$	$S(p) = V(p) = \frac{k}{p^2}$
$s(t) = t^n$	$S(p) = \frac{n!}{p^{n+1}}$
$s(t) = e^{-at}$	$S(p) = \frac{1}{p+a}$
$s(t) = te^{-at}$	$S(p) = \frac{1}{(p+a)^2}$
$s(t) = 1 - e^{-at}$	$S(p) = \frac{a}{p(p+a)}$
$s(t) = e^{-at} - e^{-bt}$	$S(p) = \frac{b-a}{(p+a)(p+b)}$
$s(t) = t - \frac{1}{a} + \frac{e^{-at}}{a}$	$S(p) = \frac{1}{p^2(p+a)}$
$s(t) = 1 + \frac{b}{a-b}e^{-at} - \frac{a}{a-b}e^{-bt}$	$S(p) = \frac{ab}{p(p+a)(p+b)}$
$s(t) = 1 - e^{-at} - ate^{-at}$	$S(p) = \frac{a^2}{p(p+a)^2}$
$s(t) = \sin\omega t$	$S(p) = \frac{\omega}{p^2+\omega^2}$
$s(t) = \cos\omega t$	$S(p) = \frac{p}{p^2+\omega^2}$
$s(t) = e^{-at}\sin\omega t$	$S(p) = \frac{\omega}{(p+a)^2+\omega^2}$
$s(t) = e^{-at}\cos\omega t$	$S(p) = \frac{p+a}{(p+a)^2+\omega^2}$

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

Copyright © 2015 Dunod.

Index

A

AC/DC 36
additionneur
  à retenue
    anticipée 227
    propagée 226
  complet (*full adder*) 226
algèbre de Boole 212
algorithme de simplification 219
amorçage 319
ampèremètre 290
amplificateur 108, 126
  à base commune 114
  à collecteur commun 112
  à drain commun 205
  à émetteur commun 110
  de courant 108
  de puissance 108
  de tension 108
  différentiel 120
  inverseur 135
  non inverseur 138
  opérationnel 132
  push-pull 116
amplitude 20
analyse
  de machines d'état 250
  temporelle d'une machine d'état 258
anode 68
association
  de quadripôles 35
  en parallèle 6
  en série 6
avances algébriques de phase 21

B

balayage 294
bande
  de conduction 64
  de valence 64
  interdite 64
barrière de potentiel 67
bascule
  JK 243
  maître-esclave ou bascule D 242, 243
  RS 241
  T 243
base 88
  de temps 295
base « 2 » 210
bistable D ou latch 241
blocage 319
bobine 6
boost 322
boucle de contre-réaction 134
branche 10
bruit de fond 200
buck 322

C

calibre 290
CAN 306
capacité 6
capteur 289, 300
  actif 302
  d'ABS 303
  passif 304
  solaire photovoltaïque 310
caractéristique
  électrique de la diode 70
  temporelle 231
cathode 68
cellule
  pré-caractérisée 271
  sur mesure 271
chaîne
  d'acquisition 289
  d'instrumentation 298
changement d'échelle 51
circuit
  additionneur 136
  combinatoire 214
  de charge 30
  d'excitation 249, 250
  intégré 182, 260
  prédiffusé 271
  programmable 271
  spécifique 271
  standard 271
  TTL et CMOS 268
CNA 308
codage
  BCD 223
  des états 252
coder un nombre 210
collecteur 88
commutation 94, 318
comparateur 172, 224
  à collecteur ouvert 172
composante continue du signal 292
compteur 246
  asynchrone 246
  synchrone 247
condensateur 6
  de découplage 109
conditionneur 298
conductance 12
  interne 18
conducteur 65
conduction
  continue 322, 327
  discontinue 322, 326, 327
  électrique intrinsèque 64
conservation de l'énergie 27
constante de Boltzmann 65
convention 3
  générateur 3
  récepteur 3
conversion
  entre bases 211
  statique 320
convertisseur
  analogique numérique 306
  à rampe
    double 307
    numérique 307
    simple 306
  à réseau de résistances pondérées 308
  R-2R 309
correction
  de distorsion 118
  d'offset 140
courant 290

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

CPLD 272
cuk 333

D

DAC 308
décalage de tension 140
déclenchement 295
décodeur 221, 222
  BCD-7 segments 223
décomposition de Shannon 213
demi-additionneur 226
démultiplexeur 221
déphasage 20
dérivation 292
détection synchrone 200
diagramme
  asymptotique de phase 157
  de Bode 154
    asymptotique 156
  de gain 155
différence de potentiel 292
diode 66
  bloquée 68
  caractéristiques électriques 70
  de récupération 337
  de roue libre 324
  idéale 71
  parfaite 71
  passante 68
  polarisation 72
  puissance dissipée 74
  résistance dynamique 71
  Zener 80
dipôle 2
  passif 2, 6
distorsion 116
  quadratique 195
diviseur de fréquence 246
drain 190
DRAM 279
droite de charge 72

E

échelon 9
  de vitesse 53
  unitaire 53
écrêtage des signaux 77
EEPROM 279
effet d'avalanche 70
électron 64
  libre 64
électronique de puissance 317
émetteur 88
enable 243
encodeur prioritaire 222
énergie 26
entrée
  différentielle 295
  enable 243
  inverseuse 132
  non inverseuse 132
  preset 243
  reset 243
équivalence Thévenin-Norton 19
ET 209
excursion de sortie 109

F

facteur de puissance 29
fidélité 301
filtre 158
  actif 159, 162
  passe-bande 158, 162
  passe-bas 158
  passe-haut 158
  passif 159
    passe-bas 160
  réjecteur 158
finesse 301
fonction
  de transfert 54
  logique 208
FPGA 271, 274
fréquence de découpage 321

G

gain
  complexe 154
  différentiel 121
  en courant 105
  en décibels 154
  en mode commun 121
  réel fréquentiel 154
galvanomètre 290, 292
générateur
  de courant
    continu parfait 4
    réel 5
  de tension
    parfait 2
    réel 4
gradateur 321
graphe d'état 248, 251
grille 190
  commune 205

H

hacheur 321, 322
  à accumulation 332
  à stockage inductif 332
  parallèle 322
  série 322
hexadécimal 211

I

impédance 21
  complexe 22
  d'entrée 33
  de sortie 33, 108
impulsion de Dirac 53
inductance 6
isolant 65
isolation galvanique 296

J

jauge de contrainte 304
JFET 190
jonction PN 66
justesse 301

L

limitation fréquentielle 141
limite de fonctionnement 331
logique séquentielle
  synchrone 242
loi
  de Kirchhoff 10
  des mailles 11
  des nœuds 10
    généralisée 11
Look Up Table 280
LSI 270
LUT 280

M

machine
  de Mealy 249
  de Moore 249
  d'état 248
maille 10
matrice
  admittance 32
  de transfert 31
  hybride 33, 105
  impédance 32
mémoire 276
mesurande 300
méthode

Copyright © 2015 Dunod.

de conception combinatoire 216
de mesure 289
miroir de courant 122
mise en cascade de comparateurs 225
modèle complexe 22
mode XY 295
montage
astable 180
Darlington 96, 124
dérivateur 142
différentiel 97
en quart de pont 305
intégrateur 143
monostable 180
source commune 196
suiveur 134
MOSFET 199
MSI 270
multiplexeur 220

N

NAND 209
niveau de commutation 230
nœud 10
nombre
binaire entier 210
entier négatif 228
NON 209
NOR 209

O

octet 276
ondulation du courant 322
onduleur 321
opérateur logique 208
opposition de phase 21
ordre d'un filtre 159
oscillateur
à pont de Wien 144
harmonique 144
oscilloscope 294
OU 209

P

PAL 271
paramètre hybride 104, 105
Phase-Change RAM 284
phase de récupération 337
PLD 271, 272
point
de fonctionnement 72, 90
de polarisation 104
de repos 104
polarisation
de la diode 72
des transistors JFET 192
d'un transistor 90
pôle 55
pont
de Graetz 78
diviseur
de courant 15
de tension 14
porte
logique CMOS 269
TTL 268
précision 301
preset 243
principe
de superposition 16
PROM 276
puissance
active 29
apparente 29
complexe 29
dissipée dans une diode 74
électrique 26
en régime
continu 27
sinusoïdal 28
instantanée 26
moyenne 26
réactive 29
pulsation 20

Q

quadrature de phase 21
quadripôle 30

R

raie 44
fondamentale 46
harmonique 46
RAM 276, 277
rampe 53
rapport
cyclique 321
signal sur bruit 200
réactance 22
redressement
double alternance 78
simple alternance 76
redresseur 321
régime
continu 8
de petits signaux 104
dynamique 105
permanent 8, 20, 325
sinusoïdal 8, 20, 24
transitoire 9
registre 244
à décalage 244
d'état 250
régulateur de tension 80
ajustable 81
intégré 81
réjection du mode commun 122
rendement 320
réponse fréquentielle 154
représentation de Fresnel 23
ReRAM 284
réseau électrique 10
reset 243
résistance 6
d'entrée 108
dynamique 105
de la diode 71
équivalente 7, 18
interne 18, 292
négative 139
shunt 291
résolution 300
retard de phase 21
réversibilité 321
RMS (*Root Mean Square*) 293
ROM 276, 279

S

saturation 140
du transistor 93
schéma équivalent 106
sélectivité d'un filtre 159
semi-conducteur 65
dopé 66
sensibilité 296, 301
au bruit 174
série de Fourier 46
signal
à énergie finie 48
analogique 58
numérique 58
simplification des fonctions logiques 218
SoC 271
sonde 296
différentielle 297
SOPC 275

Copyright © 2015 Dunod.
© Dunod. Toute reproduction non autorisée est un délit.

source 190
soustracteur 136, 228
spectre 44, 45, 49
SRAM 278
SSI 270
standard IEEE 754 229
STT-RAM 284
survolteur 322
synthèse d'une machines
  d'état 252
système
  à évolution conditionnelle
    256
  non conditionné 254
  séquentiel 240

T

table
  de transition 250, 253
  de vérité 209, 215
tableau de Karnaugh 218
temps
  de commutation 174
  de maintien 258
  de pré-positionnement 258
tension
  de blocage 190
  de pincement 191
  de seuil 70
  de sortie à vide 33
théorème
  de la valeur
    finale 52
    initiale 52
  de Millman 12
  de Morgan 213
  de Norton 18
  de Thévenin 18
  du retard 52
transconductance 194
transformée
  de Fourier 48
  de Laplace 50
transistor 98
  à effet de champ à jonction
    190
  bipolaire 88
  commandé
    en courant 93
    en tension 92
  JFET en commutation 198
  MOS 199
  polarisation 90
  saturation 93
  unipolaire 189
trigger de Schmitt 176
  inverseur 176
  non inverseur 178
trou 64

U

ULSI 270

V

valeur efficace 21, 28
VLSI 270
voltmètre 292

X

XOR OU exclusif 209

Z

zéro 55
zone
  de déplétion 67
  de non-détérioration 300
  nominale d'emploi 300
  de non-destruction 300
  ohmique 191

72222 - (I) - (2,5) - OSB 80° - 2935 - TYP - MLN
Dépôt légal : avril 2015
Imprimé en Espagne par Unigraf S.L.